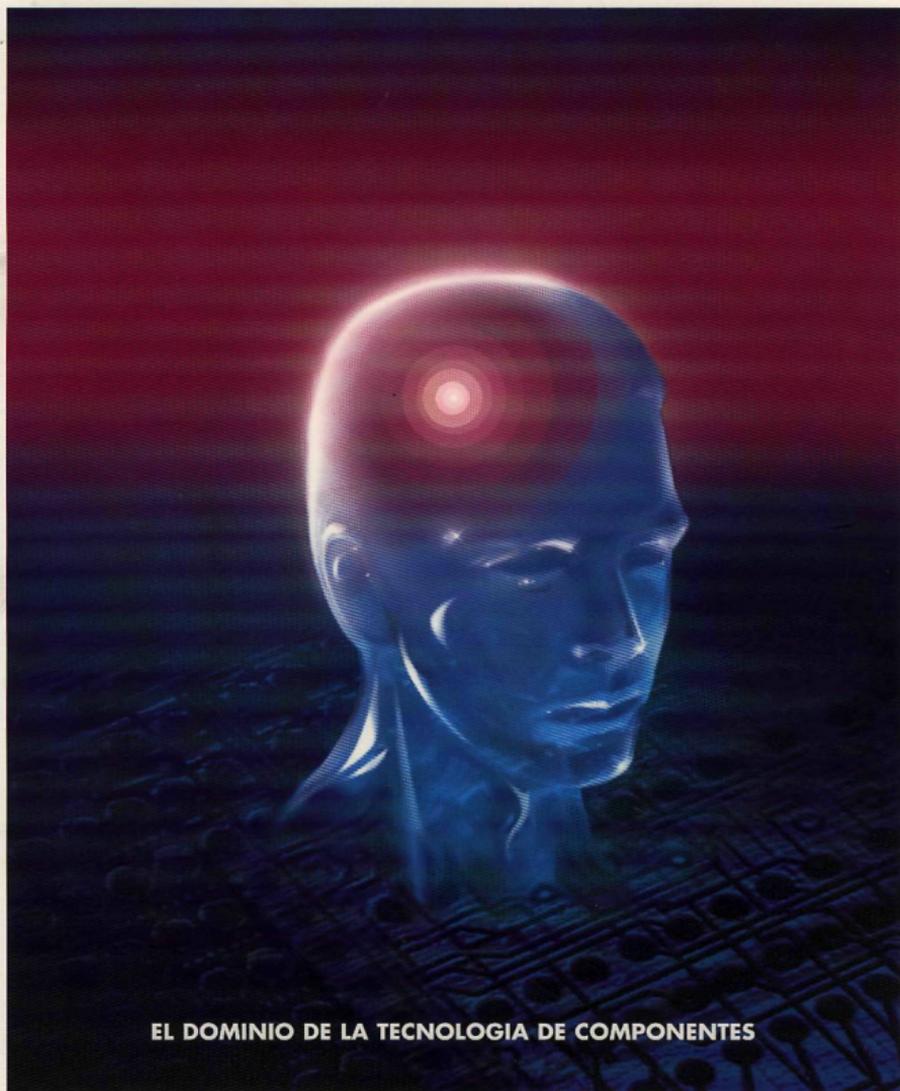


2° trimestre de 1996

# **REVISTA DE TELECOMUNICACIONES DE ALCATEL**



**EL DOMINIO DE LA TECNOLOGIA DE COMPONENTES**

Revista de telecomunicaciones de Alcatel, revista técnica trimestral de Alcatel Telecom, presenta las investigaciones conseguidas por las compañías Alcatel en todo el mundo. Revista de telecomunicaciones de Alcatel se edita actualmente en seis idiomas y su distribución es universal.

## Comité Editorial

Peter Radley  
Presidente

Dominique de Boisseson  
Presidente Adjunto del Comité Editorial

Rossella Daverio  
Directora de la Publicación

Philippe Goossens  
Thierry Roucher  
Editores-Jefes

## Editores

Eric Schutz y Terry Unter  
Editores invitados

Catherine Camus  
Editora-Jefe Adjunta y  
Editora de la edición en francés, París

Rod Hazell  
Editor de la edición en inglés, Londres

Andreas Ortelt  
Editor de la edición en alemán, Stuttgart

Gustavo Arroyo  
Editor de la edición en español, Madrid

Egisto Corradini  
Editor de la edición en italiano, Milán

Ming Chi Kuo  
Editora de la edición en chino, Taiwan

Las direcciones de los editores figuran en la última página de este número.

En esta publicación no se hace ninguna mención o derechos relativos a marcas o nombres comerciales que puedan afectar a algunos de los términos o símbolos utilizados. La ausencia de dicha mención no implica, sin embargo, la falta de protección sobre esos términos o símbolos.

Directora de la Publicación: Rossella Daverio  
Revista técnica trimestral, editada por Alcatel Alsthom Publications S.A.,  
con un capital de 250 000 Francos franceses

Domicilio social: 12, rue de la Baume, 75008 París, Francia

Depósito Legal: RCS Paris B 349 910 521

Accionista principal: Samag: 99,76%

Registro Legal: Abril de 1996

ISSN: 1266-9091

Imprime: Atelier Hugueniot,  
275, rue Pierre et Marie Curie, 73490 La Ravoire, Francia

Tirada: 6600 ejemplares

© Alcatel Alsthom Publications

# REVISTA DE TELECOMUNICACIONES DE ALCATEL

Segundo trimestre de 1996

## El dominio de la tecnología de componentes

- 82 **Editorial - La espera en la serendipia**  
P. Cochrane
- 85 **"Los sistemas ópticos ganan la gloria.. Los componentes hacen el trabajo"**  
T. Unter
- 87 **Componentes optoelectrónicos activos para acceso óptico**  
G. Mesquida
- 93 **Fabricación de láseres de vanguardia de InP utilizando tecnología de proceso de 50 milímetros**  
R. Simes, R.M. Capella, B. Fernier, H.P. Mayer
- 101 **Ensamblado y encapsulado integrado de componentes optoelectrónicos en una nueva planta de fabricación de Alcatel**  
J. Briere, C. Daniel, J.L. Nicaque
- 110 **De los circuitos híbridos de película gruesa a los módulos multichip**  
H.M. Rappold, M. Ryckebusch, M. Stark
- 114 **Fabricación de ASICs en Alcatel**  
G. Schols
- 122 **El desafío de diseñar ASICs de un millón de transistores**  
H. Casier, G. Van Wauwe, P. Vanoostende
- 130 **Tecnología CMOS submicra: la herramienta capaz de integrar un sistema en un sólo chip**  
E. Laes
- 138 **Conmutación de paquetes y frame relay en una red de banda ancha**  
L. Jenkins
- 144 **Principio del ATM compuesto y su aplicación en redes de acceso**  
M. Dieudonné, M. Delvaux, D. Fonknechten, J. Thiberville, M. Verhoeyen
- 150 **El modo paquete en la euro-RDSI**  
M. Verdier
- 158 **Abreviaturas de este número**

  
ALCATEL  
TELECOM

### La espera en la serendipia



P. Cochrane

Hace solamente quince años realizar una llamada telefónica internacional era una experiencia horrosa. La espera de quince segundos después de marcar (¿se acuerda usted de aquellos viejos teléfonos mecánicos?) era seguida por demoras concatenadas en la conmutación electromecánica que podían añadir otros quince segundos o más de espera. Igualmente, la velocidad de proceso de los ordenadores e impresoras hacía que la espera de una impresión llegase a varios minutos; Como ha cambiado todo hoy día! ahora nos irritamos si no recibimos el familiar tono del ring inmediatamente después de pulsar el último dígito, o cuando tenemos que esperar durante algunos segundos la carga de un programa en el ordenador personal. El problema es que hay que esperar durante un período que es demasiado pequeño para hacer otra cosa, pero que es lo suficientemente largo como para hacernos perder la concentración.

En contraste con nuestro reciente pasado ahora tenemos una abundancia de anchura de banda, capacidad de almacenamiento y

potencia de proceso, con fibra óptica, CDs y PCs. Además, la tecnología promete prestaciones mejores a precios insignificantes de manera creciente. Nos estamos aproximando así a la realización de un sueño: un mundo de satisfacción inmediata.

¿Porque promocionaríamos dicho sueño? En primer lugar, nosotros vivimos en un mundo acelerado donde tenemos que hacer más con menos y la espera limita nuestra creatividad y respuesta; y en segundo lugar porque hay que hacerlo! Intentar interactuar con algo, o alguien, a menos de la velocidad humana es contraproducente e irritante. Para cualquiera que haya intentado comunicarse usando un teléfono a través de un satélite geoestacionario, que introduce una demora de unos 300 ms, esto es obvio. Es aún más calamitoso el intentar acceder a la información de un CD, de una LAN o de Internet - ¡la Superautopista de la Información! Aquí el retraso es endémico debido a protocolos no adecuados y a capas de software innecesarias e ineficaces. Escribir una carta, enviar un correo electrónico (e-mail) y manipular documentos sencillos requiere ya de un Power PC para lograr que los retrasos sean de pocos segundos. La realidad es que muchos programas de PC, que consumen cada vez mas megabytes de RAM, hacen al ordenador más atractivo, pero al tiempo proporcionan facilidades que o no se usan o no se desean.

La liberalización de los mercados verá pronto la unión de teléfonos móviles digitales (con un

retraso de codec interno por encima de 120 mseg), multiplexores estadísticos, conmutadores ATM, enlaces por cable o vía satélite de muchos, y no coordinados suministradores, que añadirán retrasos indefinidos en la transmisión. Este nuevo e impredecible régimen nos alejará más de la realización de otro sueño: la unión del hombre y de la máquina para alcanzar una comunicación y creatividad eficaces. Mientras las limitaciones de anchura de banda del espectro radio ofrecen alguna excusa para una fuerte codificación ¡la elección del TDMA y de los procesos de codificación con retrasos muy grandes es curiosa! Pero serán quizás más peligrosas las perspectivas de enrutamientos económicos elegidos ignorando la aplicación final. El e-mail sobre GSM y satélite no tiene problemas, pero la voz con una demora por codificación y transmisión que supere los 0,5 seg será un desastre.

Intentar comunicarse en una videoconferencia de banda estrecha, donde el codec y el trayecto de la señal introducen retardos de casi 300 ms en la imagen visual, con diferente, y no conexionado, retardo en el circuito de voz, es un problema aún más obvio. A simple vista puede ser casi imposible trabajar eficazmente con tales retardos. Además, la falta de los correctos tamaño físico, color, definición, sonido hi-fi procedente de la boca, contacto visual y lenguaje corporal, desvirtúan de manera significativa la ilusión de estar allí. Si se conoce a las personas del terminal remoto, entonces el cerebro proporciona

algún tipo de compensación y se puede realizar el trabajo. Funciona, pero es en realidad una ilusión, no una experiencia real.

Experimentar con el tiempo de reacción de los sentidos pronto nos muestra la crítica dependencia de una precisa coordinación para lograr objetivos sencillos. Si el retraso entre lo que ve el ojo y lo que hace la mano es mayor de una fracción de segundo tendremos problemas a la hora de escribir. Con sólo 200 mseg de retraso entre labios y voz, estaremos hablando a un maniquí. Con 300 mseg podemos experimentar una importante descoordinación y confusión. Introducir, entre los sentidos de vista, voz y tacto, retrasos fijos y/o variables de 100 o más milisegundos degradará de forma visible nuestra capacidad de telecomunicación.

Es importante hacer notar que al pincharnos un dedo el resultado es un mensaje que llega a nuestro cerebro unos 30 mseg más tarde. Esto se acerca al período de 30 mseg para distinguir un sonido, detectar un movimiento por el ojo, y a una distancia de 10 m en la que ya tenemos dificultades para oír normalmente y distinguir las expresiones faciales. Curiosamente, es también el tiempo que tarda un protón en ir de París a Nueva York por un cable de fibra óptica. Así, en un futuro de telepresencias, cuando un cirujano en París opere un paciente en Nueva York, la distancia real entre cerebro y dedos se duplicará, pasando de uno a dos metros. Sin embargo, sin la coordinación de la vista, palabra y tacto será imposible interactuar de una manera coordinada.

¿Pero que hay de nuestra creatividad? Los sistemas de telecomunicaciones proporcionan una infinidad de enlaces entre la humanidad y grandes bibliotecas de información y experiencias. ¡Ahora nos encontramos con el problema de la elección! ¿Como encontramos los datos, inspiración y contactos que

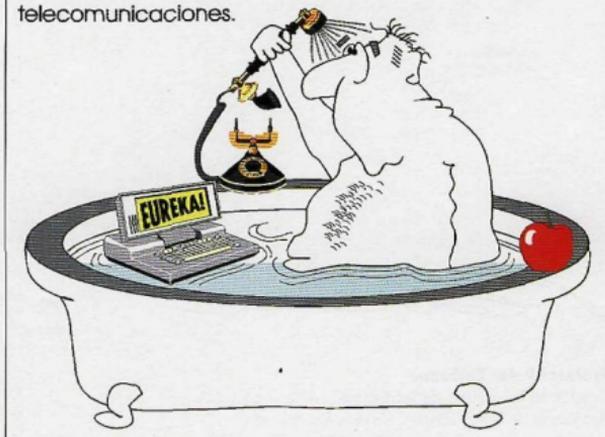
estamos buscando? No es sólo un proceso determinístico, ¡también se necesita suerte - serendipia! Cuando se está buscando algo específico, a veces sucede que se pasa por algo que se puede necesitar en el futuro o que se pierde el tiempo sin encontrar nada de lo buscado. En su forma más simple, la serendipia no estaba en ninguna parte mejor que en una biblioteca de libros y manuscritos de Dickens. Es difícil precisar cuando se convirtió en un mecanismo útil, pero, presumiblemente, lo comenzó a ser con la transformación de la biblioteca, desde un almacén caótico, a los bien ordenados edificios de los que hoy disfrutamos.

Es interesante el preguntarnos cuanta serendipia podemos tener, o en realidad cuanta se puede aguantar. La biblioteca medieval tenía un bibliotecario como guardián y regulador de la información. Era el índice, el sistema de ficheros

y el mecanismo de búsqueda humana, el agente que localizaba y accedía al manuscrito pedido ¡El sólo decidía que ver, cuando y donde! En esa época no se tenía un acceso abierto a la información, ¡estaba estrictamente controlada! Por ello, la serendipia tenía muy pocas oportunidades. En los últimos doscientos años hemos disfrutado de crecientes niveles de serendipia con la introducción del orden en las bibliotecas y con la conversión del bibliotecario, de guardián en agente de la información. La apertura de información y acceso ha significado el que la mayoría de nosotros haya experimentado altos niveles de serendipia sólo con caminar a través de las filas de estanterías y buscar el título ocasional, aquel periódico, artículo y documento obscuro.

Contrasta todo esto con el mundo de información aparentemente infinito de Internet. Aquí

Narra el cuento persa "Los tres príncipes de Serendip" que las cosas valiosas y agradables de nuestras vidas suceden a veces de manera espontánea e inesperada. Esta serendipia es un fenómeno que va asociado a las crecientes capacidades de las telecomunicaciones.



tenemos casi el 100% de serendipia, una abundancia de datos con una predominante falta de orden, sin indicadores ni señales. Encontrar realmente lo que se quiere es un reto. Estar totalmente rodeado de serendipia supone nuevos y serios problemas. En este entorno la información parece ser de dos clases dominantes: lo que no tiene ningún interés, y lo que es distrayente, interesante, ¡pero sin un beneficio directo! El problema es encontrar el pequeño porcentaje que realmente se requiere, y tener alguna noción de su valor y fidelidad.

Casi en el otro extremo de Internet se encuentra el CD, con una falta casi total de serendipia. Está tan bien organizado, es tan estéril y profundo este medio que ir desde la página de apertura hasta la información requerida necesita al menos cinco clics, y puede encontrarse totalmente perdido y desorientado, sin signos, indicativos o entornos de referencia que le ayuden. Una vez totalmente perdido ¡el recurso es salir y volver a entrar de nuevo!

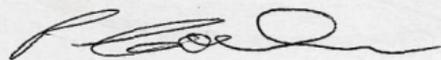
En alguna sitio entre Internet y el CD se encuentra el mundo donde nos gustaría vivir, con el apropiado grado de serendipia para optimizar

nuestra creatividad. La pregunta es ¿cómo lo vamos a conseguir? Controlar la serendipia es un importante reto, pero en nuestro pasado reciente hemos creado por accidente este tipo de mundos. Quizás tenemos que esperar a que la tecnología de la información (IT) evolucione hasta un punto en donde se creen, de forma espontánea, entornos de serendipia ¡Pero sospecho que no! Mientras que el mundo de la información electrónica está en una escala tan colosal como para derrotar a la mente humana al contemplar su inmensidad, nosotros ya hemos gozado de la serendipia, sabemos que es, hemos medido su valor, e intuitivamente sentimos que seríamos capaces de crearla.

Quizás tendremos que recurrir a agentes artificiales que aprendan nuestros hábitos e intereses. Se convertirían en el bibliotecario final que recorrería el planeta buscando y trayéndonos la información que ayude a nuestra creatividad. Quizás entonces pasaríamos más tiempo con la gente dando nuestras opiniones para crear nuevos grados de serendipia, que hasta ahora se nos habían escapado. De cualquier forma nos encontramos con un importante reto ya que nuestra base

de conocimiento se está duplicando ahora en períodos de menos de dos años. Es especialmente así con los crecientes niveles de información a corto plazo, que actúa realmente como una barrera, ocultándonos lo que realmente buscamos. Estamos yendo a la búsqueda de ayuda mediante crecientes niveles de potencia de proceso, inteligencia artificial y conectividad. No hay atributos humanos que nos permitan realizarlo, necesitamos a las máquinas como nuestro tercer lóbulo cerebral, o nos enfrentaremos a un mundo crecientemente estéril y menos creativo.

La única esperanza de realizar este sueño descansa en las redes de fibras ópticas que nos proporcionen verdaderas superautopistas de la información, con mínimos retrasos electrónicos, cuellos de botella, y limitaciones de la anchura de banda. También se requiere que el software tenga nueva actitudes, que sea eficaz en lugar de sólo prolijo. Además tendremos que romper con el tópico de que el ancho de banda es caro. Es tiempo de poner de acuerdo ancho de banda, potencia de proceso y capacidad de memoria para lograr la eficacia humana -nuestro bien máspreciado.



#### Profesor Peter Cochrane

Director del Laboratorio de Tecnologías y Aplicaciones Avanzadas de British Telecom, Ipswich, Reino Unido

# "Los sistemas ópticos ganan la gloria.. Los componentes hacen el trabajo" [1]

T. Unter

## Introducción

Desde 1980 la transmisión de señales de comunicaciones por la luz a través de fibras ópticas ha sustituido constantemente a la de señales eléctricas a través de conductores metálicos. Este es el resultado de importantes innovaciones en el campo de los componentes ópticos, que incluyen:

- Fibra óptica de silicio-vidrio que puede transmitir señales luminosas a distancias muy grandes en dos bandas de longitudes de onda en 1300 y 1550 nm. La fibra óptica tiene una enorme anchura de banda de señal (el equivalente de 120 millones de llamadas telefónicas simultáneas sobre una fibra)
- La disponibilidad de láseres semiconductores económicos, que son fuentes luminosas intensas y electrónicamente puras, que se pueden modular a alta frecuencia (en la actualidad hasta  $10 \times 10^9$  Hz, aproximadamente 125.000 llamadas telefónicas simultáneas)
- amplificadores ópticos que permiten la ampliación de señales luminosas de longitud de onda múltiple sin necesidad de separarlas y convertirlas en señales eléctricas.

Como expone Peter Cochrane en el Editorial de este número, el sueño de la "Edad de la Información" se hará realidad con las autopistas de la información con mínimas limitaciones de la anchura de banda.

Las comunicaciones ópticas ya han superado la capacidad de anchura de banda de los conductores metálicos y sin embargo, los sistemas

mas avanzados actuales desplegados sólo utilizan el 0,1% de la capacidad intrínseca de la fibra óptica!

Con este enorme potencial aún sin explotar, sólo estamos en el umbral de las comunicaciones por fibra óptica. El secreto para acceder a la reserva de anchura de banda de la fibra óptica se encuentra en eliminar la electrónica lenta de los caminos de señal para permitir que todos los aspectos de nuestras redes funcionen a la velocidad de la luz!

## Componentes optoelectrónicos

En la actualidad estamos en la infancia de la revolución de las comunicaciones ópticas, quizás el equivalente de donde estaba en 1961 la industria de la microelectrónica del silicio, cuando se introdujo el primer circuito integrado planar comercial con sólo cuatro transistores... ¡que diferencia con los varios millones de transistores contenidos en los ICs actuales!

El desarrollo de los futuros sistemas de comunicaciones será dirigido por una tecnología de semiconductores nueva, la de los componentes optoelectrónicos basados en un semiconductor compuesto llamado InP, fosforo de indio.

Para estar en la vanguardia del negocio de los sistemas de comunicaciones, Alcatel necesita acceder a componentes optoelectrónicos avanzados lo más pronto posible al diseñar nuevos sistemas. Para asegurar esto, Alcatel ha invertido en investigación optoelectrónica avanzada durante muchos años. Desde comienzo de los ochenta, los laboratorios de Alcatel han producido cons-

tantemente resultados destacados a nivel mundial [2].

Los avances tecnológicos han permitido que los dispositivos optoelectrónicos aumenten la forma de la evolución de los productos de los sistemas. Estamos ahora en una etapa donde también están influyendo en la arquitectura básica de las redes donde se despliegan [3]. La "red completamente óptica" ya no es un sueño, será una realidad en los próximos cinco años.

Con esta creciente importancia de la optoelectrónica, se hizo evidente, desde principios de los noventa, que una capacidad de investigación avanzada podría no ser suficiente para garantizar el liderazgo en las comunicaciones de fibra óptica. Además, la creación de una capacidad industrial dentro de Alcatel fue obligada por:

- la creciente funcionalidad y especialización de los componentes
- la integración de cada vez más "inteligencia de sistemas" en los módulos optoelectrónicos
- la velocidad extremadamente rápida de los nuevos desarrollos.

En 1992, se lanzó una importante iniciativa para proporcionar a Alcatel una capacidad industrial de categoría mundial en componentes optoelectrónicos. Tras un gran esfuerzo de investigación y en la división industrial, las nuevas fábricas de Alcatel Optronics se inauguraron en 1994.

## Tecnologías de fabricación

Las tecnologías de fabricación empleadas en la fabricación de com-

ponentes analógicos activos son análogas a las de la industria de "chip de silicio", pero se basan en un material semiconductor diferente: el fosforo de indio (InP).

La capacidad para fabricar fuentes luminosas (láseres), necesarias en los láseres de comunicaciones ópticas dentro de las ventanas de longitudes de onda requeridas, se relaciona con la composición química/electrónica del InP. Estos láseres deben tener una densidad de luz-energía de salida muy elevada, un espectro óptico estrecho y muy puro, y una fiabilidad muy elevada. Los chips de láseres semiconductores son muy pequeños y la intensidad de luz que emiten, medida en términos de densidad de energía óptica, ¡es miles de veces más brillante que la intensidad de la luz en la superficie solar!

Para crear un componente útil de un sistema de óptica de fibra, es necesario acoplar la frías luz del láser en el núcleo de una fibra óptica, con una precisión de posicionamiento espacial del orden de 0,1 micras dentro de una unidad que permanece estable durante la vida del producto. A esta unidad se le pueden añadir circuitos electrónicos de alta velocidad proporcionando al diseñador de sistemas ópticos una "caja negra" fácil de utilizar.

En la construcción de su capacidad industrial optoelectrónica, Alcatel ha puesto una gran atención en la definición y dominio de las tecnologías básicas necesarias: fabricación de chips, acoplamiento de la luz en la fibra e integración con electrónica avanzada.

### Alcatel Optronics

La fabricación al estado del arte de Alcatel incluye una ultra-moderna fábrica en Nozay, en la cercanías de París, que fabrica chips optoelectrónicos de semiconductores compuestos, así como ensambla y prueba componentes terrestres, módulos integrados y amplificadores ópticos.

Otras facilidades de área limpia en Lannion (Bretaña, Francia) y Richardson (Texas, EEUU), realizan el ensamblaje de módulos optoelectrónicos discretos para diferentes aplicaciones, entre las que se incluyen dispositivos de alta fiabilidad para sistemas y módulos submarinos de sistemas de velocidad muy elevada.



Planta de Alcatel Optronics en Francia

Todos los emplazamientos de fabricación utilizan el control de proceso estadístico y están certificados con ISO 9001 (norma de noviembre de 1994).

### Productos

La cartera de productos optoelectrónicos de Alcatel abarca una amplia gama de chips semiconductores, incluyendo láseres de altas prestaciones fabricados con un proceso completo de obleas de dos pulgadas de diámetro. Los PINs y los fotodiodos de avalancha (APDs) se producen también internamente.

Los láseres discretos y fotodetectores se ensamblan en una variedad de encapsulados para aplicaciones digitales y analógicas, y para todas las velocidades entre 2 Mbit/s y 10 Gbit/s.

También se fabrican módulos integrados más complejos, incluso transmisores, receptores y transceptores ATM y de jerarquía digital síncrona (SDH/SONET).

También se dispone de una completa familia de módulos compactos de amplificadores ópticos de fibra

dopada de altas prestaciones. Incluye el nuevo y único amplificador de fibra de flúor dopada con erbio de ganancia plana de Alcatel, necesaria en los nuevos sistemas ópticos, donde la luz de diferentes longitudes de onda se multiplexa sobre una única fibra para permitir una utilización desigual de la anchura de banda de la fibra óptica.

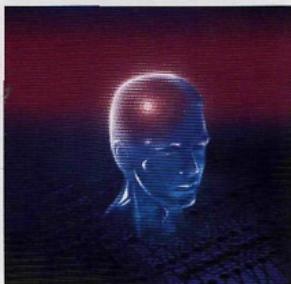
### Time to market

Un factor clave para mantener a Alcatel como líder en este campo es la rápida transferencia, sin problemas, de los resultados de investigación del laboratorio a la fábrica. Se logra manteniendo una estrecha relación entre Alcatel Optronics y la división de investigación de Alcatel. Todos los componentes se construyen en torno a la tecnología de Procesos Funcionales, que ha sido definida, desarrollada y cualificada con el apoyo de la división de investigación, siendo idénticos tanto en laboratorio como en fábrica.

### Referencias

- 1 Conferencia de Marko Erman, director del programa de investigación optoelectrónica de Alcatel
- 2 H. Ohnsorge et al.: *Evolución de las tecnologías básicas de las telecomunicaciones*, Comunicaciones Eléctricas, 3er trimestre de 1994, págs. 212-221
- 3 D. Boettle et al.: *Hacia una conectividad óptica total*, Comunicaciones Eléctricas, 3er trimestre de 1994, págs. 251-259

**Terry Unter** es vicepresidente de componentes optoelectrónicos de la Business Division de Componentes de Alcatel Telecom y director de Alcatel Optronics, Francia



## Componentes optoelectrónicos activos para acceso óptico

G. Mesquida

El despliegue de las redes multimedia hasta el abonado se basa en la reducción del coste de los componentes y en el aumento de sus prestaciones.

### Introducción

La introducción de la fibra óptica en las redes de acceso constituye uno de los grandes retos actuales de los operadores de redes públicas. Estos, siempre en una situación de fuerte competencia, deben responder lo antes posible a una demanda cada vez más diversificada en términos de velocidad y de servicios. Esta demanda evoluciona hacia una comunicación multimedia que requiere que se transmitan y distribuyan simultáneamente voz, datos, sonidos e imágenes, al mismo tiempo que se ofrece al cliente una interactividad cada vez mayor.

Una elemento clave del desarrollo y del auge de estas nuevas redes de distribución es, sin duda alguna, la llegada de una familia de componentes optoelectrónicos activos que son los verdaderos conductores de la carrera técnica y de costes de los futuros servicios.

Si bien es cierto que las arquitecturas de redes que se consideran son

numerosas, y siempre pueden influir en las tecnologías que hay que desarrollar y en los precios previstos para los componentes ópticos, se perfilan tendencias muy claras que abren la vía a operaciones de racionalización, a la implantación de estrategias evolutivas de productos y al despliegue industrial de líneas de fabricación resultantemente abocadas a la producción en serie.

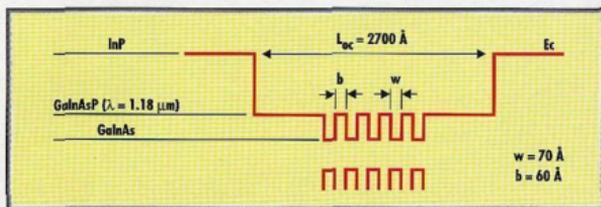
Así pues, para favorecer el despliegue de redes de fibra óptica hasta el abonado (FTTH) que ofrezcan multimedia, sólo pueden preverse componentes optoelectrónicos de elevadas prestaciones por un bajo coste. Esta voluntad de reducir el precio de los componentes, pero aumentando paralelamente las prestaciones, se encuentra en todas las etapas principales de la producción de componentes optoelectrónicos. Estas etapas, chips optoelectrónicos, encapsulado y fijación de la fibra, así como los módulos optoelectrónicos con funciones integradas, se examinarán detalladamente a continuación.

### Los chips optoelectrónicos

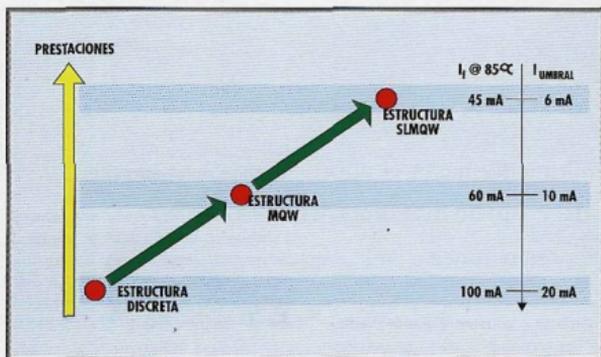
Es en el ámbito de los semiconductores donde estos últimos años se producen las mayores revoluciones. La amplitud de las ventanas espectrales de transmisión más allá de  $0,8/0,9 \mu\text{m}$  y la necesidad de incrementar la velocidad han estimulado el desarrollo de la tecnología del fosforo de indio (InP), que se aplica al diodo láser para obtener el más alto nivel de eficacia. Este tendencia tiene tres aspectos principales.

#### *La utilización de estructuras y materiales tecnológicamente punteros*

El objetivo es mejorar notablemente las características ópticas para corrientes de funcionamiento cada vez más débiles. De este modo, la utilización de la física cuántica, asociada a métodos de elaboración "atómica" del material de base por epitaxia de haz molecular ha permitido alejar los límites conocidos de la eficacia y de la electroluminiscencia de los dispositivos: estructuras de pozos cuánticos múltiples (MQW), que sustituyen a las capas de masa activas discretas, han permitido reducir las corrientes de umbral de los diodos láser, aumentar su rendimiento de conversión y su estabilidad térmica, y su capacidad para ser moduladas rápidamente y responder de forma lineal.



Figuras 1a y 1b - Pozos cuánticos bajo tensión: impacto en las prestaciones



En la actualidad se ha franqueado una nueva barrera: la introducción de tensiones voluntarias y controladas entre los diferentes pozos cuánticos ha mejorado en un 30% las prestaciones de los diodos láser (Figuras 1a y 1b).

Así, un diodo láser ya emite más de 15 mW a 85°C, con una corriente inferior a 50 mA.

Esta nueva generación de chips láser que utilizan pozos bajo tensión presenta características especialmente atractivas: corriente de umbral de 5 a 7 mA a 20°C, potencia óptica superior a 15 mW para temperaturas entre -40 y +85°C, manteniendo la longitud de onda emitida entre 1280 y 1335 nm a pesar de este amplio margen de temperaturas.

Resumiendo, diremos que la utilización de tecnologías punteras aumenta las prestaciones de los componentes y, por este mismo motivo, su competitividad técnica.

**Elección de estructuras y tecnologías sencillas, perfectamente controlables**

El dominio y la sencillez de las tecnologías utilizadas facilitan el paso a la etapa de producción, cuya tasa de éxito en las diferentes operaciones implicadas es especialmente elevada, lo que se

traduce en una considerable reducción de los costes de tratamiento.

Esta estrategia racional está teniendo como efecto el aumentar la reproducción y uniformidad de las etapas tecnológicas y, por sinergia, los rendimientos de la producción.

A partir de un cierto nivel de producción, se puede reducir el tiempo empleado en la medición y selección de chips suprimiendo las costosas etapas intermedias de caracterización.

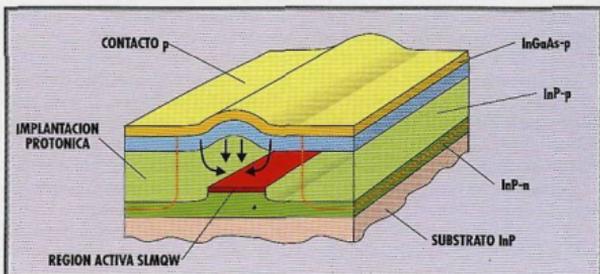
Alcatel Optronics ha elegido y desarrollado la estructura láser con cinta enterrada (BRS), fruto de una colaboración con el Centre National d'Etudes des Télécommunications (CNET) de Bagneux, Francia, que fue quien inició los primeros trabajos sobre el tema. Se considera a esta estructura como el mejor compromiso entre eficacia y sencillez. Actualmente, es la punta de lanza de una producción en serie dedicada al despliegue de redes de acceso.

La sencillez de la estructura del chip garantiza el dominio de un método de elevado rendimiento y, por tanto, de un menor coste de realización (Figura 2).

**Aplicación de tecnologías de tratamiento del fosforo de indio en grandes superficies**

Por analogía con la tecnología del silicio, Alcatel ha puesto en marcha líneas de fabricación de componentes optoelectrónicos InP en obleas de 50 mm de diámetro. Esto representa un paso gigantesco en la producción de chips

Figura 2 - Estructura láser de cinta enterrada (BRS)



de láseres y fotodetectores para las ventanas espectrales de 1,3 y 1,55  $\mu\text{m}$ . Para hacernos una idea, una oblea de 50 mm puede tener hasta 20.000 chips.

La multiplicación del número de chips en cada oblea se traduce en una disminución del coste unitario de dichos chips y permite considerar la producción en serie.

### Producción de encapsulados y fijación de las fibras

Estas dos operaciones ya constituyen la mayor parte del precio de coste de un componente optoelectrónico, debido a que los chips se han beneficiado de la reducción del coste debido a las tecnologías descritas anteriormente. La razón de tan alta proporción se debe al hecho de que integran etapas tecnológicas totalmente independientes, en las que la precisión del posicionamiento y de la alineación tienen un papel primordial.

Por regla general, un módulo óptico incluye una fibra que debe ser alineada y fijada delante de la parte activa del transmisor o receptor (esta operación es más sencilla en el caso de un receptor debido a la mejor adaptación de los campos de acoplamiento respectivos). La alineación debe tener una precisión menor de una micra para obtener las mejores prestaciones posibles del componente. Esta precisión depende de arquitecturas, métodos y técnicas que son grandes consumidoras de tiempo y se prestan poco al tratamiento masivo.

Para reducir el coste de producción, se aplican los siguientes principios básicos:

- Simplificación del encapsulado y adopción de una norma ya utilizada en sectores relacionados con las telecomunicaciones: se producen más de 100 millones de ejemplares por año de encapsulado coaxial de tipo CD (disco compacto). El coste de la materia prima ha disminuido considerablemente gracias al volumen. El reciente desarrollo de chips que funcionan en una amplia gama de

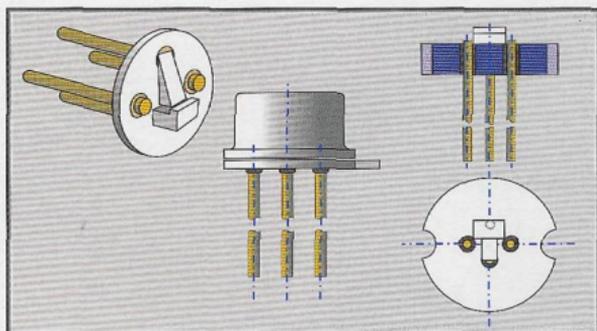


Figura 3 - Encapsulado coaxial láser (tipo CD)

temperaturas permite evitar, en particular, la utilización de un refrigerador de efecto Peltier en el encapsulado, y así se simplifica la arquitectura cuando se utiliza el estándar CD (Foto A y Figura 3).

- Relajación de las tolerancias de posicionamiento y de las tasas de acoplamiento pidiendo más potencia al chip láser. De este modo se facilita el ensamblaje y disminuye el coste de la operación asociada. La automatización de las operaciones de montaje de los chips, alineación y fijación de la fibra se simplifica en el plano técnico.
- Orientación hacia la conectorización (integración del conector en el módulo óptico) para mejorar la automatización de los procesos de ensamblaje. La principal ventaja del conector es su sencillez de aplicación, tanto a nivel de fabricación (sin manutención de la fibra de conexión) como a nivel de instalación (sin empalme). El desarrollo de líneas de producción para estos conectores debe permitir reducir de tres a cinco veces su precio actual. Hoy en día, se utilizan diferentes estándares de conectores en todo el mundo (EC, FC y SC en particular).
- Automatización de la distribución de componentes, del posicionamiento y de la soldadura de fijación.

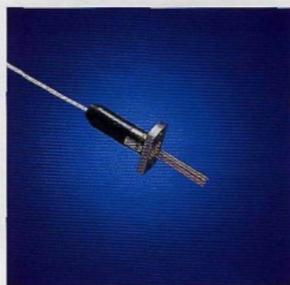


Foto A - Láser coaxial para transmisión óptica

Los componentes en encapsulados coaxiales constituyen por ello una unidad básica elemental a un coste muy reducido en los módulos de transmisión y distribución de primera generación. Generalmente, están organizados en tres categorías (Tabla 1).

En la actualidad, el tiempo medio de fijación para un láser en un encapsulado coaxial es de unos diez minutos. En los próximos años, usando los sistemas automatizados apropiados, este tiempo debería llegar a ser inferior a un minuto.

### Módulos optoelectrónicos de funciones integradas

Son los componentes "terminales" que llevan la información hasta el abonado.

Clases	Principales Características
Láser fijado a fibra o conectorizado	De 0,2 a 2 mW, hasta 622 Mbit/s, de -40 a +85°C con menos de 50 mA
PIN fijado a fibra o conectorizado	0,75 A/W típica, capacidad <math>0,5 \text{ pF}</math> e oscuridad <math><1 \text{ nA}</math> a 3 V, temperatura de funcionamiento de -40 a 85°C
PIN-preamp. fijado a fibra	Sensibilidad -37 dBm a 155 Mbit/s para un BER de $10^{-10}$ -31 dBm a 622 Mbit/s para un BER de $10^{-10}$ Consumo: 25 mA típico Tensión de salida: 5 mV de -40 a +85°C

Tabla 1 - Las tres clases de encapsulado coaxial

Generalmente, se trata de transceptores que permiten el grado de interactividad requerido por los servicios. Los imperativos de reducción de costes y de simplificación de infraestructuras

favorecen los módulos de fibras monomodo que trabajan en modo bidireccional o semidireccional.

En el plano de las longitudes de onda, se prevén diferentes arquitectu-

ras que utilizan las ventanas espectrales de 1,3/1,3  $\mu\text{m}$ , 1,3/1,55  $\mu\text{m}$  o 1,55/1,3  $\mu\text{m}$ . Las técnicas aplicadas se basan en la duplexación o la duplexación de las señales de emisión y recepción (duplexación para la misma longitud de onda ascendente y descendente, y duplexación para dos longitudes de onda diferentes).

Las velocidades utilizadas dependen en gran medida de los servicios que se prevé distribuir, del sentido ascendente o descendente de la información, de las arquitecturas de redes seleccionadas (punto-a-punto, punto-multi-punto, FTTB, FTTH, etc.) y de las posibilidades de evolución que se quiera dar a estas arquitecturas. Citaremos principalmente las velocidades de 155 y 622 Mbit/s para los canales descendentes, y 51 o 155 Mbit/s para los ascendentes.

Figura 4 - Duplexor de separación de haz

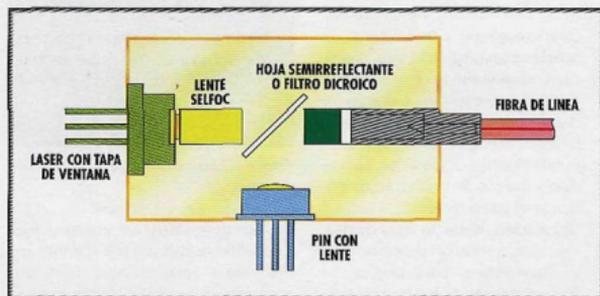
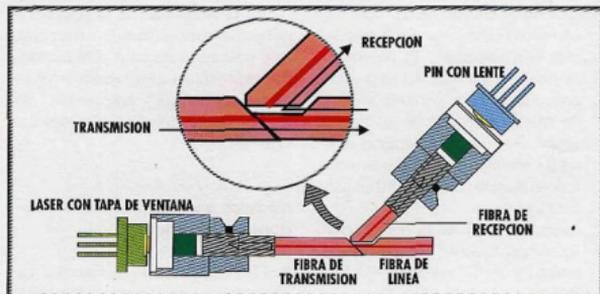


Figura 5 - Duplexor de fibra tratada



¿Qué tipos de módulos transceptores se utilizarán?

Las principales etapas de evolución previsible en materia de tecnología son las siguientes:

- 1 Módulos transceptores de primera generación basados en el principio de la duplexación discreta con filtro dicróico o de hoja semirreflectante: éste es el caso de los duplexores de fibra cortada tratada y de los duplexores con separación de haz. Estos dos tipos de duplexores integran componentes coaxia-

les de emisión y de recepción, con fibra o ventana espectral, según el caso, y se benefician de los bajos costes derivados de los componentes coaxiales (Figuras 4 y 5).

El coste global asintótico de este tipo de módulos sigue siendo inferior al coste previsto para el despliegue de la FTTH. El coste de ensamblaje, que es difícil de automatizar, es una parte importante.

Estos módulos duplexores tienen las siguientes características:

- Una buena potencia de salida: hasta 2 mW
- Una separación entre canales de 20 a 50 dB
- Una buena operación entre -40 y +85°C.

Uno de los puntos delicados a tratar sigue siendo la tasa de reflexión en retorno en la línea: se requieren valores inferiores a -20 dB. Esto explica porque las tendencias actuales para la elección de las arquitecturas tienden a privilegiar los duplexores en detrimento de los duplexores: por una parte, la diplexación minimiza las exigencias impuestas por el sistema, derivadas de las reflexiones en línea y, por otra, la utilización de la ventana de 1,55  $\mu\text{m}$  en la dirección descendente permiten considerar tasas de reparto punto-multipunto más elevadas, gracias a la amplificación óptica con fibra dopada, una tecnología disponible en esta longitud de onda.

- 2 **Módulos transceptores de segunda generación** que recurren a tecnologías híbridas: en este caso, las funciones ópticas pasivas se realizan en un sustrato de base de silicio en el que se montan directamente los chips de emisión y de recepción. El objetivo consiste en realizar un soporte híbrido, utilizando el know-how adquirido en la tecnología del silicio, que combine las siguientes cualidades: un excelente soporte térmico, un coeficiente de dilatación ideal, en el que se puedan

efectuar grabados precisos (ranura en V) que permitan una alineación pasiva (y por tanto poco costosa) de la fibra y del chip láser. En este soporte se pueden integrar fácilmente guías-ondas de sílice para transportar la luz entre los elementos activos y pasivos, y tratar las funciones de duplexación, de adaptación de modos y de encaminamiento necesarias para las aplicaciones consideradas (Figura 6). En estas tarjetas madre, constituidas por el soporte de silicio, se insertarán chips complejos (ASICs) que tendrán como función el dirigir, controlar y alimentar los chips ópticos de emisión y de recepción por medio de una red de conexiones eléctricas directamente conectadas sobre el silicio. Estos evolucionados módulos optoelectrónicos que incluyen las tarjetas madre, en donde se han integrado funciones pasivas, deberían ser de un coste dos veces menor que los de la generación anterior y ofrecer una flexibilidad, fiabilidad y prestaciones aún más elevadas.

- 3 **Otro tipo de módulo de funciones integradas: el amplificador óptico de fibra.** Uno de los componentes clave de las redes de distribución que utilizan la arquitectura punto-multipunto es el amplifi-

cador óptico de fibra dopada con erbio. Este módulo, utilizado como postamplificador o amplificador en línea, va a permitir aumentar la potencia óptica transmitida y, de este modo, permitir un mayor factor de reparto entre abonados.

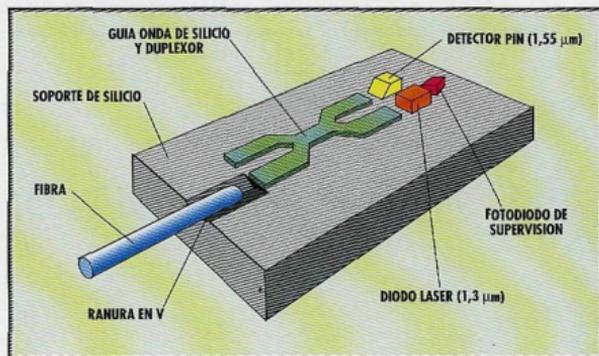
Las principales tendencias de los módulos amplificadores de fibra dopada con erbio son:

*Aumento de la potencia de salida* gracias al desarrollo de bombas cada vez más potentes (actualmente se obtienen en producción en serie bombas acopladas a 140 mW serie para módulos de bombeo a 1,48  $\mu\text{m}$ ).

Ya existen amplificadores que suministran entre 15 y 19 dBm para completar la gama estándar utilizada a 10 y 13 dBm. Paralelamente, se está realizando un importante esfuerzo en la mejora del comportamiento térmico de los amplificadores: una arquitectura térmica optimizada y la utilización adecuada del bombeo a 0,98  $\mu\text{m}$  ya permiten prever elevados niveles de potencia de salida con un reducido consumo de potencia. Así pues, se han previsto módulos integrados más potentes de dimensiones constantes.

*Integración dimensional y funcional.* Dos factores principales guían esta integración: el módulo se está

Figura 6 - Duplexor híbrido sobre soporte de silicio



convirtiendo en un elemento enchufable en una tarjeta electrónica con una conexión que facilita su posicionamiento.

La integración dimensional se debe principalmente a la miniaturización de los componentes activos y pasivos utilizados, a la integración de varias funciones en el mismo encapsulado (bomba y aislador, por ejemplo) y a la mejor estabilidad térmica de los componentes activos.

De este modo, en unos años se reducido diez veces la dimensiones externas, tres el consumo, cuatro la potencia de salida y tres el coste.

Los miles de amplificadores ópticos de fibra utilizados sin fallos en los sistemas de transmisión en el mundo son una prueba de la fiabilidad de este tipo de módulos (Foto B).

### Principales tendencias

Citaremos esencialmente las tendencias que participan en la simplificación de las estructuras, las arquitecturas y los procesos de realización para reducir costes. Están representadas por los diodos láser transceptores, componentes bifuncionales que permiten a la vez emitir y recibir la luz, que están actualmente en estudio. Se analiza atentamente su utilización en arquitecturas de redes de distribución punto-a-punto. Se ha efectuado una demostración de factibilidad de transmisión en alternancia sobre una fibra a velocidades de hasta 155 Mbit/s. El láser transmi-

sor/receptor simplifica la propia estructura del módulo (un solo chip, un solo proceso de fijación de fibra y sin duplexer óptico).

El día de mañana, un mismo chip que integre emisión a 1,3  $\mu\text{m}$  y recepción a 1,55  $\mu\text{m}$ , transmitirá bidireccionalmente a velocidades iguales o superiores a 155 Mbit/s.

Paralelamente, se empiezan a estudiar nuevas técnicas para obtener la emisión luminosa vertical al sustrato: las técnicas de reflector integrado en el soporte de silicio tendrán que enfrentarse con la competencia de los diodos láser de cavidad vertical, para los que sólo se vislumbran resultados convincentes en el horizonte de tres a cinco años. Los láseres de emisión superficial de cavidad vertical (VCSEL) revolucionarán los principios tradicionales de ensamblaje, acoplamiento e integración.

Desde el punto de vista de los módulos, las principales orientaciones se referirán a una generación más avanzada basada en la integración de las funciones ópticas activas y pasivas directamente en el sustrato de base: el silicio habrá dejado el lugar al fosforo de indio y la integración monolítica habrá seguido a la hibridación. Esta integración afectará a componentes láser y PIN de diferentes longitudes de onda (1,3-1,55  $\mu\text{m}$ ), a guías de onda y a diversas funciones pasivas (acopladores, multiplexores, espejos y filtros).

Actualmente, esta solución parece aún poco compatible con el objetivo de costes muy bajos, pero podemos imagi-



Foto B - Módulo integrado de amplificador de fibra dopada con erbio

nar, por analogía con los progresos realizados en integración electrónica sobre silicio desde hace tres decenios, que estará totalmente de actualidad en unos pocos años.

Podemos pensar que la evolución más importante relativa a la vez a los chips y a los módulos activos y pasivos en los tres próximos años, probablemente estará vinculada a la aparición de técnicas sumamente variadas: amplificadores de ganancia plana que permitan transmitir varios trenes de señales de diferentes longitudes de onda en la misma ventana, y diplexores de longitud de onda estabilizada y precisa en emisión. Pero, por el momento, estos módulos son solamente los nuevos retos para los próximos años

Guy Mesquida está a cargo del Marketing estratégico y de los productos avanzados en Alcatel Optronics, Nozay, Francia.

# Fabricación de láseres de vanguardia de InP utilizando tecnología de proceso de 50 milímetros

R. Simes, R.-M. Capella, B. Fernier, H.-P. Mayer

Las obleas de dispositivos láser con un diámetro de 50 mm contienen típicamente 20.000 láseres, un orden de magnitud superior al de las obleas utilizadas en los procesos convencionales, y ofrecen las correspondientes mejoras en la eficiencia de producción

## Introducción

La fabricación con éxito de dispositivos optoelectrónicos de altas prestaciones necesitan una estrecha y eficaz cooperación entre el I+D y las líneas de fabricación. Más aún, para mantenerse en vanguardia en un mercado de constante evolución es necesaria una transferencia rápida de las nuevas estructuras desde el I+D a la línea de fabricación. Hemos creado en Alcatel la estructura y las facilidades necesarias para tener éxito en este estimulante campo. A través de un esfuerzo combinado entre el I+D y la fábrica, se ha desarrollado e incorporado un proceso común de láser utilizando herramientas idénticas basadas en "Procesos Funcionales". La estructura acanalada enterrada (BRS) seleccionada para este proceso de láser, proporciona altas prestaciones y un alto rendimiento en la fabricación. Además, este proceso se lleva a cabo sobre obleas de InP de 50 mm de diámetro, lo que lleva asociado una drástica reducción de costes si se compara con los anteriores costes de los procesos "por oblea". Ya se están consiguiendo unos excelentes resulta-

dos de forma habitual sobre una amplia variedad de láseres semiconductores. Estos incluyen dispositivos de 1,3  $\mu\text{m}$  Fabry-Perot con un amplio margen de temperatura, que se utilizan en la fabricación de módulos láser coaxiales, de bajo coste, desprovistos de enfriador y láseres de realimentación distribuida de 1,55  $\mu\text{m}$ , modulados directamente, que pueden utilizarse en la transmisión de datos a 2,5 Gbit/s para distancias superiores a 250 km. Finalmente, estos dispositivos son muy fiables, por lo que los diseñadores de sistemas pueden estar seguros de unas prestaciones estables y sin fallos a lo largo de la vida del producto.

El siguiente apartado proporciona información básica sobre los diferentes usos de estos láseres y sobre el proceso de láseres con tecnología de 50 mm. Los siguientes apartados de este artículo tratan el concepto de "Proceso Funcional", que ha sido implementado por Alcatel para el proceso de láseres BRS; también se citan las prestaciones de los dispositivos y se trata sobre la fiabilidad de los dispositivos. Se incluye también un glosario de términos (ver página siguiente).

## Antecedentes

Las actuales redes de transporte y ópticas necesitan grandes cantidades de dispositivos optoelectrónicos de bajo coste y altas prestaciones para satisfacer la demanda del mercado. La rápida expansión de las redes de fibra óptica está motivada, en parte, por el rápido crecimiento de las aplicaciones multimedia, que requieren enormes cantidades de datos. Los dispositivos deben ser compactos, de bajo coste y tener un consumo mínimo de potencia para satisfacer los objetivos globales de coste del sistema.

Se pueden diseñar láseres basados en substratos de InP para una emisión de longitud de onda entre 1,1 y 1,6  $\mu\text{m}$ , cubriendo de esta forma las dos principales ventanas de longitud de onda en las telecomunicaciones, 1,3  $\mu\text{m}$  y 1,55  $\mu\text{m}$ , y una longitud de onda para amplificadores de fibra dopada con erbio bombeando a 1,48  $\mu\text{m}$ . Las necesidades del mercado de láseres basados en InP pueden dividirse en tres categorías principales: bajo coste, altas prestaciones y alta potencia.

**Láseres de bajo coste:** Un elemento importante en el coste global de un transmisor óptico se asocia con el enfriador termoelectrónico (TE), que se utiliza para mantener una temperatura casi constante en el láser. Dichos enfriadores TE son intrínsecamente caros y además consumen una potencia considerable. La fuente de alimentación requerida y la electrónica de gestión que deben incorporarse en su

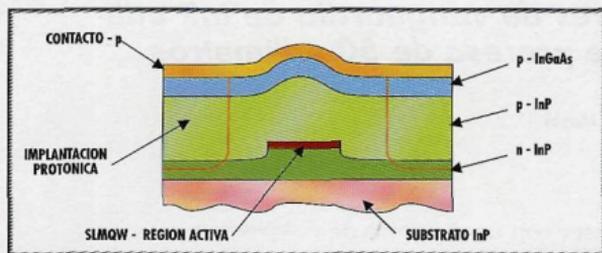


Figura 1 - Diagrama de un láser BRS

diseño, dan como resultado unos costes extras, así como un volumen y una complejidad adicionales.

Ha sido necesaria la utilización de un enfriador TE a fin de superar las significativas variaciones de las características del láser

cuando cambia la temperatura. Los nuevos láseres, capaces de operar en un amplio margen de temperaturas, pueden eliminar la necesidad de enfriadores TE, y consecuentemente ofrecer la oportunidad de un gran ahorro en

coste. El margen de interés de temperatura se corresponde con el de las aplicaciones para "exteriores":  $-40^{\circ}\text{C}$  a  $+85^{\circ}\text{C}$ . En esta categoría se requieren tanto láseres tipo Fabry-Perot (FP) como de realimentación distribuida (DFB), que operan a 1,3 y 1,55  $\mu\text{m}$ , y en general deben presentar un comportamiento altamente eficiente. Este último requisito se deriva de la relativamente baja eficacia del acoplamiento entre láser y fibra obtenida con módulos coaxiales, a menudo igual o menor al 25%. A pesar de este inconveniente, los módulos coaxiales permanecen como alternativa tecnológica de encapsulado de bajo coste. "Bajo coste" no implica bajas prestaciones, especialmente en lo que concierne al propio láser.

#### **BRS** (estructura acanalada enterrada):

Es la estructura láser que se utiliza para fabricación de los láseres descritos en el texto. La estructura se presta especialmente para la fabricación industrial como resultado del ataque poco profundo utilizado para formar la banda activa del láser y el recrecimiento simple y no-selectivo utilizado para enterrar a continuación la región activa del láser.

#### **DFB** (realimentación distribuida):

Término que se refiere al láser realizado con un elemento con reflexión selectiva de longitud de onda construido dentro de su cavidad para proporcionar la operación con una longitud de onda.

#### **FP** (Fabry-Perot):

Este término se refiere al láser semiconductor formado utilizando los espejos construidos sobre los planos naturales de las hendiduras del semiconductor. Estos láseres son multimodo y se utilizan muy a menudo en 1,3  $\mu\text{m}$  ya que la dispersión de la fibra es muy baja en esta longitud de onda.

#### **GSMBE** (epitaxia por haz molecular con fuente gaseosa):

Técnica de ultra-alto vacío utilizada para deposición de una única capa cristalina de un compuesto semiconductor. En esta aplicación se deposita una compleja estructura multicapa de  $\text{InP}$  y  $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$  para formar la ganancia del láser y las secciones de guía de onda.

#### **InP**:

Material semiconductor compuesto con una banda prohibida de 1,35 eV (0,92  $\mu\text{m}$ ).

#### **MOVPE** (epitaxia en fase vapor metal orgánica):

Técnica de deposición monocristalina en fase gaseosa utilizada para recrecer las bandas láser después de su definición mediante RIBE.

#### **QW** (pozo cuántico):

Término que se refiere a una capa extremadamente delgada de un material semiconductor de banda prohibida pequeña entre capas de material de gran banda prohibida. El espesor potencial del "pozo" es típicamente inferior a 10 nm, y adquieren importancia los efectos de mecánica cuántica. Estos efectos actúan para mejorar las prestaciones del láser.

#### **RIBE** (ataque por haz de iones reactivos):

Esta es una técnica de ataque en seco utilizada para definir la banda láser.

#### **SLMQW** (pozo multicuántico de capa forzada):

Las constantes de la red cristalina de las capas que contienen estas estructuras cuánticas difieren de las constantes de la red cristalina del sustrato. La deformación elástica del material QW conduce a mejoras adicionales en las prestaciones del láser.

Minimizar el coste de los láseres impone ciertas restricciones al proceso de fabricación; se hace imprescindible en particular la fabricación en masa.

**Altas prestaciones:** El término "altas prestaciones" se utiliza aquí para referirnos tanto a aplicaciones de alta velocidad digitales como a la transmisión analógica. Las mayores exigencias son para los láseres DFB que funcionan a 1,3 y 1,55  $\mu\text{m}$ . Actualmente prevalecen las prestaciones sobre el coste, aunque está aumentando el interés en desarrollar versiones de estos dispositivos desprovistos de enfriador TE.

**Alta potencia:** La aplicación clave de los láseres de alta potencia es la de bombeo óptico de amplificadores para fibra dopada con erbio, para lo que se precisa una potencia para cara frontal  $\gg 120$  mW. Para esta aplicación, los láseres basados en InP emiten en 1,48  $\mu\text{m}$ . En sistemas de línea terrena se utiliza un enfriador TE para garantizar una temperatura de operación de 25°C; mientras que para enlaces submarinos se suele prescindir de ellos debido a su elevado consumo de potencia. Estos láseres tan específicos, que se fabrican en Alcatel Optronics utilizando un proceso diferente al del BRS, y aprobados para el tendido submarino, no están contemplados en este artículo.

El proceso de láser de oblea de 50 mm de diámetro es de gran interés para reducir los costes. Una oblea de InP de 50 mm de diámetro supone aproximadamente unos 20.000 dados de láser (con una longitud de láser de 300  $\mu\text{m}$ ). Esto equivale a multiplicar entre 5 y 10 veces el número de circuitos láser por oblea obtenidos en un proceso convencional (no de 50 mm). Debido a que el coste de un láser semiconductor está determinado principalmente por el proceso de la



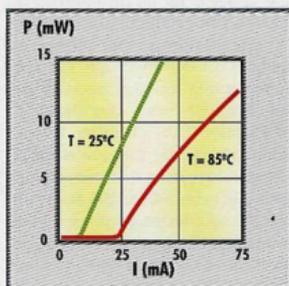
Figura 2 - Densidad de corriente umbral,  $J_{th}$ , para láseres de gran área QW de 300  $\mu\text{m}$  de largo con dos diseños diferentes de 1,3  $\mu\text{m}$  (muestras 1 a 7) y un diseño de 1,55  $\mu\text{m}$  (muestras de 8 a 13)

oblea y los costes de verificación, es posible obtener ganancias significativas con una tecnología de 50 mm. Debido a la inherente fragilidad del material InP, el manejo de grandes obleas durante el proceso de fabricación presenta muchas dificultades. Además, el proceso de 50 mm de obleas de InP es relativamente nuevo, y solamente ha habido unos pocos informes de realizaciones industriales [1-4]. Se presentó hace unos años una descripción completa del proceso de 50 mm de láser basado en AsGa [5], pero la fiabilidad es aún un aspecto crítico de los láseres basados en

AsGa. Ha habido informes sobre procesos OEIC con diámetros de obleas de 50 mm y 75 mm para estructuras que incluyen detectores y electrónica [6].

Un cierto número de compañías poseen procesos de InP de 50 mm. Se han seleccionado, hasta la fecha, tres estructuras láser para proceso de 50 mm: la estructura acanalada, la estructura acanalada enterrada (BRS) y la heteroestructura enterrada (BH) con capas de bloqueo (BH planar, CMBH, SIBH etc.). La estructura acanalada [7, 8] es la más sencilla; ya que solamente es necesaria una etapa epitaxial para un láser FP. El proceso BRS [1, 2, 4, 9] requiere un recrecimiento no-selectivo adicional si se compara con el proceso de borde. En las estructuras BH [2] son necesarias dos etapas adicionales de epitaxia, incluyendo un recrecimiento selectivo sobre una "mesa" previamente grabada. Para la realización de un proceso de láser de 50 mm, el ataque en seco de la región activa del láser es una etapa decisiva, y se necesita para que las prestaciones del láser sean homogéneas y reproducibles. En Alcatel hemos seleccionado la estructura BRS para 50 mm, que proporciona un buen equilibrio entre compleji-

Figura 3 - Curva I-I a 25 °C y a 80 °C de un láser de 1,3  $\mu\text{m}$  FP



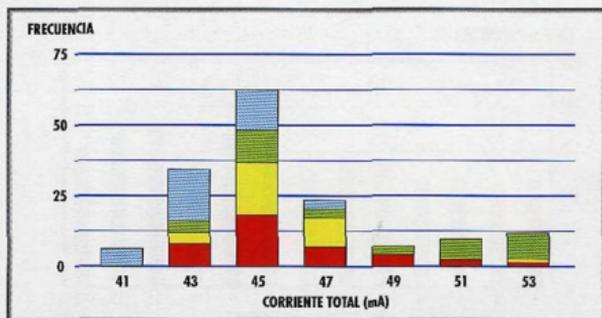


Figura 4 - Corriente total para >150 láseres de 4 obleas diferentes de  $1,3 \mu\text{m}$  a  $6 \text{ mW}$  y  $85^\circ\text{C}$

dad del proceso y prestaciones del dispositivo. Es una estructura planar que presenta excelentes propiedades térmicas y una baja resistencia en serie. En especial, hemos superado los problemas causados por el ataque en seco de la región activa del láser. Este artículo proporciona información sobre láseres basados en InP, DFB y FP, de altas prestaciones, alta fiabilidad y alto rendimiento fabricados utilizando un proceso de 50 mm.

### El concepto de Proceso Funcional

El proceso de láseres BRS en Alcatel incluye los siguientes Procesos Funcionales de 50 mm:

- primera epitaxia GSMBE
- formación de la red de difracción (para láseres DFB)
- formación de mesa RIBE
- recrecimiento de mesa MOVPE
- formación del contacto p/n
- implantación.

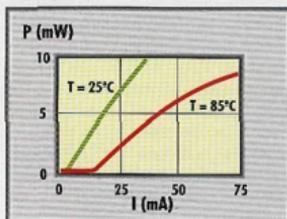
Un Proceso Funcional incluye: una etapa de proceso, una etapa de caracterización y una decisión de aceptación/rechazo. Una secuencia de Procesos Funcionales conforman el proceso global. Hemos implementado Procesos Funciona-

les idénticos tanto en I+D como en producción. Se ha instalado un conjunto de Procesos Funcionales en la División de Investigación de Alcatel, y otro conjunto completo está operativo en la fábrica de Alcatel Optronics de Nozay. Existen múltiples ventajas en el concepto de Procesos Funcionales. Se están consiguiendo unas transferencias rápidas y sin problemas a la línea de fabricación de forma rutinaria. Un proceso uniforme para los diferentes productos conduce a ciclos cortos de tiempo (respuesta rápida al cliente), una tasa alta de obleas buenas (menor número de errores) y una inversión optimizada (minimizada). Además, el concepto de Proceso Funcional conduce, por sí mismo, a la utilización del control estadístico de procesos, que es esencial en un entorno de fabricación. Finalmente, nuestra experiencia con este concepto hasta el día de hoy es que nos permite cumplir con las necesidades del cliente de forma muy eficaz.

El láser BRS (Figura 1) presenta varias ventajas que simplifican su fabricación de forma significativa: la profundidad del ataque de la mesa es inferior a  $1 \mu\text{m}$  y es; por lo tanto, fácilmente controlable y el recrecimiento de la mesa es no-selectivo. En lo que queda de apar-

tado se describen los Procesos Funcionales. La primera epitaxia se realiza mediante epitaxia de haz molecular con fuente gaseosa (GSMBE). Se consigue así, de forma rutinaria, un buen control de la longitud de onda tanto dentro de la oblea como de oblea a oblea. Las estructuras activas de láser de pozo multicuántico de capa forzada (SLMQW) están optimizadas para cada aplicación. La Figura 2 muestra la densidad de corriente de umbral por pozo cuántico para láseres de gran área de  $300 \mu\text{m}$  de longitud. Estos valores son bajos, lo que constituye un factor clave para láseres con una corriente umbral baja, y son muy reproducibles. Se incluye en este punto una etapa de formación de la red de difracción de primer orden. Las redes de difracción son muy uniformes y la dispersión de la longitud de onda emitida sobre una oblea de 50 mm es de 3 a 5 nm. El ataque mediante haz de iones reactivos (RIBE) se usa entonces para definir la banda del láser. La etapa RIBE permite un buen control tanto de la anchura de la región activa como de la profundidad del ataque. Además, solamente provoca un daño mínimo en la superficie atacada, lo que limita los problemas asociados con la recombinación no radiante en este interfaz. Después de la etapa de ataque en seco, se recrece la oblea con InP-p e InGaAs-p por medio de una etapa de crecimiento epitaxial en fase de

Figura 5 - Curva L-I a  $25^\circ\text{C}$  y  $85^\circ\text{C}$  de un láser DFB de  $1,55 \mu\text{m}$  de amplio margen de temperatura



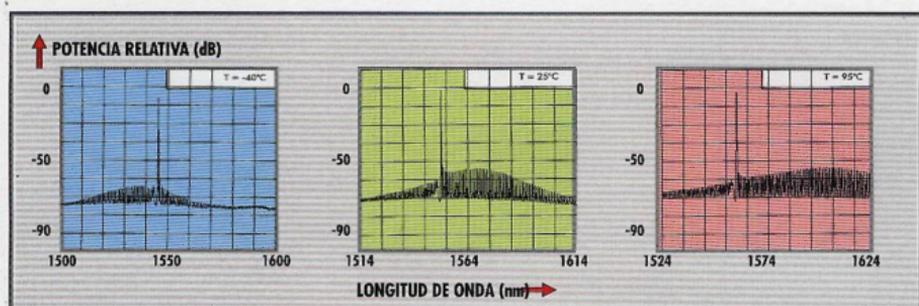


Figura 6 - Espectro medido para un láser DFB de 1,55  $\mu\text{m}$  de amplio margen de temperatura a 4 mW de potencia facial a  $-40^\circ\text{C}$  (a),  $+25^\circ\text{C}$  (b) y  $+90^\circ\text{C}$  (c)

vapor metalorgánico de baja presión y no selectivo (MOVPE). Entonces se forma el contacto-p. Para minimizar la corriente de fugas a través de la homounión pn en el InP, se implantan protones en las zonas que no estén inmediatamente próximas a la región activa. Se adelgaza entonces la oblea y se deposita el contacto-n. Este proceso, basado en Procesos Funcionales, posibilita la fabricación de una amplia gama de láseres FP o DFB con solamente unos mínimos cambios en los parámetros de entrada de los Procesos Funcionales.

### Resultado de los dispositivos

#### Láseres de amplio margen de temperatura (WTR) de bajo coste

La Figura 3 muestra un curva L-I típica para un láser FP de 1,3  $\mu\text{m}$  de 300  $\mu\text{m}$  de longitud con recubrimiento de la cara posterior altamente reflectante. La resistencia en serie es de  $-2,2 \Omega$ , los ángulos en campo lejano son de  $-26^\circ$  en el plano paralelo y de  $-30^\circ$  en el plano vertical; esta distribución del campo lejano permite un acoplamiento sencillo a la fibra óptica. La Figura 4 muestra un histograma de la corriente total, incluyendo la

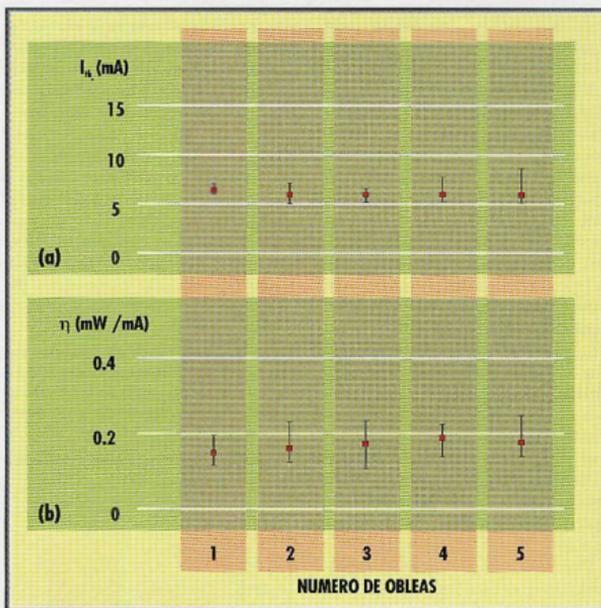


Figura 7 - Valores medios (cuadrados) y valores al 10 y al 90% de la población (barras de error) de láser DFB de 1,55  $\mu\text{m}$  para láseres tomados de 5 obleas diferentes para  $I_a$  (a) y eficiencia externa  $\eta$  (b). En cada oblea se tomaron láseres de tres zonas diferentes de la oblea

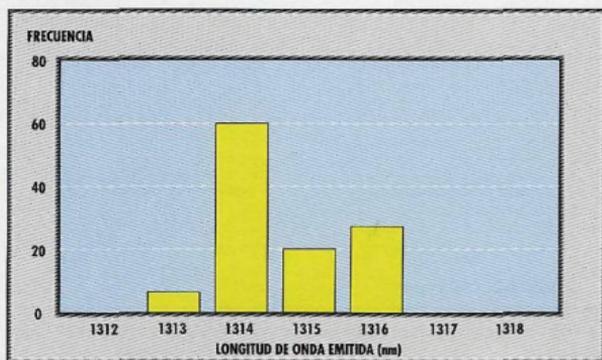


Figura 8 - Distribución de las longitudes de onda medidas para láseres de 1,3 μm tomadas de zonas diferentes de una oblea de 50 mm

modo desde -40 a 95°C. Esta estructura es adecuada para aplicaciones de exteriores que requieren láseres DFB de bajo coste sin enfriadores termoelectrónicos.

**Láseres DFB de altas prestaciones**

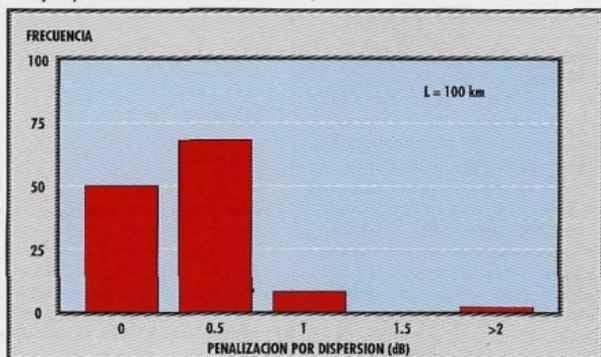
Se han optimizado dispositivos que funcionan a 1,3 y 1,55 μm para transmisión de datos a 2,5 Gbit/s [3, 4]. La estructura láser ha sido optimizada para una alta ganancia diferencial y obtener una alta frecuencia de resonancia, manteniendo un diagrama de ojo lo suficientemente abierto. Las Figuras 7a y 7b muestran la corriente umbral y la eficiencia externa para láseres de cinco obleas diferentes; se han escogido los láseres de tres zonas diferentes de cada oblea. Las distribuciones están muy ajustadas y existe poca dispersión en los datos. Se han medido corrientes de umbral dentro del margen de 3 a 4 mA en cuatro muestras de QW, no recubiertas, de 300 μm de longitud. Estos valores tan bajos son indicativos de la alta calidad de la primera capa epitaxial, de la baja corriente de fugas y de un bloqueo de corriente eficiente. La eficiencia de la cara frontal es ~0,15 mW/mA.

corriente umbral, necesaria para 6 mW, ( $I_{emW}$ ) a 85°C para una población de ~150 láseres. Los láseres se tomaron de cuatro obleas diferentes en distintos instantes. Existe una aglomeración en la distribución en  $I_{emW}$  alrededor del valor medio de 45 mA (desviación típica=3 mA). La limitada dispersión que se observa se debe, con mucha probabilidad, a las variaciones de los recubrimientos  $R_{max}$  de las caras posteriores de los láseres. Nuestro modelado predice que una variación del 5% en la reflectividad  $R_{max}$  repercute en una variación del 5 al 10% en  $I_{emW}$  a 85°C. Para estas cuatro mismas obleas, las longitudes de onda a 85°C en los cruces del 10% y del 90% de la población son de 1332 y 1340 nm, lo que indica un excelente control. Para estos láseres, el desplazamiento típico de la longitud de onda en función de la temperatura es 0,38 nm/°C, aunque se ha comprobado uno de 0,31 nm/°C en una variante de diseño.

Los láseres DFB WTR han sido fabricados y comprobados para aplicaciones de exteriores [3, 4]. La Figura 5 muestra una curva L-I a 25°C y 85°C para un láser de amplio margen de temperatura de 1,55 μm. Se han constatado unas prestacio-

nes excelentes con una corriente umbral de 4 mA a 25°C y una corriente umbral de 15 mA a 85°C. La corriente total requerida para 6 mW de potencia en la cara frontal es de 50 mA a 85°C. Las Figuras 6a, 6b y 6c muestran el espectro óptico para este láser a -40, 25 y 95°C con 4 mW de potencia en la cara frontal. El láser permanece monomodo con una relación de supresión de modo lateral mayor de 35 dB, y sin salto de

Figura 9 - Penalización en dispersión medida para láseres de 1,55 μm a 2,55 Gbit/s después de una transmisión sobre 100 km de fibra estándar. La tasa de extinción es del 15% y la potencia media en la fibra es de 1,6 mW



La Figura 8 es una gráfica de la longitud de onda láser DFB medida para un centenar de láseres DFB de  $1,3 \mu\text{m}$  tomados de una oblea de  $50 \text{ mm}$ . Como se esperaba de estos láseres DFB con cara no recubierta, se ven picos en las longitudes de onda ( $1314$  y  $1316 \text{ nm}$ ) correspondientes a los límites superior e inferior de la banda prohibida del DFB. La dispersión de la longitud de onda a lo largo de la oblea es de  $\sim 4 \text{ nm}$ . La distribución tan junta es indicativa de un buen control del paso de la red de difracción y de un buen coeficiente de acoplamiento a lo largo de la oblea. Este nivel de control ha permitido que Alcatel Optronics se haya convertido en líder mundial en el suministro de láseres de  $1,55 \mu\text{m}$  para aplicaciones de multiplexación por división en longitud de onda (WDM). Alcatel Optronics puede entregar láseres que funcionan desde  $1530$  hasta  $1565 \text{ nm}$  con un espaciado en longitud de onda inferior a  $1 \text{ nm}$ . La capacidad típica de estos láseres es de  $10$  a  $15 \text{ pF}$ , lo que representa un producto RC compatible con la transmisión de datos a  $2,5 \text{ Gbit/s}$ . Las prestaciones del sistema constituyen el parámetro crítico de estos láseres. La Figura 9 muestra las penalizaciones en dispersión medidas de  $130$  láseres de  $1,55 \mu\text{m}$  acoplados a fibra para una distancia de  $100 \text{ km}$  de fibra estándar; la penalización media es de  $0,5 \text{ dB}$ . La Figura 10 muestra los resultados de las medidas en un experimento de transmisión de  $290 \text{ km}$  (con dispersión cromática de  $4900 \text{ ps/nm}$ ). Debido a la muy pequeña fluctuación de la longitud de onda (*chirp*) de estos láseres, la penalización medida de la dispersión es de sólo  $0,3 \text{ dB}$ . También se han caracterizado láseres DFB de  $1,3 \mu\text{m}$  a  $2,5 \text{ Gbit/s}$  y se miden, de forma rutinaria, penalizaciones en dispersión de menos de  $0,5 \text{ dB}$  después de una propagación sobre fibra con una dispersión de  $-240 \text{ ps/nm a } 1,3 \mu\text{m}$ .

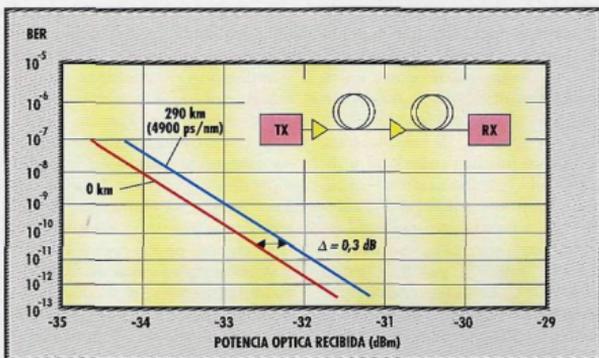


Figura 10 - BER en función de la potencia recibida en una transmisión directamente acoplada y a través de  $290 \text{ km}$  de fibra estándar para láser DFB de  $1,55 \mu\text{m}$

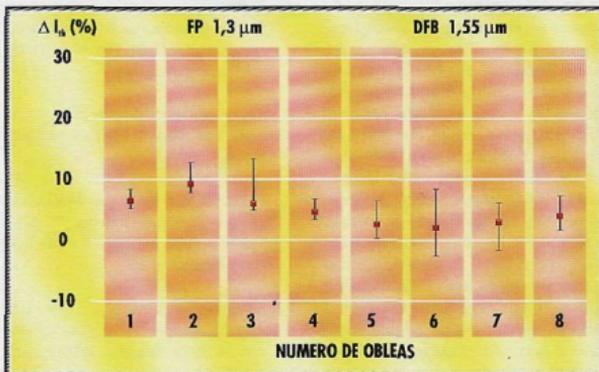
### Fiabilidad del láser

Todos los láseres están sometidos a un precocido de  $48$  horas a  $100^\circ\text{C}$  y  $200 \text{ mA}$  después de montarlos en su base. En la Figura 11 se muestran los cambios en la corriente umbral para cuatro obleas FP de  $1,3 \mu\text{m}$  y otras cuatro obleas DFB de  $1,55 \mu\text{m}$ . Los cambios en la corriente umbral media son inferiores al  $10\%$  (menos de  $1 \text{ mA}$ ). La

variación de la eficiencia externa después del recocido es inferior al  $5\%$  para todos los láseres. Estas pequeñas variaciones demuestran la robustez de la estructura láser BRS.

Además, está presente un constante envejecimiento de la potencia en los dispositivos DFB. En el caso de los dispositivos FP, algunos grupos de dispositivos a  $20 \text{ mW}/53^\circ\text{C}$  y a  $7 \text{ mW}/80^\circ\text{C}$  han alcanzado las

Figura 11 - Cambio porcentual de la corriente umbral, después de un precocido, para un lote de láseres (lote >40) de 4 obleas FP de  $1,3 \mu\text{m}$  y de 4 obleas DFB de  $1,55 \mu\text{m}$ . Los cuadrados marcan los valores medios y las barras de error dan los valores al  $10\%$  y al  $90\%$  de la distribución de la población



6500 horas. La variación de la corriente de operación en función del tiempo es logarítmica, y estimamos un tiempo medio entre fallos para estos dispositivos mayor de  $10^6$  horas (100 años) a  $7 \text{ mW}/80^\circ\text{C}$ . Como referencia, la máxima tasa de envejecimiento calculada utilizando una extrapolación lineal de la corriente necesaria para mantener una potencia constante es de  $0,43 \text{ \%/kh}$  (porcentaje sobre mil horas) a  $7 \text{ mW}/80^\circ\text{C}$  y de  $0,28 \text{ \%/kh}$  a  $20 \text{ mW}/53^\circ\text{C}$ . En el caso de dispositivos DFB a  $1,55 \mu\text{m}$ , un grupo de láseres ha alcanzado las 3500 horas a  $4 \text{ mW}/80^\circ\text{C}$ , y la máxima tasa de envejecimiento linealmente extrapolado es de  $0,9 \text{ \%/kh}$ . Esta baja tasa de envejecimiento indica que se satisface fácilmente el requisito de 15 años de vida para componentes terrestres. Los resultados demuestran que todos los Procesos Funcionales son calificados. Como consecuencia se puede calificar fácilmente y rápidamente cualquier nueva estructura de dispositivo.

## Conclusiones

Hemos mostrado que la estructura BRS permite una fabricación eficiente y reproducible de láseres de vanguardia. En particular se han obtenido unos excelentes resultados con láseres FP y DFB de bajo coste. Un proceso operativo de  $50 \text{ mm}$  es esencial para estos láseres que se fabrican en gran volumen. También se han fabricado excelentes láseres de altas prestaciones utilizando el mismo proceso BRS. El hecho que el concepto de Proceso Funcional sea esencialmente idéntico para estos láseres (solamente con pequeñas modificaciones en el diseño de la región activa SLMQW o en la red de difracción del DFB) facilita en gran manera su fabricación. Este mismo concepto de Proceso Funcional también se utiliza en la investigación, y la transferencia inmediata de nuevos productos a producción es

hoy en día un proceso rutinario y sin problemas. Los actuales Procesos Funcionales del BRS están completamente maduros para la fabricación de dispositivos de primera generación. Para la realización de estructuras más avanzadas se está progresando en la evolución de los Procesos Funcionales. Por ejemplo, la realización de una estructura integrada láser-modulador requiere un Proceso Funcional para el acoplamiento de láseres a moduladores. En conclusión, hemos tenido éxito al conseguir una tecnología de  $50 \text{ mm}$  que es adecuada para la fabricación en gran volumen de una amplia variedad de láseres basados en InP.

## Reconocimientos

Los autores quieren agradecer las importantes contribuciones de muchos colegas de la División de Investigación de Alcatel en este trabajo. La colaboración con CNET de France Telecom ha sido importante en las primeras fases de este trabajo. Se ha hecho uso, mediante licencia, de cierto procesos patentados por el CNET.

## Referencias

1. B. Fernier, A. Bodere, G. Gelly y otros: *Conferencia europea de comunicaciones ópticas 1994*, Florencia, Italia, Vol 2, páginas 841-844
2. K. Kojima: *Conferencia de fibra óptica 1995*, San Diego, CA, EEUU, artículo ThG3
3. B. Fernier, L. Legouezigou, M. Matabon y otros: *Conferencia europea de comunicaciones ópticas 1995*, Bruselas, Bélgica, artículo WeA3.3
4. H.P. Mayer, B. Fernier y R. Simeš: *Conferencia europea de comunicaciones ópticas 1995*, Bruselas, Bélgica, artículo WeA3.1

5. P. Vettiger, M. Benedict, G. L. Bona y otros: *IEEE J. Quantum Electron* 27, páginas 1319-1331, 1991
6. H.Yano, K. Doguchi, M. Murata: *Transactions of the Institute of Electronics, Information and Communications Engineers C-I, J77C-I*, páginas 285-292, 1994 (en japonés)
7. C.E. Zah, R. Bhat, B. Pathak y otros: *IEEE J. Quantum Electron* 30, páginas 511-523, 1994
8. B. Stegmüller, B. Borchert, and R. Gessner: *IEEE Photon. Technol. Lett.* 5, págs. 597-599, 1993
9. N. Bouadma, C. Kazmierski y J. Semo, *Appl. Phys. Lett.* 59, págs. 22-24, 1991

**Robert Simes** es Jefe del Departamento de Dispositivos y Tecnología de Alcatel Optronics, Nozay, Francia.

**Rose-Marie Capella** es Jefe de Proyecto en el equipo de Dispositivos y Tecnología de Alcatel Optronics, Nozay, Francia.

**Bruno Fernier** es Jefe de Proyecto en la División de Investigación de Alcatel, Marcoussis, Francia.

**Hans-Peter Mayer** es Jefe de Proyecto en la División de Investigación de Alcatel, Stuttgart, Alemania.

# Ensamblado y encapsulado integrado de componentes optoelectrónicos en una nueva planta de fabricación de Alcatel

J. Brierre, C. Daniel, J-L. Nicque

Un método modular de fabricación de componentes optoelectrónicos integrados, combinado con recursos de fabricación al "estado del arte", cumple los requisitos específicos de nuestros clientes, a la vez que ofrece calidad, precios y entregas competitivos.

## Introducción

El uso de componentes optoelectrónicos en comunicaciones se ha incrementado rápidamente en los últimos años. Los componentes optoelectrónicos activos son hoy cruciales para determinar el funcionamiento de un sistema. De especial importancia es la creciente integración de funciones electrónicas y optoelectrónicas en módulos complejos para alcanzar una elevada funcionalidad a partir de un único componente compacto.

Para servir las necesidades crecientes del mercado, Alcatel Optronics, filial de Alcatel Telecom especializada en optoelectrónica, ha construido recientemente una nueva planta en Nozay (a 20 km de París) dedicada a la fabricación de chips optoelectrónicos semiconductores (como láseres y fotodetectores) y al ensamblado de módulos optoelectrónicos para sistemas de comunicaciones terrestres. Además de esta nueva planta, una ya existente en Lannion (Bretaña), Francia, ensambla componentes de muy elevada fiabilidad para sistemas de telecomunicaciones submarinos.

Fabricar un elevado volumen de productos optoelectrónicos activos es un reto que Alcatel Optronics

acomete con éxito, en un campo donde la óptica de precisión, la electrónica de alta frecuencia y los mecanismos submicrónicos deben estar de acuerdo con las sofisticadas tecnologías de semiconductores combinados.

Alcatel Optronics, aunando técnicas competitivas de fabricación con las tecnologías más avanzadas, fabrica dispositivos al estado del arte que triunfan en un competitivo mercado mundial.

El método estructurado de Alcatel Telecom en I+D y la fabricación de chips optoelectrónicos se describen en otro artículo de este número [1].

En este artículo se expone la naturaleza específica de nuestros productos, y se describe el entorno de alta tecnología para la fabricación de componentes optoelectrónicos. Finalmente, se relata la estrategia de calidad y la organización de la fabricación en Alcatel Optronics.

## Familias de producto

Alcatel Optronics fabrica una completa gama de componentes que aspira a satisfacer las principales necesidades de todas las áreas de redes y sistemas de comunicaciones. Los productos actuales se utili-

zan en transmisión terrestre y submarina, acceso digital, televisión analógica por cable (CATV) y ATM. Desde el punto de vista de la fabricación, estos componentes se clasifican en cuatro familias de productos:

- componentes submarinos (no tratados en este artículo)
- componentes discretos analógicos y digitales de alta y baja velocidad (en los cuales un chip optoelectrónico activo se ensambla con una fibra óptica o un conector óptico para permitir el acoplamiento de la luz entre el chip y la fibra)
- componentes integrados que incorporan un componente discreto, ensamblado con circuitería electrónica en un módulo compacto (se dedican básicamente a aplicaciones de sistemas SDH y ATM)
- amplificadores ópticos que permiten la amplificación directa de una señal luminosa en una fibra óptica.

El desarrollo y fabricación de cada familia de productos se guía por los mismos principios:

- pequeños encapsulados, que sean sencillos de usar por los clientes de los sistemas
- bajo coste, incluso para cantidades pequeñas
- tiempo mínimo de desarrollo y de transferencia a fábrica para cumplir los agresivos requisitos del time-to-market
- mejores condiciones de funcionamiento (mayor margen de temperaturas)

- cumplimiento de requisitos de calificación exigentes (p. ej., Bellcore)
- especificaciones de altas prestaciones.

El cumplimiento de estos principios requiere un nuevo enfoque de la industrialización de dispositivos optoelectrónicos.

Como se ha dicho anteriormente, los componentes de los módulos SDH/ATM constituyen una familia de productos integrados clave, que lleva al desarrollo de las siguientes tecnologías de fabricación:

- LMC/DMC: módulos coaxiales láser/detector de interiores y exteriores divididos en tres familias (de tapa de ventana, enchufables y flexibles) operativos entre -40 y +85°C, sin refrigerador Peltier



**Foto A - Sellado YAG para módulos discretos**

**Foto B - Banco de empalmes para ensamblado de amplificadores de fibra óptica**



- LMI: módulos optoelectrónicos en encapsulado en mariposa con aislador y refrigerador Peltier (funcionan hasta 2,5 Gbit/s, y están disponibles en una amplia gama de longitudes de onda para redes "multicolor")
- conjunto de chips ASIC de interiores y exteriores (excitador de láser y receptor 3R hasta STM4), subcontratado a una fundición de silicio externa
- módulo electrónico: basado tanto en PCB híbrido como convencional.

La segunda línea básica de fabricación está dedicada a los OFA (amplificadores de fibra óptica). Los principales elementos integrados en la producción de los OFAs incluyen:

- PLM (módulos de láser de bombeo), que funcionan a 0,98 o 1,48  $\mu\text{m}$  con alta eficacia de acoplamiento (>80%) y alta potencia (hasta 140 mW)
- control industrial de las técnicas de empalme (incluyendo las fibras dopadas con erbio) con pérdidas muy bajas
- ganancia plana con fibra de fluoruro para WDM (multiplexación por división de la longitud de onda)
- alta funcionalidad optoelectrónica en un encapsulado de componentes pequeño.

La tercera línea básica de fabricación está dedicada a los componentes analógicos. Aquí, un factor clave en las prestaciones es la elevada linealidad, que se consigue usando la estructura LMI.

#### Módulos discretos

Los módulos láser digitales estándar o los de bombeo (Figura 1) utilizan o una simple fibra lenticular o lentes de fibra afilada dinámicamente alineadas con YAG (granate de aluminio e itrio) en frente del chip del láser. Todos los productos



Foto C - Banco de preparación de módulos Alcatel 1911 SDH y 1914 SDH

de este tipo utilizan recursos y técnicas de subensamblaje similares. Esta estrategia nos permite optimizar la capacidad de los equipos, el manejo de las piezas, y el entrenamiento del personal. Los submódulos se pueden integrar en distintos tipos de encapsulado, como el de doble hilera (DIL) o el de mariposa, con o sin refrigerador Peltier. Tal integración está basada en una tec-

nología de unión inorgánica y en el sellado hermético en una atmósfera controlada.

Los módulos optoelectrónicos con aislantes (Figura 2) se utilizan para aplicaciones analógicas o digitales de alta velocidad. Su fabricación se basa en el alineamiento dinámico conjunto del fotodetector, diodo de emisión luminosa, lente de colimación, aislante óptico, lente de

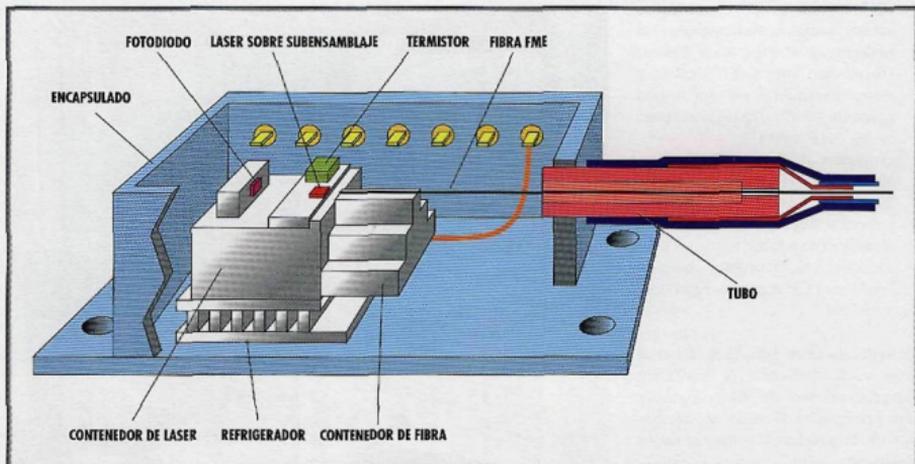


Figura 1 - Vista detallada del módulo de láser de bombeo Alcatel 1948 PLM

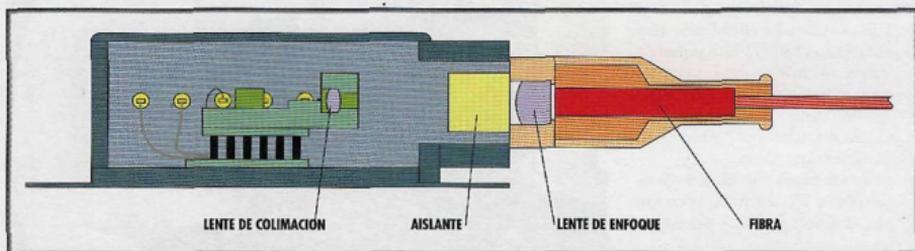
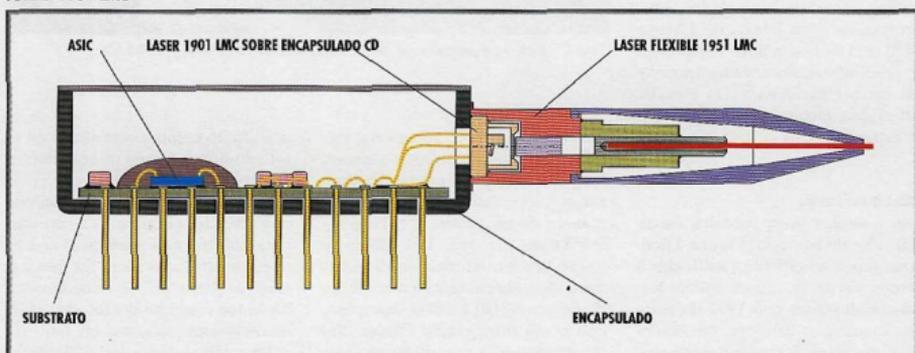


Figura 2 - Módulo láser con aislador (LMI)

Figura 3 - Vista de una sección transversal de un módulo de transmisión Alcatel 1914 SDH con su módulo de láser coaxial Alcatel 1951 LMC



enfoque y fibra. Se ha diseñado especialmente un equipo industrial de YAG de tres etapas para asegurar mejor rendimiento, eficacia de acoplamiento y fiabilidad, en esta especialmente crítica operación.

La versión más compleja de este producto también requiere mantener la polarización de la fibra, por lo que la relación de extinción de la señal luminosa en la fibra debe controlarse durante todo el proceso de ensamblaje. Adicionalmente, se requiere un diseño especial del cableado eléctrico así como subportadores del láser para alcanzar una elevada anchura de banda y la adaptación de impedancias de las líneas eléctricas entrantes.

Los módulos integrados de las siguientes generaciones se caracterizarán por su elevada eficacia de acoplamiento (ya usadas por los módulos de bombeo) y aislamiento óptico (en el que se basa nuestra tecnología de módulos de alta velocidad). Aquí, el diseño modular se basa en la estrategia de Procesos Funcionales (*Building Blocks Strategy*) estándar, que nos permite reutilizar todos nuestros actuales conocimientos, herramientas y equipos para construir un nuevo producto que satisfaga las necesidades de nuestros clientes. Además, esto reduce el tiempo de transferencia al proceso de fabricación gracias a la *importante reducción del tiempo de entrenamiento del personal y de las pruebas de calificación*

#### **Amplificadores ópticos**

Combinan componentes optoelectrónicos activos y pasivos, así como electrónicos en un encapsulado complejo y compacto. Además de la fibra dopada con erbio y de los módulos de láser de bombeo, los componentes optoelectrónicos implantados en nuestros amplificadores ópticos incorporan acopladores de entrada y salida con fotodiodos, multiplexores por división de la longitud de onda (WDM) y aislantes ópticos.

Para la producción en serie hemos construido una cadena de fabricación donde los parámetros fundamentales de los amplificadores se miden durante todas las etapas de la fabricación, para poder mantenerlos dentro de unos límites de desviación muy pequeños.

El empalme y el revestimiento de la fibra son las fases más críticas en el ensamblaje de los amplificadores ópticos. El empalme de la fibra convencional con la fibra dopada con erbio es especialmente difícil al requerir la optimización de la adaptación de modos.

#### **Módulos integrados (SDH)**

Nuestra estrategia industrial consiste en equipar los módulos electrónicos con nuestros componentes optoelectrónicos activos. Estos módulos los desarrolla nuestro departamento técnico. Hemos adoptado dos importantes estrategias para los módulos STM1 (155 Mbit/s) y STM4 (622 Mbit/s). Subcontratamos el ensamblaje de submódulos electrónicos verificables tanto en tecnología PCB híbrida o como convencional (**Figura 3**). Los módulos se "*ponen a punto*" en bancos de pruebas, donde se ajustan los parámetros específicos. Seguidamente, todos los productos se verifican en un *banco de pruebas finales* para garantizar el total cumplimiento de las especificaciones.

#### **Productos coaxiales**

Se han diseñado para responder a las necesidades de diferentes segmentos de mercado, incluyendo comunicaciones de datos y redes de acceso de telecomunicaciones. Estos módulos dependen de su coste.

El primer nivel de integración es el módulo de tapa de ventana (o tapa de lente). La cantidad fabricada es del orden de diez a cien veces mayor que las de otros productos.

Hemos desarrollado un soldador de dado de Si eutéctico con ajustes térmicos innovadores, que nos asegura con confianza la fabricación de hasta un millón de piezas al año. En línea con esta filosofía, también hemos diseñado un banco de pruebas automático para láseres y detectores, que permite que las piezas sean manipuladas por decenas para mejorar el seguimiento y minimizar el riesgo de daños.

El segundo nivel de integración es el módulo flexible. Hemos desarrollado dos alineadores semiautomáticos (alimentación manual y alineamiento automático) para validar el diseño durante la fabricación. El siguiente paso será la introducción dentro del proceso de fabricación de la máquina ALFA (*Automatic Laser-Fiber Assembly*), que está prevista para mediados del año 1996. Esta máquina será capaz de producir 10.000 módulos flexibles de fibra por semana en turnos de trabajo.

#### **Fabricación de dispositivos optoelectrónicos**

Alcatel Optronics tiene que suministrar a sus clientes dispositivos innovadores y fiables que puedan trabajar en condiciones extremas, en entornos a la intemperie y submarinos.

También, Alcatel Optronics debe conseguir precios bajos para un mercado cada vez más y más competitivo. Por ello, se han desarrollado procesos industriales para reducir costes, mejorar la producción e incrementar la productividad.

Finalmente, Alcatel Optronics tiene que responder instantáneamente a la demanda del mercado. Nuestra organización de fabricación debe ser capaz de reaccionar con prontitud y adaptarse a las nuevas necesidades de los clientes. En un mercado mundial tan cambiante, nos enfrentamos a clientes que requieren productos a medida, tanto en grandes como en pequeños volúmenes.



Foto D - Banco de pruebas finales para módulos Alcatel 1911 SDH y 1914 SDH

Foto E - Banco de puesta a punto y pruebas finales para módulos de largo alcance Alcatel 1914 SDH





Foto F - Soldadura de tapa de productos coaxiales, con soporte de alto vacío y control de proceso estadístico en línea

### **Estrategia de Procesos Funcionales para satisfacer las necesidades del cliente**

Como ya se ha hecho con éxito en la fabricación de obleas, Alcatel Optronics también utiliza una "Estrategia de Procesos Funcionales" para el ensamblaje y encapsulado integrado de módulos optoelectrónicos. Algunos procesos básicos han sido identificados y totalmente diseñados para su utilización en una serie de aplicaciones diferentes. Cada proceso se utiliza como un proceso funcional dentro del proceso de fabricación y diseño modular.

El éxito de cualquier operación industrial reside en la normalización del producto y en las herramientas utilizadas en su producción. Sin embargo, esto no implica la normalización de las necesidades del cliente, por lo que el producto debe estar preparado para su adaptación.

Veamos por ejemplo los módulos SDH. La UIT-T recomienda normalizar los módulos, pero permanece abierto el enlace entre el láser y el módulo. Por ello, cada cliente requiere garantías sobre parámetros específicos.

Por un lado debemos cumplir los requisitos de los clientes, y por otro tenemos que racionalizar para mantener los precios al nivel del mercado. Para cumplir estos requisitos hemos optado por el método modular.

Nuestras nuevas fábricas en Nozay pueden responder a una demanda de gran volumen así como al rápido incremento de producción debido a la flexibilidad de su equipo y personal. También se puede responder con prontitud a una nueva demanda haciendo reaccionar a nuestros socios suministradores a nivel mundial, y por disponer de

grandes cantidades de chips láser preparados para ser ensamblados en todos nuestros productos.

### **Experiencia en óptica**

El acoplamiento de un haz de láser semiconductor dentro de una fibra puede conseguirse por medio de diferentes técnicas de fabricación. Nuestro gama de productos utiliza el alineamiento directo de la fibra con un dado de láser así como el alineamiento múltiple de dispositivos ópticos (aisladores ópticos, lentes).

Se ha conseguido, utilizando métodos complejos de control de las características mecánicas de la lente en el equipo de las cadenas de producción, la producción industrial de lentes de fibra afilada. Tales técnicas nos permiten alcanzar más de un 80% de eficacia en el acopla-

miento de productos convencionales.

Para los dispositivos de alta potencia se ha elegido el alineamiento dinámico, que garantiza un mayor rendimiento y calidad. Los procesos complejos están totalmente controlados por ordenador; parámetros como la potencia, la longitud de onda, y la forma de campo lejano del haz se verifican durante las fases del ensamblaje.

#### **Experiencia en mecánica**

La calidad del acoplamiento óptico está garantizada por el ajuste de alta precisión de las piezas mecánicas. Nuestro principal equipo de producción utiliza herramientas motorizadas en pasos de 0,1 µm y procesos de soldadura YAG. Todas los elementos de las piezas mecánicas involucradas en el alineamiento óptico están especialmente desarrolladas, con precisión hasta la micra o submicra, para ser compatibles con las tolerancias ópticas requeridas. El alineamiento submicrónico y la soldadura YAG son nuestros principales procesos tecnológicos utilizados para fabricar dispositivos electrónicos activos.

Ajustar el láser en su subsoporte, radiador o encapsulado coaxial requiere un personal altamente especializado y herramientas de fabricación que puedan asegurar un alto grado de reproducción y de producción en serie. Hemos elegido el soldado de alta temperatura como Proceso Funcional básico para el montaje del láser. Este proceso se utiliza ampliamente como una etapa clave en el proceso de todos nuestros productos.

Aunque el alineamiento óptico sigue siendo la etapa clave en nuestros procesos, la integración en encapsulados también supone un desafío a la ingeniería mecánica.

La mayoría de nuestros productos integran circuitería electrónica y dispositivos de control de temperatura en encapsulados pequeños. Hemos desarrollado procesos de

integración basados en soldadura que nos permiten alcanzar la mayor producción en la integración de encapsulados. Nuestros expertos utilizan herramientas, tales como el modelado termodinámico, para diseñar encapsulados optimizados en temperatura o piezas mecánicas internas, así como equipos de prueba que requieren un control preciso de la temperatura.

#### **Experiencia en electrónica**

Los productos de alta frecuencia requieren circuitos de diseño específicos tales como subsoportes láser, circuitos de procesamiento de señal, y encapsulados compatibles de alta frecuencia. Con la ayuda de los centros de investigación de Alcatel, Alcatel Optronics ha creado una gama completa de dispositivos de alta frecuencia que satisfacen los requisitos de fácil manejo y de producción en masa. También hemos adquirido una gran pericia técnica en el diseño de equipos de prueba y herramientas industriales de alta frecuencia. Nuestros productos de alta velocidad se prueban totalmente hasta 10 Gbit/s en una configuración del sistema. Nuestra familia de módulos SDH se pone a punto en equipos de pruebas de transmisión de alta frecuencia.

#### **Experiencia en tecnología**

Las tecnologías micrónicas y submicrónicas (submicrónica para el láser y micrónica para el detector) son fundamentales para los componentes optoelectrónicos. Si consideramos las técnicas de alineamiento para los módulos de láser y de bombeo, el diseño y las herramientas están estrechamente interrelacionadas. Una vez finalizado el diseño, la ingeniería rediseña el alineador para satisfacer los requisitos del diseñador. Si el mercado crece, estas herramientas de producción no pueden aceptar siempre mayores volúmenes de producción. En muchos casos, se desarrolla una

segunda generación del producto. Esta segunda generación del producto tendrá probablemente más éxito si las herramientas y el producto se desarrollan conjuntamente.

El campo de aplicación de la ingeniería se puede ampliar si las tolerancias de los procesos son amplias, lo que requiere que las tecnologías estén bajo control. Cuando lleguemos a esta situación podremos aplicar todos los métodos científicos de ingeniería para automatizar las herramientas de fabricación.

#### **Organización de la fabricación**

La satisfacción del cliente depende fundamentalmente de la entrega de un producto de calidad al precio adecuado y a tiempo. Hoy, el suministrador de componentes tiene que mejorar continuamente estos parámetros de satisfacción del cliente en un mercado cada vez menos predecible, y con unos previsiones solamente fiables a corto plazo.

Consecuentemente, el suministrador tiene que hacer frente a rápidos y significativos cambios de los niveles de producción. Tal situación presenta diariamente nuevos retos a la tarea de fabricación. Para superar estos desafíos, el control, la flexibilidad, y la reacción de los procesos se han convertido en los objetivos claves de la fabricación en Alcatel Optronics.

#### **Control estadístico de procesos**

El control estadístico de procesos (SPC) ya se utiliza ampliamente en todas las etapas críticas de la producción. Tablas de control aplicadas a los parámetros relevantes de los procesos, medidos en línea, permiten la detección en tiempo real de resultados inesperados y la corrección rápida de la desviación. El control estadístico de procesos juega un papel muy importante, asegurando un ciclo temporal predecible. Es también fundamental para per-

mitir mejorar la producción y la rentabilidad de la fabricación.

Adicionalmente, el SPC puede también aplicarse a las medidas realizadas sobre el producto final en un procedimiento de pruebas regido por las especificaciones de Bellcore [2]. Basado en el análisis SPC de nuestros resultados se pueden llevar a cabo algunas mejoras en el procedimiento de pruebas, con el resultado de la optimización de algunas pruebas concretas o de algunos parámetros de las medidas. Finalmente, una parte significativa del programa de mejora continua de la fabricación está basado en las capacidades del SPC.

El mantenimiento preventivo del equipo de la cadena de producción está optimizado bajo control de un ordenador, lo que también asegura un ciclo temporal más bajo. Así, se alcanza una alta disponibilidad y la capacidad total de producción está garantizada.

De acuerdo con la norma ISO 9001, todo nuestro equipo se calibra de forma regular por un organismo independiente y se gestiona con nuestro programa informático de mantenimiento. En 1995, Alcatel Optronics fue re-certificada con la nueva ISO 9001 (noviembre 1994), simultáneamente por la French Quality Association (AFAQ) y por el Bureau Veritas Quality International (BVQI).

#### Organización por línea de producto

Obviamente, la respuesta y la flexibilidad también dependen de la organización de la fabricación y de la mano de obra. En Alcatel Optronics, una organización por línea de producto ha sido elegida en el recinto de nuestra fábrica. Contrariamente a la organización de los centros de la competencia, la organización por línea de producto lleva diariamente a decisiones coherentes basadas en una única responsabilidad y es más eficaz. En una línea dedicada, con la ayuda de un sistema de ejecución de fabricación de

alto rendimiento (*Workstream*), el flujo de producción en términos de cuello de botella, lotes y WIP (trabajo en curso), puede ser continuamente optimizado realimentando los resultados directos y resolviendo inmediatamente los problemas.

Las líneas de producto y la propia planta han sido diseñadas con una atención especial para facilitar la circulación de los productos en la fabricación y disminuir, consecuentemente, el ciclo temporal, reduciendo el tiempo perdido.

#### Mano de obra

La reacción y la flexibilidad dependen en gran medida de la alta calidad del personal. Debido a la complejidad del producto y a la amplia gama de productos fabricados se requiere una alta especialización. Vastos programas de entrenamiento para todo el personal mejoran su conocimiento y especialización. Una sola persona es capaz de manejar diferentes equipos, lo que incrementa la flexibilidad de la fabricación y la motivación personal. Todos los empleados han sido también entrenados en nuestros métodos de calidad, pudiendo por tanto contribuir al programa de mejora permanente.

La planta ha sido diseñada para garantizar un excepcional nivel de seguridad y unas condiciones de trabajo muy buenas. Así, la motivación del personal y la seguridad contribuyen a alcanzar una mayor eficacia global en la fabricación.

#### Conclusiones

Hemos visto como Alcatel Optronics responde a las necesidades de sus clientes en un entorno altamente competitivo, y como tiene éxito en la fabricación de productos optoelectrónicos que requieren tener competencia en muchos campos, como el de los componentes ópticos, el de los componentes elec-

trónicos de alta frecuencia y el de la mecánica submicrónica. La estrategia de Procesos Funcionales ha sido implantada para satisfacer la demanda de productos personalizados. Alcatel Optronics ha elegido una organización de fabricación por línea de producto para optimizar el ciclo temporal y el tiempo total de producción, con el objetivo constante de satisfacer al cliente. Alcatel Optronics utiliza el SPC en un contexto ISO 9001. Sobre estas bases, los equipos de fabricación de Alcatel Optronics están preparados para enfrentarse a la fabricación de la próxima generación de productos, que serán los componentes clave de los sistemas de telecomunicaciones del futuro.

#### Referencias

- 1 R. Simes, R.M. Capella, B. Fernier, H.P. Mayer: Fabricación de láseres de vanguardia de InP utilizando tecnología de proceso de 50 milímetros, *Revista de telecomunicaciones de Alcatel*, 2º trimestre de 1996, (este número)
- 2 E. Laes: Tecnología CMOS submicra: la herramienta capaz de integrar un sistema en un sólo chip, *Revista de telecomunicaciones de Alcatel*, 2º trimestre de 1996, (este número)

**Joel Briere** es director de producción de Componentes Ópticos en Alcatel Optronics, Nozay, Francia

**Christian Daniel** es ingeniero de producto de Productos SDH y coaxiales en Alcatel Optronics, Nozay, Francia

**Jean-Louis Nicque** es ingeniero de producto de Módulos Fotodetectores y Láseres Discretos, en Alcatel Optronics, Nozay, Francia

# De los circuitos híbridos de película gruesa a los módulos multichip

H.M. Rappold, M. Ryckebusch, M. Stark

## Introducción

Desde su introducción en los setenta, la tecnología híbrida de película gruesa se ha aplicado en numerosas aplicaciones de telecomunicaciones, informática, automatización de oficinas e industrias de equipos militares e industriales.

Como un nivel de conexión adicional entre, por un lado, el circuito integrado y, por otro, el nivel de interconexión de la placa de circuito de impreso, los circuitos de híbridos de película gruesa han mantenido su "nicho" durante las tres últimas décadas, a pesar de la fenomenal evolución que ha caracterizado la tecnología de los circuitos integrados en particular, y la tecnología de las interconexiones en general.

Desde el comienzo de los noventa, los módulos multichip (MCM) han comenzado a aparecer en los productos electrónicos de gama superior.

Mientras, la tecnología MCM ha ganado rápidamente una amplia aceptación, sobre todo en las industrias de las telecomunicaciones e informática en aplicaciones donde la

Figura 1 - Circuito integrado de hilo soldado

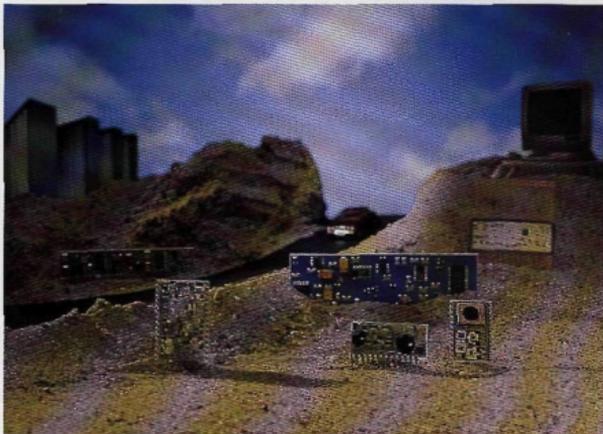
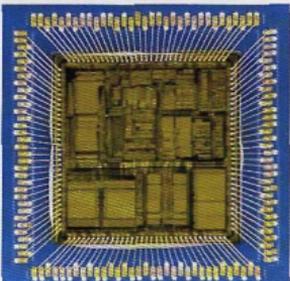


Figura 2 - Algunos circuitos de película gruesa típicos

integración de componentes y las reducidas longitudes de las conexiones son críticas en las prestaciones del producto.

Basada en su amplia experiencia en tecnologías de circuitos híbridos, la división de componentes de Alcatel está jugando un importante papel en la introducción de la tecnología MCM en la siguiente generación de una serie de productos de Alcatel.

## Tecnología híbrida de película gruesa

En la tecnología híbrida de película gruesa clásica, los conductores y resistencias de los circuitos múltiples se realizan en una secuencia de capas de pasta de estampado sobre un sustrato de materia cerámica, a las que siguen operaciones de secado o que-

mado. La separación y anchura de los conductores suelen ser de 250 micras. Los valores de las resistencias impresas se ajustan mediante láser y se acoplan con una precisión de hasta el 0,1%.

Los componentes activos y pasivos se ensamblan sobre un sustrato por montaje superficial o soldado de cuadrados e hilos de conexión. Un ejemplo de circuito integrado con fijación de hilos de conexión se muestra en la Figura 1.

Se puede ajustar funcionalmente el circuito híbrido antes de dividir el sustrato en circuitos individuales.

Según la aplicación, los circuitos se ensamblan más tarde en componentes en una fila (SIP), en doble hilera (DIP) o herméticamente sellados. La Figura 2 muestra algunos circuitos híbridos típicos de película gruesa.

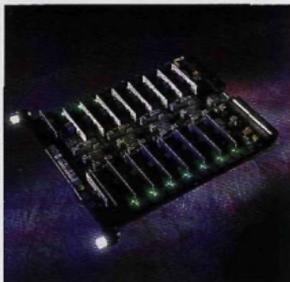


Figura 3 - Circuito de línea del Alcatel 1000 S12

Las principales ventajas de los circuitos híbridos de película gruesa son su buena transferencia y distribución calorífica, la posibilidad de compensar las tolerancias de los circuitos integrados y sensores con ajustes funcionales, la precisión de las resistencias y el pequeño tamaño.

### Aplicaciones de la tecnología híbrida de película gruesa

Una importante aplicación híbrida de película gruesa es el circuito de línea del Alcatel 1000 S12, donde los circuitos híbridos sirven para proteger a la central de los transitorios y descargas eléctricas, realizando los aspectos sensoriales del filtrado EMC y corrientes de línea. La Figura 3 muestra un circuito de línea del Alcatel 1000 S12, equipado con 18 circuitos híbridos (en posición vertical).

Alcatel fabrica también circuitos híbridos para equipos militares. Para cumplir con las severas especificaciones militares, los circuitos se ponen en encapsulados metálicos como se muestra en la Figura 4. Los encapsulados se sellan herméticamente tras su prueba funcional.

### Tecnología de módulos multichip (MCM)

La evolución de la tecnología de circuitos integrados ha permitido velocidades de funcionamiento siempre

mayores, así como una cada vez mayor funcionalidad en un único chip. Esto da como resultado circuitos integrados que disipan mucha potencia y que requieren un elevado número de conexiones con el mundo exterior para señales y fuentes de alimentación. Las prestaciones del sistema pueden verse limitadas si no existe una respuesta adecuada a las consecuencias de la evolución de los circuitos integrados.

La solución de módulos multichip (MCM), con chips desnudos montados sobre un sustrato o portador de interconexión, ofrece una valiosa solución a este problema.

Un módulo multichip se puede definir como: "Bloques de funciones lógicas agrupados para maximizar la capacidad de interconexión dentro de un montaje compacto, pero minimizando su interconexión hasta el siguiente nivel" [1].

Según el dieléctrico utilizado en el sustrato o portador de interconexiones se pueden definir tres tipos de MCM [2]:

- MCM-L: Módulos multichip basados en una tecnología de fabrica-

ción laminar de placas de circuito impreso (PCB). La construcción multicapa se puede realizar de forma sustractiva o aditiva.

- MCM-C: Los módulos multichip que se identifican con la letra C se basan en cerámica o vidrio. Los conductores se suelen aplicar con pastas de estampado como en la tecnología híbrida de película gruesa clásica.
- MCM-D: Este tipo de módulo se basa en materiales dieléctricos no reforzados (con una constante dieléctrica  $\epsilon < 5$ ). Los conductores se depositan mediante bombardeo o electrolisis. Se usa la fotolitografía para proporcionar la imagen del diagrama de conductores.

La selección del tipo de módulo multichip puede hacerse de acuerdo a la aplicación específica. Diferentes parámetros tales como la densidad de interconexión y la resistencia térmica tienen que ser tomados en cuenta. La densidad de interconexión se determina principalmente por el ancho de la línea y el tamaño de la zona terminal, que es el área alrededor de una vía no disponible para el enrutamiento.

Figura 4 - Circuitos híbridos para la industria de equipos militares



	MCM-L	MCM-C	MCM-D
Ancho de línea [ $\mu\text{m}$ ]	100	100	50
Densidad de hilos por capa [ $\text{cm}/\text{cm}^2$ ]	50	50	100
Diámetro de zona terminal [ $\mu\text{m}$ ]	500	200	50
Densidad de vías [ $1/\text{cm}^2$ ]	60	120	5000

Tabla 1 - Parámetros técnicos típicos de módulos multichip al estado del arte

Los parámetros técnicos típicos de los tres tipos de módulos multichip se muestran en la **Tabla 1**.

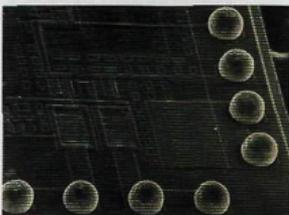
Los circuitos integrados no encapsulados (cuadritos) se ensamblan sobre el sustrato mediante el bien establecido y flexible método de soldado de cuadritos e hilos de conexión.

Se puede alcanzar una miniaturización y prestación del sistema incluso mayor con un montaje flipchip (cara inferior) de soldadura integrada. Un circuito de soldadura integrada se muestra en la **Figura 5**.

Una vez ensamblado, el módulo multichip se prueba y se hacen reparaciones si es necesario. La última etapa del proceso de producción de módulos multichip es el encapsulado del cuadrito (dado) y/o el módulo. Después de una prueba funcional, el módulo multichip se puede distribuir al cliente.

La estrategia de prueba, y en gran medida el coste total de un módulo multichip, dependerá del nivel de calidad de los dados ("dados buenos identificados-KGD"). Se están estudiando, en estrecha cooperación con los suministradores de circuitos integrados,

Figura 5 - Circuito de soldadura integrada



nuevas técnicas de prueba que permitan probar las obleas o dados velocemente.

Por su relación con las prestaciones del sistema, un exitoso diseño de MCM se caracteriza por un método multifuncional y debe comenzar muy pronto en el ciclo de diseño del sistema. Es en estas tempranas etapas donde se debe de hacer el particionado del sistema basado en compromisos entre las tecnologías disponibles. Se deben evitar las iteraciones y un amplio trabajo experimental con simulación eléctrica y aplicación de reglas de diseño maduras.

### Aplicaciones de la tecnología de módulos multichip

La gama de aplicaciones de la tecnología de módulos multichip abarca productos informáticos, de telecomunicaciones, de electrónica de automoción e industrial y de consumo.

Durante algunos años, la división de componentes de Alcatel ha estado involucrada en el desarrollo de módulos multichip. Abajo se describen algunos ejemplos:

#### Aplicación 1: Procesador para micro estación base (GSM)

Este MCM, diseñado para la aproximada generación de micro estación base (GSM), contiene dos procesadores de señal digital junto a seis memorias estáticas de acceso aleatorio (**Figura 6**). El sustrato se conecta directamente al contenedor a través de un radiador de cobre. La refrigeración mejorada resultante obvia la con-

vección forzada. Otras ventajas de este diseño MCM son la reducción de volumen del sistema y la reducida longitud de interconexión entre procesadores y memorias.

#### Aplicación 2: Núcleo de procesador para productos de microondas

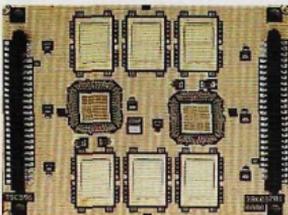
El MCM contiene un microprocesador y sus periféricos, es decir, el hardware de E/S, varios chips de memoria y el circuito de generación de reloj. Todos los componentes se ensamblan sobre un sustrato de cerámica. Más de cien resistencias de puesta en marcha se implementan en la clásica tecnología de película gruesa. Las principales ventajas de esta aplicación son su concepto modular, que hace de este MCM un componente genérico para diferentes aplicaciones, y su significativa reducción de volumen. En la **Figura 7** se ve claramente la reducción de tamaño.

#### Aplicación 3: Nodo neural (ver Figura 8)

Esta implementación MCM es un componente modular a usar en diferentes aplicaciones tales como la electrónica de control de máquinas y la automatización de edificios.

Una vez conectado a la fuente de alimentación, el módulo puede controlar diferentes funciones a través de activadores y sensores externos. El propio módulo consiste en el nodo neural, varias memorias, reloj y circuitería de pegado, y un convertidor digital a analógico y analógico a digital. La principal motivación de este proyecto

Figura 6 - Procesador para micro estación base (GSM)



es la reducción del volumen, por lo que es posible montar el módulo en los existentes contenedores de sensores.

**Aplicación 4: Módulo excitador**  
(ver Figura 9)

Esta aplicación es un módulo excitador desarrollado para un cliente externo de Alcatel. El módulo relativamente grande (67 x 325 mm) se equipa con 38 circuitos integrados que son cuadritos e hilos de conexión soldados al sustrato, y una serie de componentes discretos.

**Conclusión**

Al ser todavía una tecnología relativamente vieja y madura, los híbridos de película gruesa se están aún utilizando en una amplia variedad de aplicaciones en la industria electrónica.

Sin embargo, y principalmente dirigidas por los requisitos de prestaciones y las crecientes velocidades de reloj, las tecnologías de módulos multichip se han introducido con éxito, en un principio en los ordenadores centrales de gama alta y en las estaciones de trabajo. La tecnología multichip y el nivel de calidad de los dados desnudos ("dados buenos identificados") han alcanzado un nivel que permite su introducción económica en muchas aplicaciones.

La división de componentes de Alcatel tiene una considerable experiencia en la producción con éxito de

Figura 9 - Parte de un módulo excitador

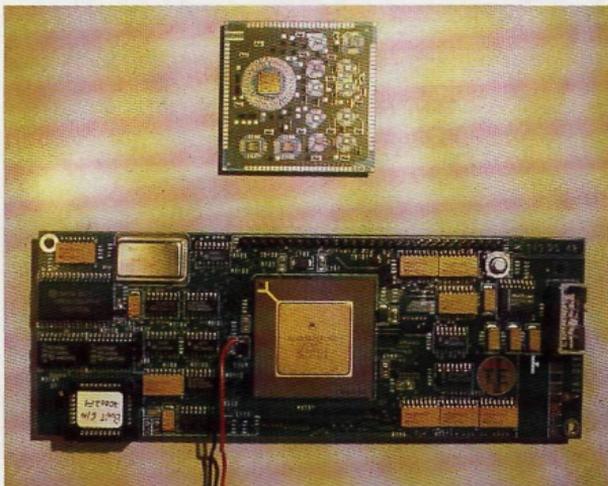
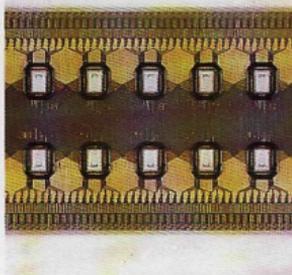


Figura 7 - Procesador para productos de microondas

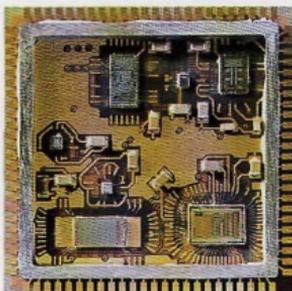


Figura 8 - Nodo neural

módulos multichip en una gama de aplicaciones, donde la combinación de compactado y prestaciones es un valor seguro.

**Referencias**

1. *Guidelines for Multichip Module Technology Utilization*, editado por The Institute for Interconnection and Packaging Electronic Circuits, 7380 North Lincoln Avenue, Lincolnwood, IL-60646-1705, ref. no. IPC-MC-790, agosto 1992

2. K. Lösch, K. Allaert, S. Smernos, J. Novotny: *Métodos avanzados de montaje: tecnología "flipchip" y módulos multichip*, Comunicaciones Eléctricas, 3er trimestre 1993

**Hans-Michael Rappold** es responsable del centro de competencia corporativa de módulos multichip de la división de componentes de Alcatel SEL en Nuremberg, Alemania.

**Marc Ryckebusch** es director de planta de la división de componentes de Alcatel Bell en Gante, Bélgica

**Martin Stark** es director general de sistemas electrónicos de la división de componentes de Alcatel SEL en Nuremberg, Alemania.

# Fabricación de ASICs en Alcatel

G. Schols

Una inversión adecuada en innovadoras facilidades de producción y procesos de fabricación es esencial para mantenerse al día del incesante progreso de la tecnología de semiconductores

## Introducción

Alcatel Mietec creó y puso en marcha en 1984 una línea de fabricación de semiconductores, FAB 1, con una capacidad de proceso tanto de tecnologías CMOS entre 3 y 1,2  $\mu\text{m}$  como de tecnologías BICMOS en Oudenaarde, Bélgica, para llevar a cabo la misión de primer abastecedor, de Alcatel Alsthom de componentes estratégicos. Esta área de fabricación de obleas está equipada con más de 2000  $\text{m}^2$  de zonas de área limpia, de las cuales 400  $\text{m}^2$  son de Clase 10, que corresponden a menos de 10 partículas de un tamaño máximo de 0,5  $\mu\text{m}$  en 30 litros de aire. Esta línea de producción FAB 1 produce actualmente alrededor de 160.000 obleas al año con un diámetro de 100 mm.

Hacia 1990, se hizo evidente que Alcatel Mietec necesitaba una nuevas instalaciones de fabricación de obleas. La existente línea de producción FAB 1 estaba alcanzando rápidamente su capacidad máxima de 160.000 obleas al año con previsiones de un incremento de demanda dentro de Alcatel y del mercado mayorista. Al mismo tiempo, los avances tecnológicos habían llevado a la reducción de las dimensiones críticas, requiriéndose así una evolución de las tecnologías de micra a

las de submicra, cosa que no era factible en las instalaciones FAB 1 existentes.

Además, la experiencia había demostrado que los precios de los semiconductores habían ido bajando de forma continua, exigiendo constantes reducciones de coste para cualquier función dada. Esto sólo fue posible a través de constantes esfuerzos para incrementar el rendimiento y, por lo tanto, bajar el coste de la producción de cada circuito integrado.

Un incremento simultáneo en las dimensiones de los circuito obligó a usar mayores diámetros de obleas, pasando de los 100 mm, en el caso del FAB 1, hasta 150 mm e incluso 200 mm. También empezaron a tener importancia las nuevas metodologías y herramientas de desarrollo, que permitían integrar un número mucho mayor de funciones en el mismo circuito, lo que representó un incremento significativo de la densidad de integración.

Por esta razón, en 1990, Alcatel Mietec decide invertir en una planta de producción submicra, FAB 2, sita también en Oudenaarde, con objeto de:

- introducir nuevas tecnologías submicra para satisfacer las previsibles demandas del mercado de la próxima década



Figura 1 - La nueva línea de fabricación avanzada submicra de Alcatel Mietec

- mejorar la capacidad de competir incrementando el diámetro de la oblea
- adecuar la oferta a la creciente demanda de componentes ASIC.

Este artículo tratará sobre el entorno de producción instalado por Alcatel Mietec en Oudenaarde con el objetivo de satisfacer las necesidades de Alcatel en la fabricación de semiconductores avanzados.

## Fabricación de obleas submicra

La nueva línea de fabricación avanzada de obleas submicra FAB 2, que fue calificada para la producción en serie en junio de 1993, es una instalación de 3500  $\text{m}^2$  diseñada para la fabricación de circuitos integrados con dimensiones críticas por debajo de 0,5  $\mu\text{m}$ , y capaz de satisfacer los predecibles requerimientos futuros de 0,25  $\mu\text{m}$  e incluso menores.

Además de responder a la necesidad de las tecnologías submicra, la FAB 2 satisface los siguientes criterios:

- obleas de 150 mm de tamaño
- criterio modular
- flexibilidad
- automatismo de fases
- 150.000 obleas al año de capacidad máxima.

El elemento de coste más significativo en el desarrollo de una instalación de fabricación de semiconductores submicra, por encima del de la construcción y sus facilidades, es el correspondiente al equipo de fabricación. Por ello, se ha construido la línea FAB 2 en su tamaño final, equipándola solamente con lo necesario para satisfacer o alcanzar las necesidades previsibles.

En un entorno ASIC, como el de Alcatel Mietec, donde las prioridades de combinaciones de tecnologías y de productos están sujetas a las demandas de un mercado de rápida evolución, sólo una solución modular proveería la adaptabilidad necesaria frente a los cambios. Todos los aspectos del desarrollo de la línea FAB 2 se rigen por este criterio, desde la distribución de la estructura y la selección de técnicas de aire acondicionado hasta las líneas de abastecimiento de gas, agua y productos químicos.

Se ha adoptado una solución en dos fases en la planificación de uso del edificio. Solo 2000 m<sup>2</sup>, de los 3500 m<sup>2</sup> de la superficie total, han sido equipados para las necesidades actuales. Para las futuras necesidades, se pueden ampliar suelos y techos sin afectar en absoluto al funcionamiento de las áreas limpias existentes.

Hoy, con una inversión de 150 millones de ECUs, este primer módulo está completo y funcionando a un nivel de 85.000 obleas de 150 mm de diámetro al año. Cuando se finalice el segundo módulo de 1500 m<sup>2</sup> la capacidad de

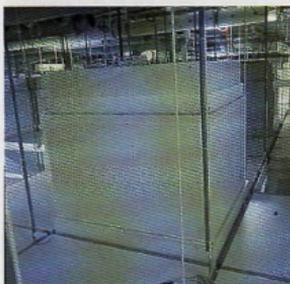
producción alcanzará finalmente las 150.000 obleas por año.

#### Entorno de área limpia

Ya que una partícula de solo 1 µm de tamaño puede causar un defecto en la estructura de un circuito integrado, el entorno de área limpia para las zonas de producción se ha convertido en uno de los elementos esenciales para garantizar que los productos de Alcatel Mietec son viables. Las zonas de área limpia se clasifican de acuerdo a su grado de limpieza. La línea de producción FAB 1 de Alcatel Mietec está especificada como Clase 10 para la zona más crítica de la línea de fabricación. Esto corresponde a menos de 10 partículas de 0,5 µm por cada 30 litros de aire. En el caso de la instalación submicra FAB 2, se ha creado el área limpia para satisfacer el criterio de mayor demanda hoy en día: la Clase 1. Esto equivale a una partícula de un tamaño de sólo 0,1 µm o menor dentro de cada 30 litros de aire, lo que es aproximadamente 300 veces mejor que en las líneas limpias de la zona fotolitográfica de las instalaciones FAB 1.

Esta especificación permitirá la fabricación de circuitos integrados de dimensión crítica tan pequeña como 0,25 µm, un proceso que estará disponible en producción para comienzos de próximo siglo.

**Figura 2 - Unidad de ventilación y filtro, un innovador sistema distribuido acondicionador de aire**



El factor más importante para lograr y mantener un entorno de área limpia es el tratamiento del aire acondicionado.

En sistemas convencionales de aire acondicionado en áreas limpias, las unidades externas requeridas de tratamiento de aire ocupan espacio, son caras de operar, son energéticamente ineficaces y pueden crear vibraciones adicionales.

Después de un análisis y estudio en profundidad de los sistemas disponibles, Alcatel Mietec ha optado por una solución más eficaz y es, de hecho, la primera empresa de semiconductores europea en implementar un sistema distribuido de acondicionamiento de aire, consistente en ventiladores y unidad de filtrado en una caja, la llamada unidad de ventilador y filtro. Situada sobre las zonas de producción, estas unidades de dimensiones de 1,2 m<sup>2</sup> permiten que el aire circule sin dejar que salga de la estructura del área limpia. Esta solución ofrece a Alcatel Mietec una serie de ventajas:

- un significativo ahorro de costes en la superficie construida
- la reducción de caídas de presión, con el resultante ahorro de energía
- una flexibilidad en la definición de las clases de área limpia dentro de su estructura
- la reducción del área física de la planta, especialmente en la instalación eléctrica, el equipo de refrigeración y las conducciones
- unas líneas de alimentación más cortas.

Otros factores que contribuyen a la selección de la unidad de ventilador y filtro son:

- el área limpia tiene una mayor presión que el exterior, con ello se evita cualquier entrada de aire contaminado

- la velocidad de los ventiladores, que puede ser regulada de forma individual para crear condiciones específicas en cada área
- la vibración generada por cada ventilador es menor y está fuera del espectro de susceptibilidad del área limpia.

#### Características del área limpia

Las siguientes características son importantes en el entorno ya instalado de área limpia de FAB 2 de Alcatel Mietec:

- circulación del aire: 1.500.000 m<sup>3</sup> por hora
- control de temperatura:  $\pm 0,1^{\circ}\text{C}$  en fotolitografía
- control de humedad:  $\pm 2\%$  de humedad relativa en fotolitografía.

#### Instalaciones de producción

Otros servicios de producción, además del aire acondicionado, incluyen el suministro eléctrico, el servicio de gas, el abastecimiento de productos químicos y la producción de agua desionizada para una serie de operaciones de limpieza y ataque químico en la línea de fabricación. Todas estas instalaciones avanzadas usan materiales y sistemas de distribución al estado del arte necesarios para garantizar el proceso ultra limpio en la producción de IC submicra.

**Servicio de gas:** las siguientes características son importantes en los sistemas de abastecimiento ya instalados en Alcatel Mietec:

- nivel de impurezas inferior a 20 partes por mil millones

- "densidad" de partículas inferior a 1 partícula/ft<sup>3</sup> para partículas de 0,1  $\mu\text{m}$  de tamaño
- generación in-situ de nitrógeno
- almacenamiento líquido de oxígeno y hidrógeno.

**Productos químicos:** las siguientes características se aplican al sistema de abastecimiento de productos químicos de FAB 2:

- nivel de impurezas inferior a 5 partes por mil millones
- densidad de partículas inferior a 1 partícula/ml para partículas de 0,5  $\mu\text{m}$  de tamaño
- sistema de distribución central para ácidos y disolventes
- filtración continua en el punto de distribución central
- filtrado en el lugar de uso de partículas de 0,2  $\mu\text{m}$  de tamaño
- utilización de condiciones PFA.

#### Suministro de agua desionizada:

Las especificaciones del suministro de agua desionizada de la línea FAB 2 son las siguientes:

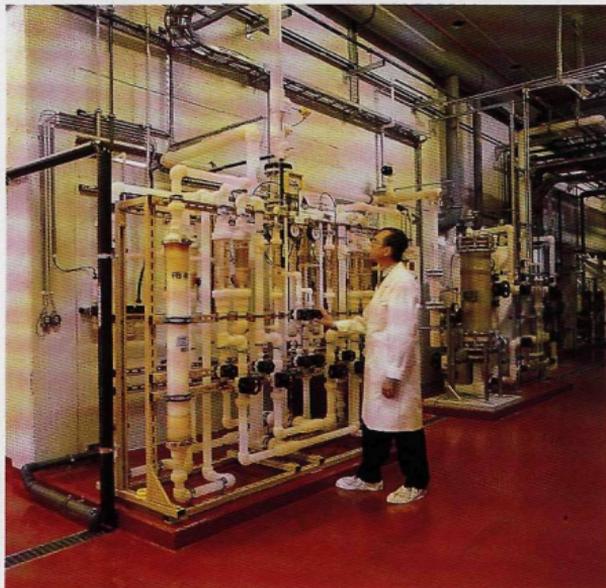
- una capacidad de generación de 20 m<sup>3</sup>/hora
- densidad de partículas inferior a 3 partículas/ml para un tamaño de partículas de 0,1  $\mu\text{m}$
- contenido orgánico total inferior a 15 partes por mil millones
- nivel de impurezas inferior a 1 parte por mil millones.

#### Equipo de fabricación

Dadas las críticas exigencias del proceso submicra y del entorno de obleas de 150 mm, solamente unas pocas unidades de equipo de la unidad de fabricación submicra de Alcatel Mietec son idénticas a las utilizadas en las instalaciones originales de la línea FAB 1.

El equipo utilizado para la producción de CMOS submicra es técnicamente muy sofisticado, complejo, y muy caro. Se necesita un

Figura 3 - Unidad de producción al estado del arte para suministro de agua desionizada



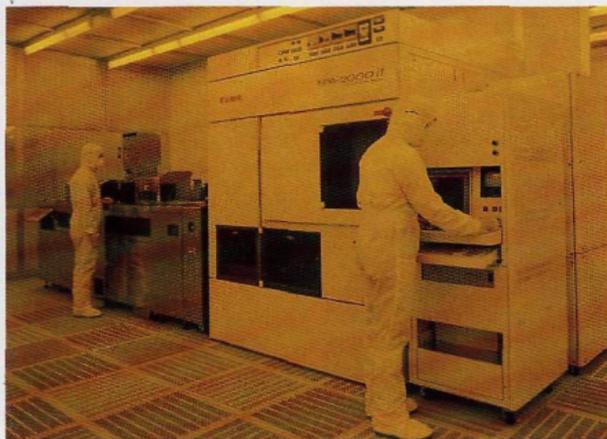


Figura 4 - Stepper avanzado en raya espectral-I para fotolitografía

Figura 5 - Bancos húmedos completamente robotizados para ataque húmedo y limpieza en la fase de predifusión



alto nivel de inversión. Algunos de los equipos específicos al estado del arte instalados en la línea FAB 2 son:

- *steppers* en la raya espectral-I para fotolitografía
- hornos verticales para los procesos de oxidación y difusión
- equipo multicámara para las etapas de los procesos de ataque por plasma y metalización
- bancos húmedos completamente robotizados para ataque húmedo y procesos de limpieza en predifusión
- microscopio electrónico (SEM) en línea para inspección de obleas y medidas de dimensiones críticas
- recubrimiento por centrifugación sobre oblea para planarización
- sistemas de deposición química de tungsteno por vaporización (W-CVD) para procesos de metalización multicapa.
- equipo de proceso térmico rápido (RTP) para etapas de curado después de la implantación iónica.

Se puede obtener un considerable ahorro en coste y tiempo en el proceso de selección del equipo de producción instalado en FAB 2 a través de los canales de colaboración, establecidos entre varios fabricantes europeos de semiconductores tales como Siemens, Philips, SGS-Thomson Microelectronics dentro del programa de tecnología y ciencia de la fabricación de JESSI (Joint European Semiconductor Silicon Initiative), patrocinado por la Comisión Europea. Al reunir experiencias de ingenieros de procesos y equipos de varios fabricantes de semiconductores, Alcatel Mietec ha podido reducir su equipo de ingeniería para obtener una producción más neta e incluso ser capaz de incorporar las tecnologías más novedosas de proceso a tiempo.

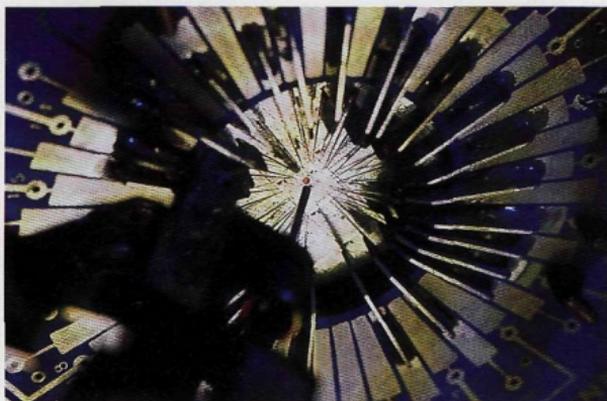


Figura 6 - Estación automática de sondas para obleas

**Consideraciones de seguridad y de medio ambiente**

Los posibles riesgos de cualquier instalación de fabricación de obleas están principalmente relacionados con la utilización de gases y disolventes inflamables, ácidos, y gases corrosivos y tóxicos.

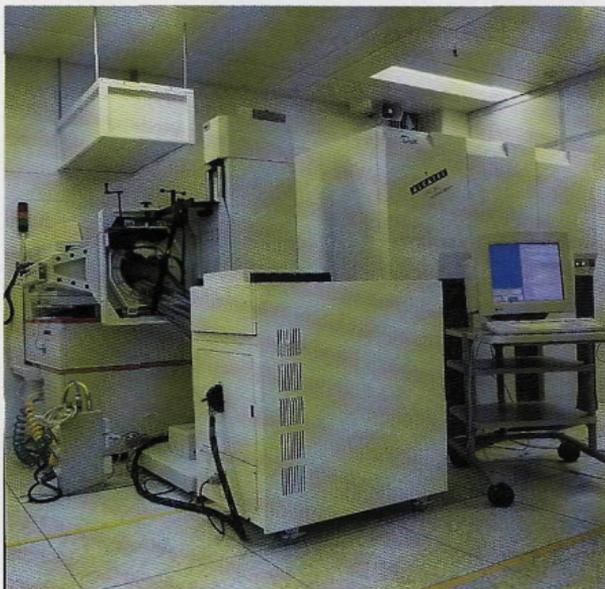
En Alcatel Mietec, todos los sistemas que utilizan productos de riesgo están conectados a un sistema de gestión de seguridad central que está continuamente supervisado y controlado por la organización de Alcatel Mietec. Consiste en un equipo de intervención permanente formado por miembros especialmente entrenados en situaciones de emergencia.

Otras personas distribuidas en las instalaciones han recibido también un entrenamiento especial en la detección y en los procedimientos a seguir en caso de una emergencia. También se dispone de sistemas móviles de detección para estos fines.

La información de emergencia se encauza a todo el personal mediante detallados mensajes y sistemas de luces de emergencia. Se han realizado simulacros para asegurar que todos los empleados

de la compañía estén familiarizados con los procedimientos y las caminos de evacuación.

Figura 7 - Pruebas digitales de alta velocidad para alto número de terminales con interfaz aéreo con la estación de sondas



Existe también en la industria de la microelectrónica una sensibilidad creciente por temas de medio ambiente como la pérdida de la capa de ozono y el efecto invernadero. Además, la fabricación de obleas submicra requiere materias primas cada vez más especiales, tanto en términos de estructura química como de pureza. Se están desarrollando y produciendo productos químicos especiales para su utilización en diferentes procesos de fabricación de los actuales circuitos semiconductores submicra. La lista de gases peligrosos utilizados en la producción de CI es muy amplia e incluye una variedad de gases peligrosos y tóxicos tales como arsina, fosfina, diborano, silano, clorina, fluoreno, hexafluoreno de tungsteno, etc. El consumo de estos gases debe reducirse mejorando la cantidad del mismo que se utiliza realmente. Se deben

explorar las posibilidades de reutilización o de reciclaje así como investigar alternativas inocuas al medio ambiente; los gases residuales deben ser convenientemente tratados. En Alcatel Mietec se han implementado las siguientes acciones: de acuerdo con el protocolo de Montreal ningún compuesto fluorocarbonado (CFC) estará en contacto con los productos. El agua mezclada con fluoruro de hidrógeno usada para el ataque químico de obleas se recoge por separado y se limpia comercialmente. Otra agua previamente utilizada es devuelta a tanques para su neutralización, reduciendo su acidez a los niveles normales de pH, antes de devolverla, con licencia, al sistema de alcantarillado público.

### Fabricación final

La etapa final de fabricación es la operación existente entre la fabricación de obleas, también llamada etapa inicial, que tiene lugar completamente en el entorno de área limpia de ambas líneas de fabricación de Alcatel Mietec en Oudenaarde, FAB 1 y FAB 2, y la entrega de los circuitos integrados al cliente final.

Al contrario que en la fabricación de obleas, el proceso final en la fabricación no está asociado con el tamaño de la dimensión característica mínima sobre el circuito o con la densidad de defectos en la producción, sino con elementos tales como el número de terminales, el paso entre los terminales del circuito integrado, el grosor del encapsulado, las prestaciones del equipo de prueba y el tiempo de prueba por nombrar unos cuantos.

La etapa final de la fabricación consiste en dos actividades principales: las pruebas eléctricas funcionales y el montaje del componente, que se contemplan a continuación dentro del contexto de Alcatel Mietec.

### Pruebas eléctricas

Debido a la creciente complejidad de los componentes ASIC avanzados fabricados por Alcatel Mietec, se han incorporado nuevas técnicas de prueba y nuevas metodologías para garantizar la funcionalidad y la fiabilidad de esta nueva generación de componentes ULSI de alta velocidad y gran número de terminales.

Se necesita un menor tiempo de establecimiento de prueba, y una mayor flexibilidad en el área de pruebas de producción para las pruebas de altas prestaciones.

Como un importante productor de componentes ASIC mixtos digital-analógico, Alcatel Mietec está haciendo un gran esfuerzo para incorporar la generación automática de programas de prueba, en lo que sea posible, debido a que es crucial en la reducción del factor del time-to-market en la introducción de nuevos productos.

A partir de ficheros de simulación del diseño se generan automáticamente las pruebas funcionales y paramétricas, a través de interfaces entre programas. Las pruebas finales, llevadas a cabo en potentes equipos de prueba para dispositivos analógicos y digitales acoplados con equipos de manejo automático, se realizan a temperaturas extremas para garantizar un alto grado de calidad.

Los módulos multi-circuito (MCMs) se diseñan y fabrican en Alcatel en diferentes lugares. Los MCMs permiten una menor superficie de PCB, una mayor velocidad de transferencia de datos entre circuitos y una combinación de diversas tecnologías tales como la bipolar y la CMOS submicra. Alcatel Mietec colabora en esta actividad desarrollando técnicas de prueba y de supervisión que son necesarias para suministrar ASICs sin encapsular en la forma de circuitos-buenos-identificados (KGD).

Los equipos de pruebas en producción al estado del arte instalados en Alcatel Mietec incluyen:

- equipo de prueba de circuitos mixtos analógico-digital de altas prestaciones
- equipo de prueba de alto número de terminales de alta velocidad
- equipo de manipulación de coger-y-posicionar y de bandeja-a-bandeja para encapsulados planos de cuatro lados (QFP)
- sistemas automáticos de sondas para obleas con capacidad de reconocimiento de patrones para alineamiento de obleas
- interfaces incorporados conectables entre equipos de sondas de obleas y de carga de placas de prueba para las pruebas a alta velocidad a nivel de obleas necesarias en las pruebas de los circuitos sin encapsular
- equipo para examen de terminales y herramientas para enderezar encapsulados de montaje superficial
- sistema para curado de componentes utilizados para garantizar la fiabilidad de los mismos.

### Encapsulado

Alcatel Mietec ofrece, mediante subcontratos en países del Extremo Oriente, una amplia gama de tipos y estilos de encapsulado, adecuados en la mayor parte de aplicaciones ASIC en las tecnologías disponibles. La elección del tipo de encapsulado es a menudo un compromiso entre el coste del dispositivo y los requisitos técnicos de las aplicaciones tales como la densidad en el trazado de la placa de circuito impreso, la disipación del dispositivo, el número de terminales del dispositivo, los requisitos de fiabilidad, etc. Actualmente se ofrecen los siguientes tipos de encapsulado en Alcatel Mietec:

- encapsulados en plástico en doble hilera (PDIL) y encapsulado plástico de pequeña huella (PSOP) que son adecuados para la mayor parte de aplicaciones

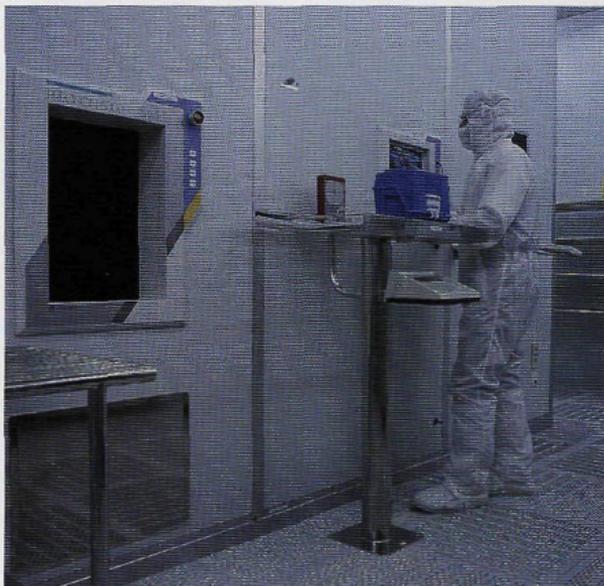


Figura 8 - Validación múltiple de lotes por medio de lector de tarjeta basado en radio frecuencia

con media y baja potencia disipada y con un número de terminales medio o bajo

- portacircuitos plásticos con terminales (PLCC), o encapsulados plásticos planos de cuatro lados (PQFP) disponibles para aplicaciones en montaje superficial, donde son importantes un mayor número de terminales y una alta densidad
- en aplicaciones con media o alta disipación de potencia se pueden utilizar encapsulados especiales con características térmicas mejoradas tales como los encapsulados plásticos planos de cuatro lados para potencia (PPQFP) con disipador
- encapsulados plásticos delgados y planos de cuatro lados

Figura 9 - Selección automática de instrucciones y recogida completa de datos



(TQFP) cuando el espesor del encapsulado representa un problema

- una completa gama de cerámicos en doble hilera (CDIL), portacircuitos y encapsulado cuadrado con terminales en reja (PGA) están disponibles cuando los encapsulados plásticos no satisfacen los requisitos
- encapsulados cuadrados con terminales en reja con bola (PBGA), que es la última tecnología para encapsulado con montaje superficial soportada por Alcatel Mietec para aplicaciones con un mayor número de terminales que los PQFP
- Entrega de circuitos sin encapsular para aplicaciones KGD.

La fiabilidad de los actuales encapsulados delgados de paso fino es extremadamente importante. La necesidad del encapsulado para montaje superficial está aumentando a una velocidad dra-

mática. Sin embargo, los usuarios a la vez que luchar con los encapsulado de montaje superficial han de hacerlo con la alta temperatura del material de soldadura, que puede tener efectos severos sobre cualquier encapsulado. En los dispositivos de montaje superficial, el agua del encapsulado puede formar vapor durante el proceso de soldadura, lo que origina grietas en el encapsulado. Por esta razón, se necesitan secar los encapsulados y después ser empaquetados en envoltorios resistentes a la humedad.

### Automatización

A la vez que la introducción de la fabricación de CI submicra en Alcatel Mietec, se ha lanzado un programa de automatización por fases en la línea de producción FAB 2 que tiene como objetivo crear un entorno sin papeles dentro de la estructura del área limpia y mejorar el rendimiento a través del control automático del equipo de producción.

La primera fase de este completo plan de automatización incluyó el instalar en el edificio módulos de automatización tales como el seguimiento de los lotes, la recogida de datos de medidas y la supervisión de las instalaciones.

### Sistema de identificación de lotes

El sistema de identificación de lotes rastrea el movimiento de los lotes de producción en el área limpia y guía a los operadores del área limpia, y a cualquier otro usuario del sistema, a través del proceso de producción. Está completamente integrado en el entorno de la fabricación-asistida-por ordenador (CAM), en el proceso y en el equipo de medidas instalado en Alcatel Mietec.

El objetivo del sistema de identificación es el de:

- incrementar el rendimiento de producción mediante la reducción del número de errores del operador
- localizar los lotes de producción y reducir el espacio de área limpia necesario para su almacenamiento
- incrementar la productividad del operador de área limpia.

El terminal del sistema de identificación de lotes está ubicado cerca de cada proceso y de cada equipo de medida. Este terminal suministra al operador toda la información necesaria para procesar las obleas ubicadas en un cubículo, identificado mediante un lector de tarjeta por radio frecuencia.

El sistema de identificación de lotes (LIS) también valida el que esa operación está permitida en aquel lote en dicho lugar e informa al operador. También son posibles entradas del proceso y/o resultados de medidas en el terminal LIS.

### Controladores inteligentes de celdas

La realización de un alto nivel de automatización en la línea de fabricación submicra en la FAB 2 de Alcatel Mietec está basada en la utilización de controladores inteligentes de celdas en la etapa inicial de las áreas de fabricación específicas. El modelo de controlador de celdas de fabricación flexible desarrollado dentro del programa de tecnología y ciencia de la fabricación de JESSI se ha adaptado e implementado para la celda de medidas.

Después de una validación con éxito en la producción del lote, el operador coloca la bandeja sobre el equipo de medidas y comienza un ciclo automático completo de medidas en el terminal del sistema de identificación de lotes. La celda de medidas requiere del sistema de gestión del área de trabajo (*Workstream*) la identificación de las instrucciones y los elementos de datos de medida que debe registrar.

Después de unas medidas satisfactorias, que cubren varios puntos de medida en varias obleas, los datos se envían al sistema de gestión del área de trabajo y un conjunto no resumido de resultados de los datos de medida se almacenan en la base de datos de la ingeniería de celdas de medidas.

### Conclusiones

Con las herramientas de fabricación automática, submicra y etapas finales de fabricación, y las tecnologías a su servicio, está asegurada la capacidad de Alcatel Mietec de servir al grupo Alcatel y al mercado mayorista.

Las capacidades de fabricación instaladas estarán disponibles para la producción de nuevos productos, incluyendo una biblioteca avanzada de mega-funciones, dispositivos de uso general que proporcionan el núcleo para una gama de soluciones versátiles, con una alta funcionalidad y altamente integradas. Estas incluyen núcleos DCT (compresión de imagen), MCU, DSP y convertidores A/D.

La línea de fabricación submicra instalada capacitará a Alcatel Mietec para producir de forma competitiva la nueva generación de ASICs submicra necesarios para importantes aplicaciones de telecomunicaciones de Alcatel, como los circuitos de placa de línea y los productos de comunicaciones móviles (GSM, DECT, PCN, etc.).

**Gust Schols** es Jefe de Programas de Desarrollo en Alcatel Mietec, Oudenaarde, Bélgica.

# El desafío de diseñar ASICs de un millón de transistores

H. Casier, G. Van Wauwe, P. Vanoostende

El fenomenal progreso de las técnicas de diseño, desarrollo y producción de circuitos integrados de aplicación específica ha dado como resultado el que hoy en día se puedan fabricar en serie chips que contienen varios millones de transistores

## Introducción

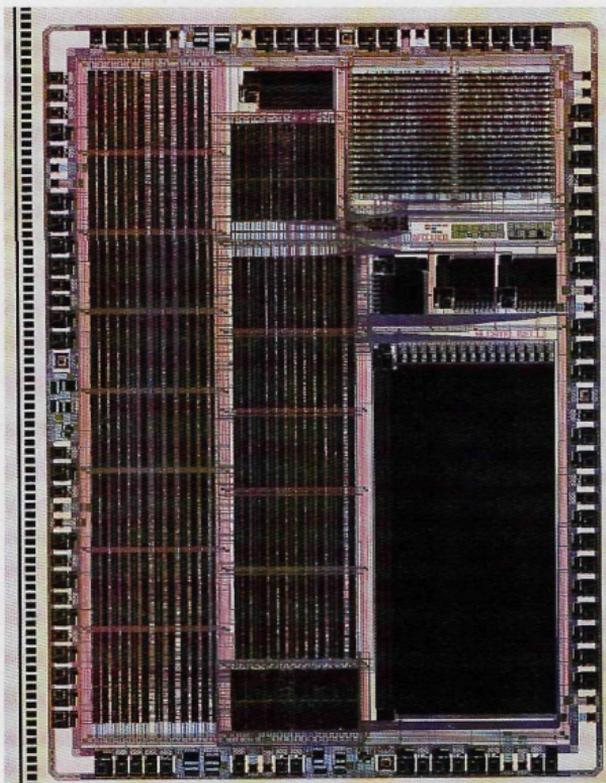
Cuando Gordon Moore observó a finales de la década de los setenta que el número de transistores por chip se duplicaba aproximadamente cada dieciocho meses, predijo que este ritmo se mantendría en un futuro próximo y decrecería considerablemente después.

Para su sorpresa, la fase de decrecimiento no llegó, y esta tasa de crecimiento, conocida por ley de Moore, todavía es válida actualmente. Hoy día, se están fabricando en grandes cantidades chips con varios millones de transistores (ver Foto).

Al tiempo, también advirtió que la mano de obra necesaria para diseñar estos chips tan complejos se elevaría exponencialmente y que se convertiría en un obstáculo para el crecimiento de la industria. Las técnicas de diseño, sin embargo, cambiaron drásticamente y el crecimiento de la eficiencia en el diseño mantuvo el ritmo del desarrollo tecnológico.

Mientras los avances de la tecnología han sido estimulados con unas dimensiones características constantemente menores, la eficiencia en el diseño ha mejorado aumentando la "Unidad de Diseño". Al mismo tiempo, la metodología y las herramientas de diseño han sido adaptadas a la nueva Unidad de Diseño.

En los primeros tiempos, el diseño se realizaba a nivel de transistor. Las unidades de diseño eran transistores, resistencias, etc. Como herramientas de diseño se utilizaban



Ejemplo de un ASIC al estado del arte, desarrollado para una aplicación GSM

simuladores tipo SPICE y las de diseño gráfico. La segunda etapa en la evolución fue el diseño a nivel de puerta, con biestables, puertas, etc. como unidades de diseño, con simuladores lógicos, generadores de PLA y sencillas herramientas para trazado de posicionamiento e interconexión. A continuación, apareció el diseño mediante el nivel de transferencia a registro (RTL). Las unidades de diseño ya han crecido hasta registros, bloques de memoria, flujos de datos y las principales herramientas de diseño mutaron a síntesis a nivel de transferencia a registro (RT), generación del plano de base y posicionamiento e interconexión de bloques. Hoy en día estamos entrando en la metodología de diseño a nivel de comportamiento, donde las unidades de diseño ya se han convertido en procesadores y grandes bloques funcionales. Las herramientas de diseño son herramientas de síntesis de comportamiento, de plano de base avanzado y de posicionamiento e interconexión.

Existe una destacable coincidencia entre estas fases sucesivas de mejora de la eficiencia en el diseño y el número de niveles de metal disponibles para interconexión [1].

Alcatel Mietec ha mantenido el ritmo con estas cambiantes unidades y metodologías de diseño. El artículo comienza describiendo, con detalle, el sistema avanzado de diseño de ASICs (ADS) que trabaja a nivel de metodología de diseño de transferencia a registro y a nivel de comportamiento. Las siguientes secciones describen las unidades de diseño de más alto nivel: núcleo del microprocesador y bloques funcionales reutilizables y específicos de aplicación.

### Sistema de diseño de ASICs (ADS)

Junto a la evolución de la posible complejidad del diseño digital del ASIC, y la llegada de las herramientas CAD para su gestión, el cliente espera del fabricante una informa-

ción que va mucho más allá de los modelos SPICE o de una biblioteca con modelos de simulación y síntesis. Más aún, el entorno de diseño ofrecido por el fabricante se ha convertido en un elemento diferenciador fundamental entre suministradores debido a que es un factor clave para trasladar todo el potencial de la tecnología al entorno físico del cliente. Estas observaciones motivaron la concepción del sistema de diseño de ASICs de Alcatel Mietec (ADS). Los "siete pilares" -características esenciales sobre las que descansa una plataforma de diseño al estado del arte- se derivan de la evolución de la tecnología y de diseño expuestos a continuación:

#### Pilar nº1: Entrada de diseño a un nivel de abstracción más alto

Dado el número de puertas a diseñar, y el uso habitual de síntesis lógica, casi toda la funcionalidad del ASIC será descrita a nivel de RTL o a nivel de comportamiento. En Alcatel, el lenguaje estándar es el VHDL

(lenguaje de descripción de alto nivel VHSIC), pero todavía existe indudablemente un alto interés en Verilog para describir sistemas electrónicos, reutilizar módulos existentes, o adaptar el uso de macros con modelos "de oro" de Verilog; por lo tanto es obligatorio un soporte para utilización de lenguajes mixtos.

Dentro del ADS, se soportan tanto VHDL como Verilog, junto a la co-simulación para diseño mixto; lo que también proporciona una plataforma para aquellos clientes que están trabajando, por ejemplo, con herramientas de síntesis de comportamiento basadas en un lenguaje u otro.

#### Pilar nº2: Soporte de herramientas comerciales e interfaces estándar entre ellas

Hace cinco años, la comunidad de diseño esperaba claramente que un único vendedor de herramientas CAD suministrara todas las funcionalidades en una única plataforma. La historia ha demostrado la triviali-

### Marcas Registradas:

Verilog	Cadence
Synopsys	Synopsys
ArcCell	Avant!
Motive	Viewlogic
GDS2 stream	Valid Logic Systems
ARM, ARM7T, ARM7TDMI	ARM, Advanced RISC Machines
SPARC	Sun
VAX, ALPHA	Digital
MICRORISC	Nordic VLSI
68K	nombre dado al microprocesador 68000 de Motorola
VRTXmc	Microtec/Mentor Graphics
TRACE32, BDM	Lauterbach

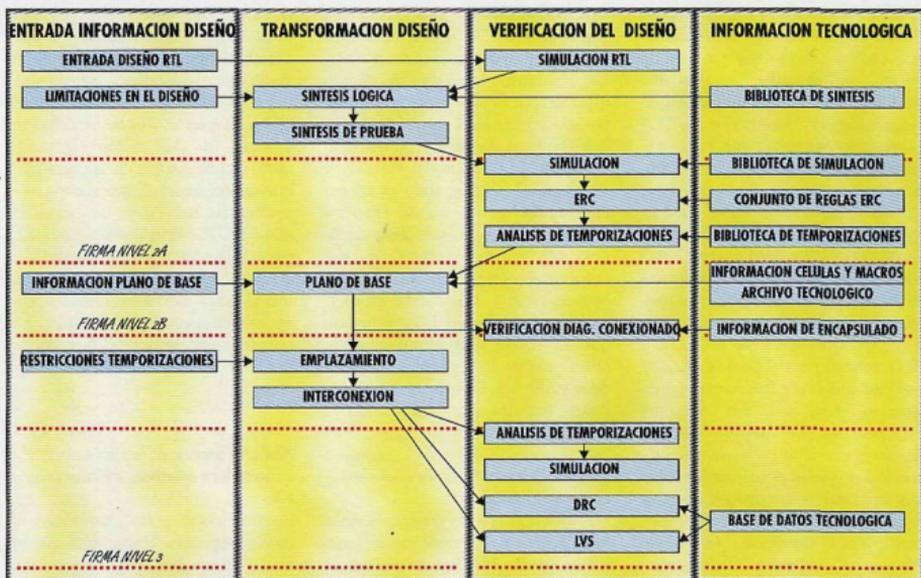


Figura 1 - Diagrama de flujo del sistema de diseño de ASICs

dad de este objetivo: los clientes seleccionan ahora los mejores productos disponibles para maximizar la eficiencia de sus procesos de diseño. El futuro está claramente orientado hacia herramientas que tienen interfaz a través de formatos estándar: Edif, Verilog o VHDL para la red de interconexión; GDS2 para datos de flujo; SDF para información de temporizaciones; PDEF para información específica sobre posicionamiento.

La "estabilidad" del proceso de diseño se deteriora con una complejidad creciente, por ejemplo las temporizaciones se hacen mucho menos predecibles. Esta divergencia inherente sólo se puede contrarrestar con una mayor comunicación entre las herramientas, mediante una "interiorización" de las iteraciones (es decir, el diseño físico estimulado por temporización) o la restricción de las herramientas hacia una fase posterior.

Como se muestra en la **Figura 1**, las herramientas en el flujo de diseño o bien *verifican* una funcionalidad o bien *transforman* a un nivel inferior en la escala de abstracción o realización. Generalmente, se considera a las herramientas de abstracción como "las joyas de la corona" del departamento de diseño dado el nivel de inversión en la formación de ingenieros y en la optimización de la metodología de diseño. El mismo razonamiento es válido para el fabricante: soportar un segundo simulador Verilog o VHDL implica solamente un esfuerzo adicional limitado, pero la ampliación del entorno hacia otros entornos de síntesis o de trazado gráfico requiere de esfuerzos que sólo pueden diluir la calidad global del entorno de diseño ofrecido, y debe evitarse por todos los medios, en beneficio de ambos: el fabricante de silicio y su cliente.

Las herramientas ADS están descritas en la **Figura 2**; su selección se basa en el razonamiento anteriormente mencionado. En la fase inicial del diseño se puede utilizar una variedad de herramientas Verilog, VHDL y de co-simulación. Para la síntesis de lógica/inserción de pruebas se han seleccionado, como estándar en todo Alcatel, las herramientas de Synopsys. En el entorno de diseño físico se utiliza la herramienta *Avant!* para posicionamiento e interconexión y generación del plano de base.

### Pilar nº3: Información de bibliotecas de alta calidad

Desde el momento en que el diseño se plasma en una tecnología, es necesario suministrar herramientas CAD con características funcionales y análisis de temporizaciones para las células o puertas estándar. En el ADS, la filosofía de caracteri-

zación se puede resumir en tres puntos importantes:

- se realiza la caracterización para las condiciones de caso peor, con una deriva garantizada y precisa dentro de un margen restringido de voltaje y temperatura
- todos los datos se derivan de una única base de datos, asegurando así una consistencia entre los mismos
- el entorno de caracterización contiene un QA (control de calidad) interno que verifica la corrección de la funcionalidad y la precisión de las temporizaciones, comprobando eventos de las herramientas relevantes y comparando sus resultados.

Las herramientas de síntesis necesitan una biblioteca bien surtida para

obtener un resultado óptimo: diversas potencias de salida, puertas con una o más entradas invertidas, puertas con la entrada y su inversa disponible, etc. Estos aspectos determinan la composición de la biblioteca. El modelo que permite estimar la carga de las interconexiones en la etapa de síntesis es extraído de una gran base de datos para asegurar que los datos de carga estimados son coherentes.

**Pilar nº4: Máquinas acopladas de síntesis y trazado**

Queda patente en el diagrama de flujo de las herramientas de ayuda al diseño por ordenador (CAD) de la Figura 2, que la funcionalidad central está basada en una máquina dual, específicamente para las funciones de síntesis

lógica y posicionamiento e interconexión, así como las múltiples formas en que ambas interactúan. Por debajo de 0,5 µm ("zona profunda submicra"), las temporizaciones están fuertemente condicionadas por los retardos en las interconexiones. Los pre-requisitos a tener en cuenta en un diseño que cumple con las características temporales iniciales deben incluir una idea clara de las limitaciones en las temporizaciones y retardos, un cálculo de estos últimos e información de las temporizaciones en la biblioteca.

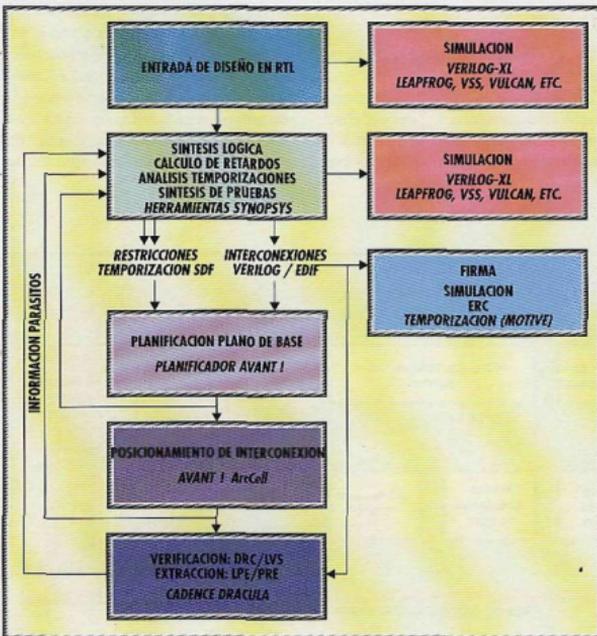
En el ADS, el calculador de retardos de Synopsys es el punto de referencia general. El entorno de Avant! dispone de una funcionalidad idéntica. Ambos calculadores de retardos trabajan con la misma biblioteca, lo que garantiza que ambas herramientas usarán los mismos valores de retardo.

Además, es posible operar en una herramienta con la información presente en el otro entorno. El posicionamiento de las células puede condicionarse con las restricciones derivadas de las temporizaciones de Synopsys ("trazado condicionado por las temporizaciones"), y el proceso de síntesis incremental puede optimizar la potencia de las puertas de ataque basándose en la información de las componentes parásitas tomadas del diseño físico ("optimización en posición").

También se pueden trasladar tanto restricciones de posicionamiento desde la síntesis al trazado, a través del formato estándar PDEF, como información de agrupamiento en trazado a síntesis, a fin de optimizar la red de interconexión.

La interacción variada entre las máquinas apresta al diseñador contra las complicaciones de las tecnologías submicra; y sólo es de esta manera cuando el diseñador, apoyado en estas técnicas, convergerá a una solución operativa y real y dedicará su tiempo a los aspectos de funcionalidad del ASIC.

Figura 2 - Entorno de herramientas CAD y flujo de la información de diseño en el sistema de diseño de ASICs



**Pilar nº5: Metodología de diseño**

El acceso a las herramientas y a las bibliotecas tecnológicas puede resultar suficiente para completar un diseño con éxito. Sin embargo, esto presupone que el usuario se limite a una parte del ciclo de diseño, donde puede construir una capacidad técnica específica y suficiente, o que dispone de un número suficiente de proyectos que justifique una capacidad técnica en todas las fases de la integración. La tendencia se dirige claramente a firmar el documento de transferencia (sign-off) en un nivel sobre el trazado (niveles 2a/b y 3, en la Figura 1 -el nivel 1 representa la firma a nivel de especificación).

Es por lo tanto necesario que el fabricante tenga, en su entorno, un conocimiento profundo de todas las herramientas soportadas, derivadas de la práctica diaria con diseños avanzados, y que exista también una transferencia de dicho conocimiento al cliente.

En el sistema ADS, esto se realiza a diferentes niveles:

- Se proporcionan reglas de diseño y directrices, consolidadas a través de verificaciones firmadas por ambas partes, que

cubren un estilo de diseño independiente de herramientas y unas técnicas de prueba, las cuales tienen un impacto en la mayor parte de las etapas de diseño.

- La práctica con una herramienta específica se traslada a un guión y a unas plantillas de prueba, las cuales tienen un impacto en la mayor parte de las etapas de diseño.
- Se instala un fichero estándar para cada proyecto en el sistema de ficheros UNIX, que es la columna vertebral para los guiones de revisión y las herramientas, y que permite una integración sin fricciones con sistemas de control y de revisión tales como el SCCS y el RCS.
- Se proporciona una ayuda adicional para VHDL a los usuarios finales en la forma de paquetes de programas.

**Pilar nº6: Firma del documento de transferencia:**

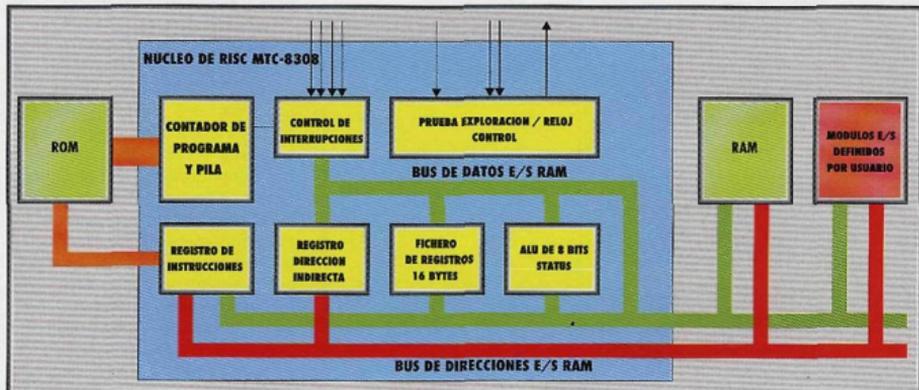
El procedimiento de firma del documento de transferencia debe definir un interfaz claro entre el cliente y el fabricante de silicio, y fijar las res-

ponsabilidades de cada parte. Más que ser un simple proceso administrativo, debe asegurar la confianza del usuario en la calidad de la entrega del producto. Con el ADS, la firma se realiza a tres niveles:

- Verificación de las reglas eléctricas (ERC) que comprueba si la red de interconexión cumple un conjunto de reglas de diseño, y avisa de las anomalías del diseño con diferentes niveles de gravedad
- Firma de la simulación, que garantiza los patrones de prueba con los que el diseño funcionará
- Análisis estático de tiempos, con *Motiv*, que repite las anteriores simulaciones pero incorporando tanto una cierta oscilación en la temporización de las señales de entrada como una base escalada de temporizaciones.

Actualmente, no es posible confiar en un análisis estático de las temporizaciones para la verificación completa de las mismas, excepto para diseños estrictamente asíncronos. Sin embargo, el análisis de temporizaciones será utilizado cada vez más como una herramienta de diseño; combinado con un estilo

Figura 3 - Arquitectura del MICRORISC



recomendado de diseño, se incorporará a la firma final del documento de transferencia de temporizaciones como una etapa adicional de la práctica habitual de diseño.

#### Pilar nº7: Control de calidad y documentación

Se garantiza la calidad del sistema ADS a diferentes niveles: se verifica la precisión y la coherencia de todas las bibliotecas mediante una secuencia dedicada de acciones de control de calidad (QA), también se realiza un cierto número de diseños a través del proceso completo de diseño siempre que se incorpora una nueva versión de una herramienta al entorno de diseño.

La documentación del sistema ADS está permanentemente disponible (on-line), y contiene una cuidada información sobre la metodología de diseño, los guiones y plantillas, los ficheros del proyecto y los procedimientos de firma para transferencia de la documentación.

El sistema ADS está concebido como un sistema abierto, de tal manera que se pueden incorporar fácilmente extensiones a otros entornos de diseño y a otras herramientas. En diseños mixtos, la importación de macros analógicas y su vinculación para su co-simulación están rápidamente disponibles y documentadas. Se ha invertido un gran esfuerzo, y se continuará invirtiendo, para que las funciones macro estén disponibles dentro del sistema ADS, como ocurre, por ejemplo, con el microprocesador ARM7T, que se detalla en la siguiente sección.

#### Núcleos de microprocesador

Recientemente, ha comenzado una tendencia hacia el uso de núcleos de microprocesador como elementos de construcción de los ASICs. Tales ASICs difieren de los microcontroladores tradicionales en que consisten simplemente en una

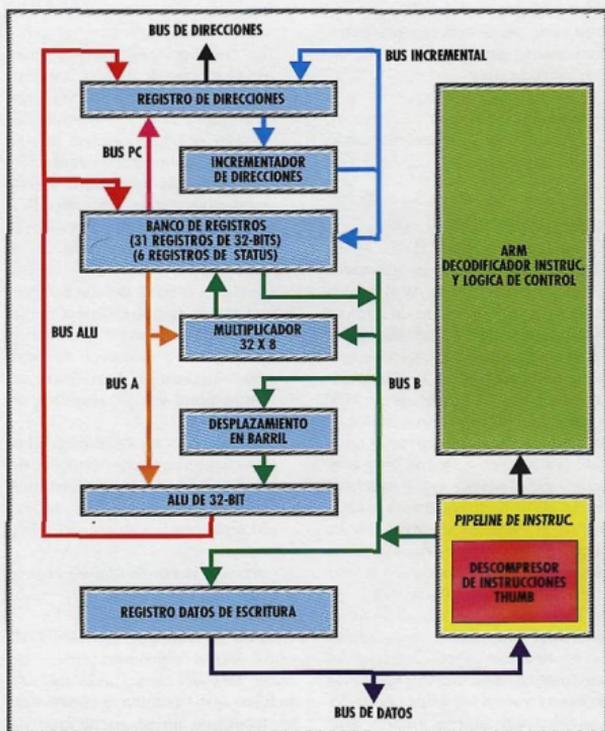


Figura 4 - Arquitectura del ARM7TDMI

lógica periférica alrededor del procesador maestro. En los nuevos ASICs que contienen un sistema en un chip, se utiliza al núcleo del microprocesador y su software para realizar parte de la funcionalidad.

Las ventajas de utilizar un procesador con su software para implementar (parte de) la funcionalidad incluye:

- un reducido esfuerzo de diseño, en particular para el hardware
- la programación del ASIC (p. ej., 4B3T/2B1Q de la RDSI)
- una depuración simplificada
- la posibilidad de afinar los algoritmos mediante ejercicios en el entorno real del sistema.

Alcatel Mietec goza de una posición ideal para diseñar este nuevo tipo de ASIC, ya que posee licencias de uso de núcleos de microprocesador, para cada necesidad de la banda de prestaciones/coste, tales como:

- núcleo de MICRORISC: procesador de 8 bits
- núcleo de ARM7TDMI: procesador de 32 bits, que también es adecuado en coste para aplicaciones de 16 bits

#### MICRORISC

El núcleo del MICRORISC (Figura 3) es un núcleo de bajo coste de 40 MIPS (1 mm<sup>2</sup> en tecnolo-

gía de 0,5  $\mu\text{m}$ ), adecuado para una gran variedad de aplicaciones extremadamente sensibles al coste, pero que necesita sólo:

- aritmética de 8 bits
- espacio limitado para programas (4 kilopalabras)

#### Núcleo del ARM7TDMI

El núcleo del ARM7TDMI se ha obtenido con licencia de Advanced RISC Machines (ARM). ARM ha sido pionera en la concesión de núcleos de microprocesador, bajo licencia, a los vendedores de ASICs y ha adquirido una experiencia considerable en este campo. El objetivo de ARM es un núcleo de microprocesador de 32 bits con unas prestaciones razonables a bajo coste y con bajo consumo. Se diseñan estos núcleos, desde cero, para reutilizarlos fácilmente en múltiples proyectos en lugar de utilizar versiones anteriores de microprocesadores o microcontroladores independientes.

Para ASICs con un sistema en un chip, el tipo adecuado de núcleo de procesador es precisamente el que ARM ha desarrollado: un núcleo de micro que ofrece unas prestaciones competitivas a un coste y a un consumo de potencia que son un orden de magnitud inferiores a las de los procesadores de la gama alta de las estaciones de trabajo de las familias SPARC/ALPHA/etc.

ARM se ha podido beneficiar de esta tendencia emergente y ha obtenido un gran éxito en el mercado. Los procesadores de ARM se están utilizando actualmente por Apple, Cirrus Logic, Digital, Motorola, NEC, Nokia, Samsung, Sharp, Symbios Logic, Texas Instruments, VLSI Technology.

Las principales características de la arquitectura del núcleo del ARM7TDMI (Figura 4) son:

- bus de datos de 32 bits
- una instrucción por cada ciclo de reloj
- pipeline (proceso en cadena) de

tres etapas (leer/decodificar/ejecutar)

- las instrucciones pueden tener una longitud de 32 bits (instrucciones ARM) ó de 16 bits (instrucciones Thumb); depende del estado del procesador: estado ARM o Thumb. La conmutación entre modos se realiza ejecutando una instrucción específica o mediante una interrupción
- la multiplicación dura sólo de 2 (8 bitsx32 bits) a 5 ciclos (32 bitsx32 bits), debido a la presencia de una estructura multiplicadora de 8 bits
- en cualquier momento se pueden visualizar los 16 registros de uso general y 1 o 2 registros de estado
- siete modos de operación. Hay conmutación entre bancos de registros en los diferentes modos. En total se tienen 31 registros de uso general y 6 de estado
- ayuda a la emulación en el propio chip

Cuando se compara el ARM7TDMI con otros procesadores de 16/32 bits del tipo RISC/CISC, se percibe que combina una serie de ventajas que no se encuentran de ninguna otra forma en un único procesador:

- altas prestaciones (23 Mips-VAX en estado ARM, 19 en estado Thumb), una característica típica de RISC
- código compacto, un punto tradicionalmente débil de los procesadores RISC y un punto fuerte de los procesadores CISC. Un programa en código Thumb sobre el ARM7TDMI utiliza un 20% menos de código que el mismo programa sobre el venerable conjunto de instrucciones para 68k
- pequeño tamaño y poco consumo de potencia (4,9  $\text{mm}^2$  y 15 mW/MHz a 3 V en tecnología de 0,5  $\mu\text{m}$ ), típicos puntos débiles de los procesadores de 32 bits

- facilidad de uso para programas extensos. El ARM7TDMI ofrece una capacidad de direccionamiento completa a 32 bits, en contraste con los procesadores de 16 bits que utilizan una solución de acceso paginado, complicando significativamente la programación del procesador.

#### Herramientas de desarrollo

Desde el punto de vista hardware, los procesadores MICRORISC y el ARM7TDMI se suministran como macrobloques que pueden ser utilizados dentro del sistema de diseño ADS, es decir se suministran todos los aspectos de la macrocélulas necesarios para el ADS.

En los proyectos basados en microprocesador, la mano de obra para programación suele exceder a la requerida para el diseño hardware, e incluso se espera que este exceso aumente todavía más. Como resultado, la calidad de las herramientas de desarrollo de programación es esencial a la hora de seleccionar un procesador.

Las herramientas de apoyo suministradas para el MICRORISC son:

- compilador C
- ensamblador
- simulador y depurador
- emulador
- placa de desarrollo.

Se suministran las mismas herramientas básicas para el ARM7TDMI. Sin embargo, la programación del ARM7TDMI suele ser más compleja que la programación del MICRORISC. Por ello, se han suministrado las siguientes herramientas adicionales:

- sistema operativo estándar industrial: VRTXmc (Microtec/Mentor Graphics)
- sistema de vanguardia para emulación interna de circuitos: TRACE32 de Lauterbach
- emuladores de bajo coste utilizando lógica de emulación en

circuito (ICE): BDM de Lauterbach e ICE integrado en el ARM.

### Bloques funcionales de aplicación específica

Los núcleos de microprocesador anteriormente mencionados constituyen un ejemplo de bloques reutilizables. Además, la reutilización de bloques funcionales de aplicación específica se está haciendo muy importante porque permite al diseñador de ASICs realizar su función con un mayor nivel de abstracción. Esto aumenta la rapidez del proceso de diseño y proporciona una mayor confianza en que el diseño funcionará correctamente. De hecho, no existe solución alternativa para trabajar con éxito con el enorme incremento de complejidad de los ASICs, resultado de las mejoras en el proceso de silicio.

Alcatel Mietec suministra una abundante biblioteca de bloques funcionales de aplicación específica, teniendo todos los aspectos disponibles de cada bloque requeridos por el sistema ADS

La biblioteca está organizada de acuerdo con los criterios siguientes:

- Programabilidad. Se dispone de herramientas para que el cliente pueda desarrollar programas (p. ej., los núcleos de microprocesador)
- Complejidad de los bloques. Ejemplos de bloques sencillos disponibles son los bloques de interfaz de RS232 y de UART. Ejemplos de bloques complejos disponibles son el DCT, el codificador/decodificador Reed Solomon, los convertidores de alta velocidad Sigma-Delta
- Procedencia del bloque. Algunos de los bloques han sido diseñados internamente por Alcatel Mietec u otros centros de diseño de Alcatel. Otros bloques se han

obtenido de compañías externas como 3Soft/Mentor Graphics, permitiendo su compra posterior por el cliente. En este caso, Alcatel Mietec asegura la disponibilidad de todos los aspectos requeridos para su utilización en el sistema ADS.

### Conclusiones

De acuerdo con la ley de Moore, todavía se está duplicando la complejidad de los circuitos y sistemas actuales cada dieciocho meses, y por el momento no hay signos de que este ritmo vaya a decrecer. Esta tasa de crecimiento continuo es el resultado de las constantes mejoras en tres importantes áreas: las técnicas de fabricación de circuitos integrados (CI), los nuevos desarrollos tecnológicos y las nuevas técnicas de diseño. Las nuevas técnicas avanzadas de fabricación de CIs permiten mayores obleas y mayores tamaños de circuitos con una menor dimensión característica. Las nuevas tecnologías instaladas en Alcatel Mietec incrementan la densidad funcional en el circuito al tiempo que mejoran las prestaciones de los transistores individuales. Nuevas técnicas de diseño permiten un diseño y un trazado más eficiente y rápido de sistemas de varios millones de transistores mediante el incremento de la "Unidad de Diseño" hasta el nivel de micronúcleos o de bloques funcionales de aplicación específica reutilizables. Estas unidades de diseño de alto nivel se complementan con unas apropiadas metodología de diseño y conjunto de herramientas de diseño: el sistema de diseño de ASICs, el ADS.

Los esfuerzos continuos y coordinados de Alcatel Mietec en la mejora de estas tres áreas permitirán que nuestros clientes mantengan el ritmo del constante incremento en la complejidad de los sistemas microelectrónicos.

### Referencia

1. E. Laes: Tecnología CMOS submicra: la herramienta capaz de integrar un sistema en un sólo chip, *Revista de telecomunicaciones de Alcatel*, 2º trimestre 1996 (este número)

### Bibliografía

1. Technology and Economics in the Semiconductor Industry, G. Dan Hutcheson, Jerry D. Hutcheson; *Scientific American*, Enero 1994
2. Paris Forum: Behavioral Synthesis yet to prove itself beyond DSP Computer Design, Junio 1995
3. Improving Cell Libraries for Synthesis, Ken Scott, Kurt Keutzer; IEEE Custom Integrated Circuits Conference, 1994.

**Herman Casier** es ingeniero de diseño en Alcatel Mietec, Bruselas, Bélgica.

**Geert Van Vauwe** es jefe de grupo de CAD y CAD avanzado en el departamento de microelectrónica de la División de sistemas de conmutación en Alcatel Bell, Amberes, Bélgica.

**Pau Vanoostende** es responsable de Factibilidad de procesadores en Alcatel Mietec, Bruselas, Bélgica.

# Tecnología CMOS submicra: la herramienta capaz de integrar un sistema en un sólo chip

E. Laes

CMOS (semiconductor complementario de óxido metálico) es la tecnología más frecuentemente utilizada por los circuitos integrados. La continua reducción en la dimensión característica parece prolongarse hasta la próxima década, consiguiendo la integración de sistemas completos y complejos en un sólo chip.

## Introducción

La era de la microelectrónica es muy reciente: muchos pioneros están todavía activos profesionalmente. El circuito integrado (CI) empezó la conquista de los sistemas electrónicos a comienzos de los sesenta. Escalando las dimensiones, se pueden incorporar más funciones en el mismo chip. Esto ha proporcionado un camino para un continuo abaratamiento del coste por función y ha potenciado una interminable proliferación de la microelectrónica en las nuevas aplicaciones.

Hoy en día, el proceso CMOS (semiconductor complementario de óxido metálico) se utiliza para fabricar el 85% de la producción total de CIs, y este porcentaje sigue todavía subiendo. Alcatel Mietec es un fabricante de ASICs (circuitos integrados de aplicación específica) fabricados con procesos CMOS. La elección de la tecnología y de la gama de productos está motivada por las necesidades de los sistemas de telecomunicaciones. La integración creciente de funciones está llevando al concepto de un sistema en un chip, convertido en realidad gracias a los procesos submicra y a sus técnicas asociadas de diseño.

En este artículo se pasará revista a la evolución de los procesos clave que han permitido aumentar el nivel de integración. Las prestaciones que pueden conseguirse de la producción, suplementadas por opciones específicas de proceso, per-

miten la introducción de nuevos productos que tiene un gran impacto en el diseño y evolución de los sistemas de telecomunicaciones.

## Procesos que lo hacen posible

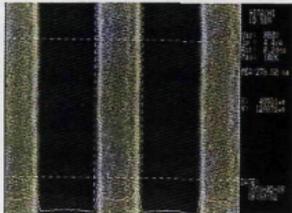
### Fotolitografía

Los procesos de fabricación de CI consisten, básicamente, en una secuencia de procesos de deposición, ataque y dopado. El elemento clave es la microlitografía que define los patrones de capas secuenciales. Hace 15 años los especialistas estaban discutiendo si se podría traspasar la barrera de 1,0  $\mu\text{m}$  con litografía óptica. Hoy en día, la litografía de 0,5  $\mu\text{m}$  es un proceso maduro para producción en la Fab 2 (línea de fabricación) de Alcatel Mietec. Los ingenieros de litografía están caracterizando el proceso fotolitográfico de 0,35  $\mu\text{m}$ . La Figura 1 muestra un patrón en fotorresina con pistas y espacios de 0,35  $\mu\text{m}$ . Este incremento de la resolución en litografía óptica ha sido posible por el uso de "steppers", la menor longitud de onda luminosa para impresión (436 nm para la raya espectral-g y 365 nm para la raya espectral-i) y el avance significativo de la química de las fotorresinas. Los desafíos de la producción asociados a la fotolitografía consisten en la precisión del alineamiento y en el control de la dimensión crítica (CD). Los steppers exponen solamente una

superficie de 20 por 20 mm en cada exposición. Se graba una oblea completa de silicio repitiendo esta operación unas cincuenta veces. La operación se realiza en menos de un minuto mientras que la máscara del patrón se alinea con el patrón de la máscara anterior con una precisión superior a 0,12  $\mu\text{m}$ . Esta precisión y velocidad se consigue mediante una precisión mecánica y alineamiento por láser impenables. La variación del espesor en la fotorresina es la causa de las variaciones de la CD. Los equipos modernos de recubrimiento de fotorresina limitan la variación del espesor sobre obleas planas a menos de  $\pm 1$  nm. Las ondas estacionarias en la imagen en fotorresina alteran la CD en escalones sobre la superficie. Los recubrimientos antirreflexivos complican el proceso pero son necesarios para mantener la dispersión de la CD dentro de la tolerancia.

La Figura 2 muestra la evolución de la longitud mínima de puerta de transistor desde 1983 hasta el 2007. Mediante la utilización de técnicas de potenciación de la resolución tales como la iluminación desplazada del eje, máscaras con despla-

Figura 1 - Fotografía de pistas y espaciamientos de 0,35  $\mu\text{m}$  definidos en fotorresina mediante litografía en la raya espectral-i



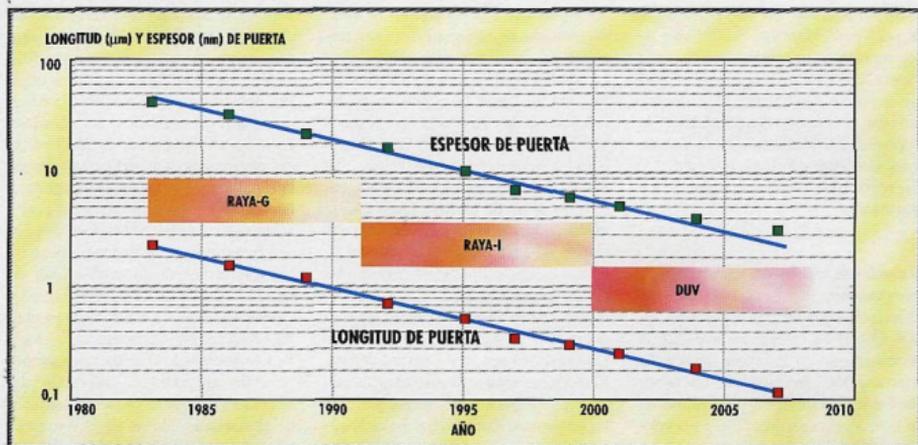


Figura 2 - Escalamiento de la longitud mínima de puerta de un transistor (curva inferior) junto con el espesor del óxido de puerta (curva superior). Se indica la utilización de las rayas espectrales-g e -i y de la luz DUV

zamiento de fase y pre-corrección de proximidad sobre la retícula, se espera fabricar dispositivos de 0,30 μm con steppers en la raya espectral-i. Una posterior disminución de la longitud de la onda luminosa a 248 nm (DUV, ultravioleta profundo) nos llevará a dimensiones de 0,25 μm. La misma técnica permitirá 0,18 μm y pistas aún más estrechas al comienzo del próximo siglo. Esta obra maestra de la técnica presenta sin embargo una severa contrapartida en coste. Mientras que los steppers para la generación de 1,5 a 1 μm tenían un precio inferior al millón de dólares, el stepper DUV para la generación de 0,25 μm superará la barrera de los cinco millones. Se necesitará incrementar la producción, aumentar la productividad (utilización) y obleas de gran diámetro para compensar la repercusión del alto coste del equipo en el coste de fabricación del chip. Sin esta compensación del coste del equipo, desaparecería la disminución del coste por función y el estímulo para el crecimiento del mercado

#### Optimización del transistor para prestaciones eléctricas

La reducción de las dimensiones del transistor aumenta las prestaciones eléctricas,

en términos de una conmutación más rápida y un menor consumo de potencia. Sin embargo, la exclusiva reducción de las dimensiones laterales resulta insuficiente. Se ha elaborado una ley de escalamiento que reduce tanto las dimensiones laterales como las verticales de una manera coherente. Las dimensiones verticales a escalar son el espesor del óxido de puerta y la profundidad de la unión. La Figura 2 muestra que el espesor del óxido de puerta (dimensión vertical) se escala con casi el mismo factor que las dimensiones laterales del transistor. El diseño de transistores submicra ha exigido varias innovaciones a fin de tener capacidad de entregar una alta corriente y disponer de dispositivos fiables. Por razones de compatibilidad, las tensiones de las fuentes de alimentación de los sistemas de telecomunicaciones tienen que normalizarse durante largos periodos de tiempo; la reducción de las dimensiones de los transistores sin una reducción correspondiente de la tensión de alimentación produce campos eléctricos elevados.

El máximo campo eléctrico en el óxido de la puerta va de 1 MV/cm para el proceso de 2,5 μm hasta 5 MV/cm para 0,35 μm. Esto ha sido posible con una limpieza más profunda de las obleas y unos hornos y gases para proceso más puros.

Es posible que se alcance un límite en la reducción del espesor del óxido por debajo de los 5 nm. Se está investigando intensamente en innovaciones tales como la nitración del óxido. No se espera que el adelgazamiento del dieléctrico sea un obstáculo para el avance en el próximo futuro.

Los elevados campos eléctricos en el borde de las regiones del canal y del drenador han requerido la introducción de un dopado escalonado en el drenador para la generación del proceso de 1,5 μm. Los dispositivos submicra son mucho más fiables con el LDD (drenador dopado ligeramente). Consiste básicamente en que una parte del drenador esté dopado un orden de magnitud menor y tenga una menor profundidad de unión. Se muestra en la Figura 3(a) una sección transversal de un transistor de 0,5 μm con LDD; el perfil de dopado se muestra en la Figura 3(b). El LDD tiene dos objetivos principales: la disminución del máximo campo eléctrico y la eliminación del efecto de canal corto. La optimización de este perfil es un reto. La baja concentración de la región LDD crea una resistencia en serie en el transistor que puede degradar sus prestaciones de manera drástica. Los simuladores de dispositivos calculan las corrientes y los campos eléc-

tricos, basándose en los perfiles de dopado, para diferentes condiciones de polarización. Se muestra un ejemplo en la Figura 3(c). Nuevas técnicas de implantación, como LATID (drenador implantado con gran ángulo de inclinación) y la disponibilidad de simuladores de dispositivos, ofrecerán soluciones que continuarán reduciendo las dimensiones de los transistores.

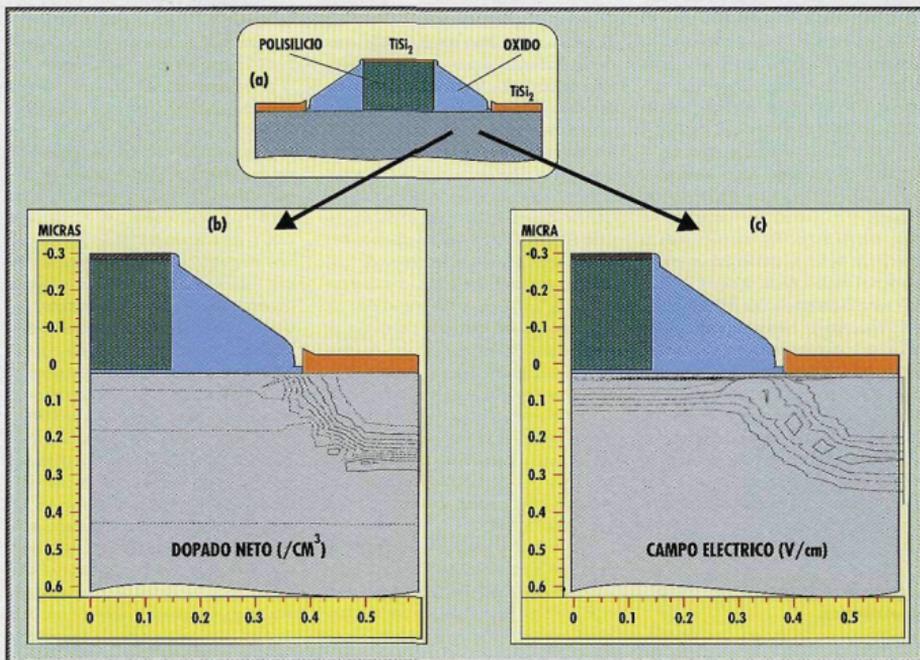
**El desafío de la submicra profunda: la interconexión**

La interconexión multinivel por metalización (MLM) ha crecido en importancia continuamente en la última década. La interconexión por metal es un factor clave a la hora de definir la densidad de las puertas, el coste del proceso y la velocidad de los chips. Las redes de puertas y los ASICs basados en células han sido los

productos que han estimulado la introducción de la interconexión a doble metal en la tecnología CMOS. Esto comenzó a principios de los 80. El objetivo era aumentar la utilización de las redes de puertas o limitar el área ocupada por las interconexiones en los diseños basados en biblioteca de células. La reducción en las dimensiones del transistor sólo se puede explotar íntegramente mediante el incremento del número de niveles de interconexión. El proceso de 0,5 µm incorpora típicamente tres niveles de interconexión. El de 0,35 µm posee cuatro o cinco niveles de metalización. El número de niveles de metalización llegará hasta los seis en la próxima década. El creciente número de niveles de metalización ya explica parcialmente parte de la complejidad. Cada nivel debe estar aislado de los niveles inferiores y superiores. Un orificio o "vía" en la capa aislante

permite la interconexión entre los dos niveles de metalización. En las tecnologías submicra, se aplana la superficie superior antes de depositar la capa metálica del nivel superior mediante bombardeo. Cada capa metálica crea escalones entre 0,5 y 1,0 µm de altura. Mediante el aplanamiento de la superficie superior de la capa aislante se aplana la topografía y la siguiente pista metálica se deposita sobre una superficie plana. Este proceso es necesario para mantenerse dentro de las tolerancias de la profundidad de campo del foco del stepper y evitar los circuitos abiertos en el metal que recubre los escalones en la orografía del terreno. Se han necesitado muchas innovaciones para un aplanamiento adecuado del óxido exigido por la creciente demanda de planaridad y de menores distancias mínimas entre pistas metálicas adyacentes.

Figura 3 - (a) Sección transversal de un transistor de 0,5 µm; (b) perfil de dopado bidimensional de las regiones del drenador y del LDD; (c) campo eléctrico simulado para un voltaje drenador-fuente de 3,3 V



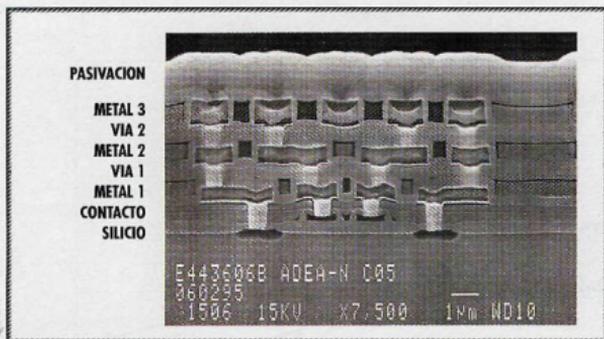


Figura 4 - Sección transversal de una oblea CMOS de 0,5 μm mostrando los tres niveles de metal para interconexiones, el relleno de tungsteno de contacto y vía, y la planarización del óxido intermetálico

Las técnicas iniciales de aplanamiento han utilizado una capa sacrificial (p. ej., fotorresina o rotación sobre cristal) recubriendo una superficie plana, seguida a continuación por un ataque químico. Recientemente se ha introducido el pulido químico-mecánico (CMP). La combinación del pulido mecánico junto al ataque químico húmedo crea una superficie perfectamente plana. El desafío radica en la escasa productividad del equipo actual y en el alto coste de los consumibles, como el material para pulir (*pads* y *slurry*). Se necesitan nuevos procesos de limpieza para eliminar todos los contaminantes dejados por la mezcla *slurry* utilizada para pulir. La Figura 4 muestra, utilizando un microscopio electrónico scanner (SEM), una sección transversal con los tres niveles metálicos de interconexión del proceso CMOS de 0,5 μm. Se aprecia claramente la planaridad de las niveles metálicos 1, 2 y 3.

Debido a que los orificios para los contactos y las vías han alcanzado un tamaño mínimo de 0,5 μm de lado, ya no es posible conseguir una continuidad del metal en las paredes laterales de los contactos mediante deposición de metal por bombardeo. Se ha introducido, por lo tanto, un proceso de "relleno por tungsteno" a fin de rellenar el contacto y asegurar la continuidad. Se deposita tungsteno (W) mediante deposición en fase vapor (CVD) sobre toda la oblea y posteriormente se elimina, mediante ataque, todo el tungsteno excepto el que está en el contacto o en la vía. En la Figura 4 se muestra el tungsteno en contactos y en vías. Las pistas de interconexión están formadas por aluminio con un ligero dopado de cobre para mejorar la resistencia a electromigración. Se ha introducido titanio (Ti) para conseguir una baja resistencia de contacto al silicio, que sea reproducible, y también entre el aluminio

y el tungsteno. El nitruro de titanio (TiN) sirve como barrera para evitar reacciones no deseadas y también como capa anti-reflejante para facilitar el proceso de grabado del metal. Se puede observar la situación de estas capas en la sección transversal mediante microscopio electrónico en la Figura 4; el apilamiento metálico consigue una densidad de corriente alta a través de las pistas muy estrechas de los procesos submicra.

Las capacidades inherentes a las interconexiones se comportan como cargas para las puertas lógicas y ralentizan el chip. La capacidad entra pistas metálicas puede mantenerse pequeña engrosando el óxido inter-metálico; sin embargo aumenta la complejidad del proceso. Las capacidades inter-metálicas aumentan drásticamente en las tecnologías submicra. Esto es una consecuencia inevitable de los menores espaciados causados por la reducción de dimensiones de las reglas de diseño. Se está realizando una intensa investigación para identificar nuevos materiales para aislantes entre metales con una menor constante dieléctrica. Se están comparando óxidos diferentes y nuevos materiales orgánicos. Se introducirán nuevos dieléctricos entre metales con la nueva generación de procesos de 0,25 μm.

Con la ayuda de nuevas herramientas CAD se puede limitar la disminución de la velocidad de un chip causada por las capacidades de interconexión. Esto se realiza identificando los caminos críticos en velocidad y re-optimizando el trazado. Vale la pena destacar que la disminución de las capacidades no sólo aumenta la velocidad sino que disminuye el consumo dinámico de potencia

Tabla 1 - Características y prestaciones de la familia de procesos CMOS de Alcatel Mietec

	C 25 M	C 15 M	C 12 M	C 07 M	C 05 M	C 035 M	C 030 M	C 025 M	C 018 M	C 012 M
COMIENZO DE PRODUCCIÓN (AÑO)	1983	1986	1989	1992	1995	1997	1999	2001	2004	2007
LONGITUD DE PUERTA (μm)	2,5	1,5	1,2	0,7	0,5	0,35	0,3	0,25	0,18	0,12
NUMERO DE PASOS FOTOLITOGRAFICOS	9	11	12	13	16	18	18	21	21	23
NUMERO DE CAPAS DE METAL	1 (2)	2	2	2 (3)	3	4 (3,5)	4 (5)	5	5 (6)	6
ESPOSOR DE PUERTA (nm)	42,5	33	22,5	17	10	7	6	5,2	4	3,2
DENSIDAD DE PUERTAS (kPuertas/mm <sup>2</sup> )	0,2	0,45	0,9	2	5 <sup>4</sup>	10	15	20	40	80
VOLTAJE DE ALIMENTACION (V)	5	5	5	5	3,3	3,3	2,5	2,5	1,5	1,5
TPD INV-SIN CARGA (ps)	1300	580	350	150	90	55	40	28	22	12
POTENCIA DINAMICA (μW/Puerta.-MHz)	9	5,8	4,5	3	0,9	0,6	0,28	0,22	0,06	0,04

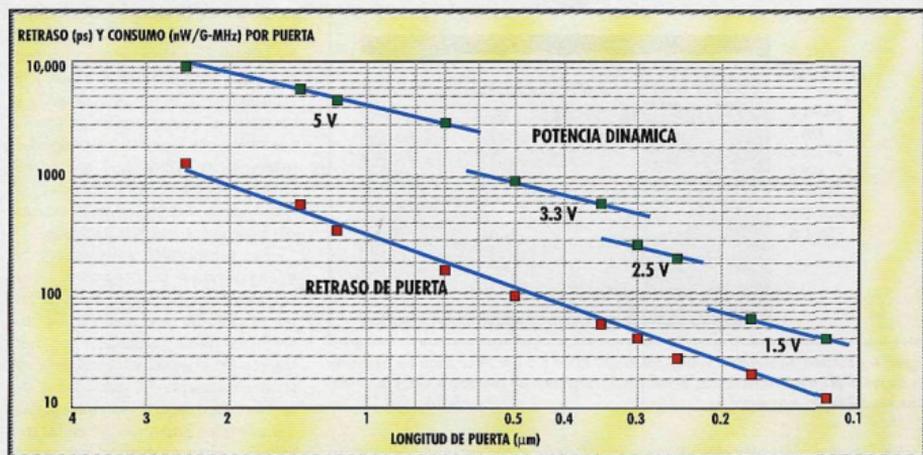


Figura 5 - Ilustración del decreciente retardo de puerta y del consumo de puerta en función de la reducción de la dimensión característica

## Evolución de las prestaciones

### CMOS digital

En la Tabla 1 se percibe claramente el constante crecimiento de las prestaciones de la tecnología CMOS. Se considerarán tres parámetros para medir las prestaciones: la densidad de puertas, la velocidad y el consumo de potencia. El número de pasos fotolitográficos en el proceso así como el número de niveles de metal son considerados como indicativo del incremento de complejidad del proceso.

El número de células lógicas básicas por unidad de área representa la figura de mérito de la densidad de puertas. Los pocos cientos de puertas por  $\text{mm}^2$  de hace quince años se han convertido en los 10 kpuertas/ $\text{mm}^2$  para un proceso de  $0,35 \mu\text{m}$  al estado del arte. Se prevén densidades de 80 kpuertas/ $\text{mm}^2$  para la tecnología de  $0,12 \mu\text{m}$ . Las células SRAM (memoria RAM estática) integradas en la lógica pueden alcanzar incluso mayores densidades. El retardo por puerta para un inversor sin carga es una medida de la velocidad del chip. Su evolución se representa en la Figura 5. La tecnología de  $0,5 \mu\text{m}$  fue la primera en romper la barrera de los 100 ps. Se espera un retardo de puerta del orden de los 10 ps

en una década. El retardo extra causado por la carga de puertas subsiguientes no está decreciendo con el mismo factor. Es especialmente preocupante el incremento de la capacidad de interconexión, tal como se ha mencionado anteriormente. Se van a necesitar mejoras en el proceso y en los diseños para contrarrestar el incremento de esta capacidad.

La tecnología CMOS se caracteriza porque su consumo estático de potencia es extremadamente pequeño. Sin embargo, el consumo dinámico de potencia para chips grandes no es en absoluto despreciable. La potencia consumida por puerta lógica básica a una frecuencia de conmutación de un MHz es la referencia para el consumo de potencia. Este valor también ha decrecido de forma significativa con cada nueva generación de proceso. La capacidad de carga ha decrecido debido a la reducción de tamaño. La carga a conmutar todavía se ha reducido más debido a la bajada de la tensión de alimentación desde 5 V a 3,3 V, a 2,5 V, y por debajo de los 2 V en la próxima década. En la Figura 5 se muestra la disminución de la potencia dinámica por puerta para las diferentes generaciones de tecnología. Es obvio el decrecimiento escalonado del consumo de potencia a medida que desciende la tensión de ali-

mentación. En los últimos años, se ha realizado un gran progreso en nuevos conceptos de diseño que limitan el consumo de potencia.

### Módulos opcionales

Hasta el momento se ha debatido la evolución de la tecnología CMOS digital. Incluso en esta era de tecnología digital, muchos sistemas de telecomunicación necesitan chips analógicos para su acceso. Es el caso de la telefonía tradicional (codec de línea), RDSI (interfases-U y S), ADSL (línea de abonado digital asimétrico), chip de modem para línea telefónica, etapa de entrada para GSM y DECT, etc. A fin de permitir la debida integración, estos chips analógico-digitales con señales mixtas contienen normalmente un gran número de puertas digitales, SRAM integrada y un área menor asignada a los chips analógicos. Por ello, se ha incorporado el procedimiento de añadir módulos opcionales al proceso lógico central. Las necesarias etapas adicionales de proceso no pueden alterar ni las reglas de diseño ni las características eléctricas de los dispositivos lógicos.

Los dispositivos analógicos adicionales consisten en condensadores linea-

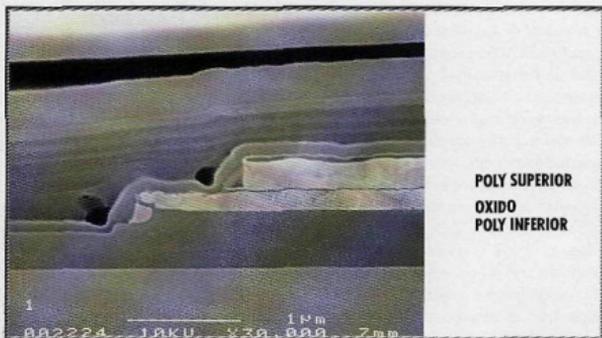


Figura 6 - Fotografía de una sección transversal a través de un condensador de doble polisilicio procesado en CMOS de 0,5 µm

les y en resistencias de polisilicio. En el proceso de 0,5 µm se utiliza un condensador de doble polisilicio con óxido como dieléctrico. El electrodo inferior requiere una capa extra: el electrodo superior usa la capa de polisilicio que se utiliza para el terminal de puerta. Esta estructura tiene una capacidad de 1,1 fF/µm<sup>2</sup> y un factor de linealidad en el voltaje mejor que 50 ppm/V. En la Figura 6 se muestra una sección transversal de un condensador de doble polisilicio en CMOS de 0,5 µm.

Se utiliza una máscara de exclusión de salicuro y una implantación extra para proporcionar resistencias de polisilicio que cubren el rango de 100 a 1000 Ω/cuadrado. La resistencia de 100 Ω/cuadrado tiene un coeficiente positivo de temperatura mientras que la resistencia de 1000 Ω/cuadrado tiene un coeficiente negativo de temperatura. Esta característica se utiliza a menudo por los diseñadores para minimizar la variación con la temperatura de sus chips. Un modelado completo y preciso de los dispositivos es vital para el diseño analógico. Se proporcionan parámetros que describen los coeficientes de tensión y temperatura de las resistencias y de los condensadores. Otro modelo esencial cuantifica el factor de relación entre transistores, resistencias y condensadores. Debido a que el factor de relación se basa en una variación estadística, se necesitan una gran cantidad de medidas y de toma de datos para cal-

cular los parámetros del modelo. Está en marcha una exhaustiva investigación sobre el modelo del transistor. Se necesita modelar con gran precisión otros parámetros tales como la resistencia de salida y cubrir un mayor rango de polarizaciones que en el diseño digital. El proceso CMOS de 0,5 µm con opciones analógicas ofrece la oportunidad ideal para integrar sistemas en numerosas aplicaciones de telecomunicación, electrónica de automoción y productos de consumo.

El SLIC (circuito de interfaz de línea de abonado), u otras aplicaciones de sistemas industriales, requiere una alta tensión. La tecnología DBIMOS utiliza una anchura de pista de 2,5 µm e incluye bipolar y DMOS capaces de operar a 80 V y a 100 V, respectivamente. Esta tecnología comparte muchas etapas de proceso con el proceso CMOS de 2,5 µm. Sin embargo, la arquitectura está condicionada por los dispositivos de alto voltaje. La recientemente introducida tecnología I2T (tecnología de interfaz inteligente) parte del proceso CMOS de 0,7 µm. Los dispositivos de alto voltaje de 100 V se incorporan de forma modular, lo que permite la reutilización de todos los chips digitales y células diseñadas en lógica de 5 V o en procesos para señales mixtas, a la vez que presenta el potencial de interfaz de alto voltaje. Esta técnica facilita la integración de sistemas para otra gama de aplicaciones.

## Implicaciones en las aplicaciones de telecomunicaciones

### Productos de telecomunicación con sistemas en un sólo chip

La introducción de nuevas etapas en los procesos ha estado siempre dirigida por la tecnología DRAM. Fueron los primeros en beneficiarse de la menor anchura de las pistas en sus productos. Una vez que la tecnología estaba disponible, las aplicaciones de ordenadores fueron las primeras en utilizarlas en productos lógicos como los microprocesadores. Esta situación ha cambiado en los últimos años. La tecnología de las memorias sigue todavía impulsando la reducción en la anchura de las pistas, pero los dos o tres niveles de metalización fueron introducidos en primer lugar en los procesos lógicos; éstos están ahora llevando a los cuatro o cinco niveles de interconexión para la generación de 0,35 µm. El proceso de planarización CMP se ha desarrollado, en primer lugar, en los procesos lógicos con metal multinivel. El mercado de los microprocesadores es todavía un receptor adelantado de los procesos lógicos; también los chips diseñados para aplicaciones de telecomunicación han impulsado estos procesos. El conjunto de chips del GSM ha introducido rápidamente los procesos de submicra profunda para obtener una integración máxima y un ahorro de superficie, y se ha convertido en el impulsor de la tecnología de baja potencia y de bajo consumo, y de las técnicas de diseño de chips. El conjunto de chips del ATM (modo de transferencia asíncrono) necesitó de estructuras de entrada/salida de alta velocidad, como 622 Mbit/s. Los chips del SDH-SONET (jerarquía digital síncrona-red óptica síncrona) se utilizan en el transporte de información a alta velocidad. ATM y SDH tienen similares requisitos: ambos necesitan áreas más reducidas y menores consumos.

Se puede ilustrar la integración de sistemas en telecomunicación con muchos ejemplos de chips introducidos por Alcatel. El codec del Alcatel 1000 S12 fue el primero realizado en CMOS de 3 µm con señal mixta. Fue seguido por la integración de cuatro codecs en un único chip CMOS de 0,7 µm, dando como resul-

tado una significativa reducción en el coste. La **Figura 7** muestra una fotografía de un chip que contiene el control y el proceso digital de señal para ocho líneas telefónicas de abonado. Fue el primer gran chip de telecomunicación procesado por Alcatel Mietec en CMOS de 0,5  $\mu\text{m}$ .

El primer conjunto de chips GSM de Alcatel producido fue realizado con siete ASICs en CMOS y un microprocesador extra para el proceso y control de la señal en banda base. Antes de finales de 1996, la misma funcionalidad además de otras facilidades extras estará disponible en sólo dos ASICs en CMOS. Aparte del gran ahorro en superficie, peso y montaje, se reducirá drásticamente el consumo de potencia.

La microelectrónica es una tecnología que posibilita nuevos servicios de telecomunicación. La RDSI cambió la anchura de banda de los sistemas de telefonía clásica de 3 kHz a 144 kbit/s. Nuevas técnicas de codificación y de modula-

ción han mejorado, de nuevo, el límite de la velocidad de los datos en un orden de magnitud. El ADSL proporciona una velocidad de transmisión de varios Mbit/s a las instalaciones del abonado y un canal de retorno de varios cientos de kbit/s. Esto sólo es posible mediante técnicas de modulación y codificación muy sofisticadas. Estas técnicas requieren una enorme capacidad de proceso a ambos lados de la red. La tecnología CMOS en la profunda submicra y los métodos de diseño al estado del arte permiten que estas funciones complejas se incorporen en dos chips. Esto es absolutamente necesario para hacerlo atractivo y económico a los operadores de telecomunicación y a los posibles clientes. En la **Figura 8** se muestra una fotografía de la etapa de acceso analógico ADSL.

Nuevos conceptos tales como DHN (red doméstica digital) y VDSL (línea de abonado digital de muy alta velocidad) permitirán incluso una mayor velocidad de transmisión de datos sobre el par de

hilos de cobre. Estos chips están todavía en fase de definición.

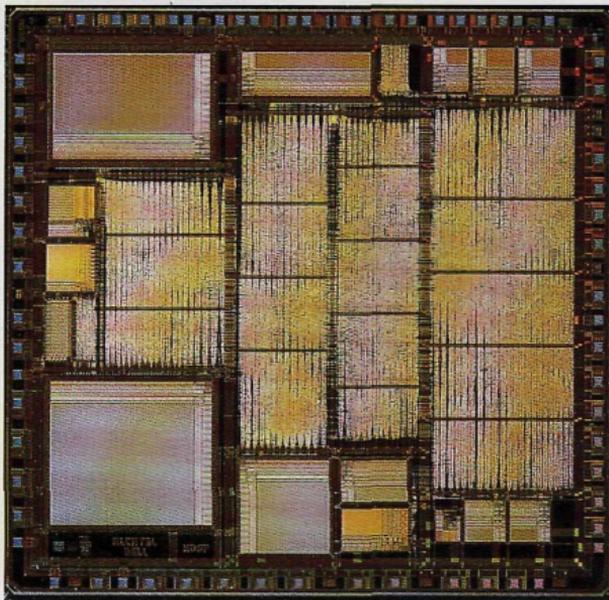
Un ejemplo lo constituye el ADSL; innovaciones similares están apareciendo en telefonía por cable, módems y en las "cajas negras" de vídeo. Un aparato telefónico multimedia que incluye videoteléfono, transmisión de datos y acceso a Internet es un posible futuro producto. Los pocos chips que realizarán estas funciones incorporarán cada uno varios millones de puertas.

#### **Cooperación usuario-suministrador en Alcatel para nuevos chips**

Una estrecha cooperación con los diferentes centros de diseño de Alcatel proporciona una buena visión de las futuras necesidades. La CMOS es una tecnología genérica ofrecida por muchos suministradores en todo el mundo, pero el diseño a la medida de la aplicación es una tendencia actual. Una ligera reducción en el voltaje umbral del transistor puede representar un tremendo beneficio en aplicaciones de bajo voltaje tales como el GSM y el DECT. La disponibilidad de células específicas tales como interfaces a 622 Mbit/s o un núcleo DSP optimizado mejorarán la eficiencia del diseño y la tasa de éxitos en la primera integración. Actualmente ya se necesita una colaboración entre los centros de diseño y los ingenieros de tecnología en una fase temprana del desarrollo a fin de fijar las reglas de diseño. Se deben tener en cuenta los requisitos de escalamiento y de reutilización del diseño.

La selección y caracterización de encapsulados es otro tema para una estrecha colaboración. Debido al creciente número de terminales, el coste del encapsulado se está convirtiendo en una parte substancial del coste del chip final. La inductancia y la capacidad del encapsulado tienen una influencia decisiva en la velocidad de entrada/salida al chip y en la diafonía de las señales. Para garantizar la fiabilidad del sistema, deben comprenderse todas las interacciones entre las capas en el silicio, el encapsulado del chip y el proceso de ensamblaje de la placa. Será aun más importante con los nuevos tipos de encapsulado tales como CSP (encapsulado a escala del chip) o el

**Figura 7 - Fotografía de un chip digital en CMOS de 0,5  $\mu\text{m}$ . La aplicación es un controlador y un procesador digital de señal para 8 líneas telefónicas de abonado**



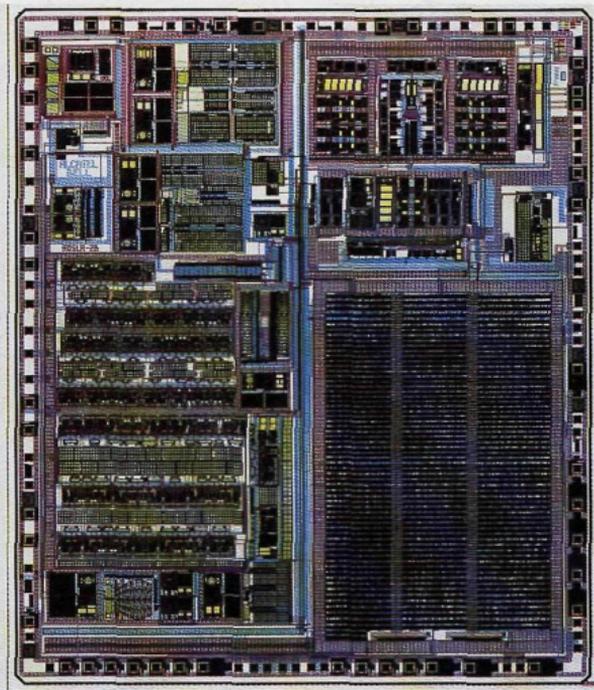


Figura 8 - Fotografía de un ADSL analógico de entrada en un sólo chip

montaje de chips sin encapsular sobre la placa de circuito impreso.

La experiencia en sistemas en los centros de diseño de Alcatel permite el diseño de un sistema integrado sobre un chip. Las pruebas del chip y la generación de un eficaz programa de pruebas exigen también la comprensión del sistema. Este intercambio de información crítica es posible entre socios con una antigua relación.

#### Desarrollo en común

La colaboración bilateral usuario-suministrador reúne las experiencias necesarias para crear un sistema sobre un chip. Se desarrollan nuevas etapas de proceso en colaboración con suministradores de equipos. La colaboración entre diferentes compañías y Centros de Investigación

en el marco de los programas europeos acelera el desarrollo de nuevas tecnologías y ahorra en recursos propios. Alcatel Mietec es un activo participante en proyectos conjuntos de investigación dentro del marco de Esprit o JESSI. Podemos destacar algunos programas: Desarrollo del proceso central digital de 0,35  $\mu\text{m}$  integrado en SHAPE (proceso CMOS por debajo de la media micra para usuarios europeos, Esprit 20763/JESSI T27); módulos adicionales analógicos y de baja potencia de 0,5  $\mu\text{m}$  y de 0,35  $\mu\text{m}$  que se desarrollan y caracterizan en JESSI T26; en JESSI T22, memorias integradas, se están investigando módulos SRAM integrados de muy alta densidad; se están evaluando conjuntamente en proyectos europeos como el Chippac nuevos conceptos de encapsulado como CSP y KGD (circuitos buenos identificados); se están

definiendo o realizando chips innovadores dentro de marcos europeos como OMI (iniciativa de microprocesador abierto) o como proyectos de aplicación en JESSI.

#### Conclusiones

Las dimensiones de los transistores se ha ido reduciendo a un ritmo constante a lo largo de un largo periodo de tiempo, como si obedeciera a una ley física. El aumento resultante en densidad de puertas y en prestaciones de los chips ha sido fenomenal. No se ven obstáculos técnicos que puedan frenar esta tendencia en los próximos 10 a 15 años. Nuevos procesos y técnicas de diseño posibilitarán la realización de sistemas completos en un sólo chip para una gran variedad de aplicaciones. Esto da oportunidades para que Alcatel cree nuevos productos con características atractivas y bajo coste para los clientes.

#### Reconocimientos

El autor desea agradecer al departamento de Ingeniería de la Tecnología de Alcatel Mietec por la esencial información y fotografías suministradas.

**Edgard Laes** es director de Estrategia Tecnológica en Alcatel Mietec, Oudenaarde, Bélgica.

# Conmutación de paquetes y frame relay en una red de banda ancha

L. Jenkins

Las técnicas de conmutación de paquetes (X.25) y de frame relay (FR) juegan un papel vital en el progreso de las redes actuales hacia la banda ancha

## Introducción

Se suele asumir, aunque de manera errónea, que el ATM (modo de transferencia asíncrono) hace obsoleta la necesidad de técnicas de conmutación de paquetes y de frame relay en las redes de área extendida. Sin embargo, estas dos técnicas continuarán teniendo un papel vital en las redes de banda ancha. La conmutación de paquetes (X.25) y el frame relay ofrecen algunas facilidades que no se encuentran en el ATM, y que se complementan en gran medida con las características del ATM.

En el caso del frame relay, estas diferencias están básicamente en el uso de tramas de longitud variable, mientras que en ATM se emplean celdas de longitud fija. Como resultado de esto, el frame relay requiere una menor tara, por lo que emplea de manera más eficaz las facilidades de la transmisión de acceso en las aplicaciones de datos. Además, como la mayoría de los CPE (equipos de abonado tales como enrutadores, ordenadores de comunicaciones, etc.) de datos también utilizan tramas de longitud variable, el coste para adoptar un interfaz de frame relay es actualmente menor que el equivalente CPE de ATM.

Además, con los recientes desarrollos en el área de voz en el frame relay, éste puede enfrentarse por algún tiempo a la necesidad de consolidación de las redes multimedia. El ATM será viable, pero en muchos

casos puede no ser la solución "final" de muchas redes actuales. Esto se demuestra frecuentemente al hacer un estudio de costes.

Por estas razones, el frame relay no sólo es ideal en el transporte de datos en LAN (red de área local) y en SNA (arquitectura de red de sistemas), sino que lo es también en la consolidación de múltiples redes de datos cuando no se requieren velocidades de banda ancha.

## El caso de la conmutación de paquetes

La conmutación de paquetes ofrece un conjunto de facilidades que difieren de las del ATM ó de las del frame relay. Entre estas se encuentran la conversión de protocolos, la tolerancia de la calidad de transmisión, el soporte de dispositivos de baja velocidad ó no inteligentes, la emulación de protocolos, y la correspondencia de topologías lógicas a físicas. La ubicuidad del X.25 y su tolerancia de calidad de transmisión, en particular, hacen del X.25 una técnica ideal para aplicaciones de datos multinacionales.

## X.25 y frame relay como complementos del ATM

La eficacia del frame relay y las facilidades de valor añadido del X.25 se pueden utilizar para complementar

las capacidades de alta velocidad y multimedia del ATM. El X.25 de alta velocidad (hasta 2 Mbit/s) y/o el frame relay pueden utilizarse para cumplir requisitos de datos como un paso intermedio hacia la integración total y hacia a las más altas velocidades ofrecidas por el ATM, las cuales pueden no ser necesarias durante algún tiempo. Con el tiempo, los dispositivos de X.25 y frame relay pueden llevarse a los bordes de la red de banda ancha, suministrando un acceso al ATM de alto valor añadido, eficaz y rentable sin impactar en el CPE (hardware o software). La red de interconexión del ATM consolida estos datos con otros tipos de tráfico y suministra transporte de área extendida de alta velocidad.

## El entorno actual de las redes corporativas

El entorno de las redes corporativas de hoy en día puede estar formado en realidad por tres redes independientes. La red tradicional de datos existente se caracteriza por una topología en estrella terminal-a-host propietaria, utilizando protocolos familiares tales como SNA, X.25 y asíncronos. Las velocidades típicas de los terminales van de 2,4 a 64 kbit/s, mientras que las velocidades en el host pueden alcanzar los 2 Mbit/s (Figura 1).

## El entorno LAN

En contraste, un entorno típico LAN tiene diferentes topologías, márgenes de velocidades y conjuntos de protocolos. Aunque las topologías en

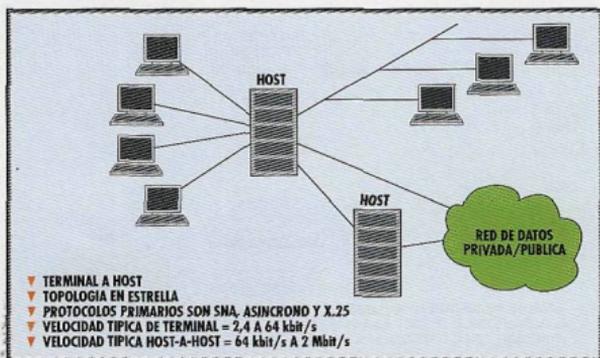


Figura 1 - Entorno de datos existente

estrella siguen siendo las comunes en el interconexión de las LAN, la tendencia va inequívocamente hacia topologías en malla o parcialmente malladas. El protocolo predominante, TCP/IP (*transmission control protocol/internet protocol*), es totalmente diferente de los protocolos de datos tradicionales, ya que es por naturaleza de datagramas. La velocidad en las LANs puede ir de 4 a 100 Mbit/s, interconectándose a velocidades por debajo de 64 kbit/s altamente indeseables (Figura 2).

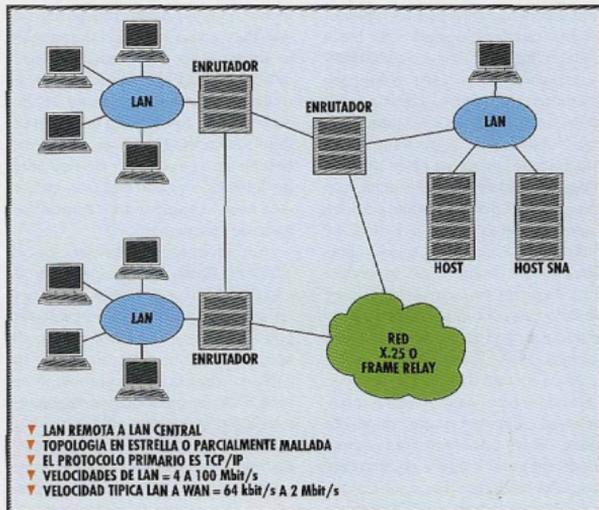
**Redes corporativas de multiplexores T1/E1**

Junto con los dos anteriores entornos de red tan contrastantes, la mayoría de las empresas actuales han desplegado también redes de multiplexores T1/E1 privadas para transmitir tráfico de voz y de vídeo (junto con algunos datos) en sinergia con servicios de líneas públicas alquiladas, RTPC y RDSI. Estas redes son, en su topología, totalmente malladas e insensibles a los protocolos. Suelen usarse velocidades de voz de 9,6 a 64 kbit/s por canal, dependiendo del grado de compresión. El vídeo se transporta igualmente en un amplio margen de velocidades: de 64 a 768 kbit/s (Figura 3).

**Limitaciones en los escenarios actuales de conectividad**

El planificador de una red corporativa se enfrenta a varias limitaciones importantes en este escenario. Estas limitaciones son debidas al crecimiento natural de la disparidad de topologías, protocolos y velocidades

Figura 2 - Entorno de LAN existente



que pueda soportar. La limitación más básica es la falta de integración real del tráfico sobre las líneas comunes (los multiplexores T1/E1 suministran un nivel muy rudimentario de integración, hasta el punto que tanto el coste como el rendimiento están altamente comprometidos). El resultado es el elevado coste de las tres diferentes infraestructuras de transmisión, el uso poco eficiente de un ancho de banda de coste elevado, y los costes añadidos asociados a los recursos de operación de red que se necesitan para operar tres redes en lugar de una.

**Soporte de nuevas aplicaciones**

También es verdad que ninguna de las redes existentes está particularmente bien adaptada para soportar nuevas aplicaciones tales como la informática distribuida de grupos de trabajo, las imágenes (medicina, finanzas, ejército/policía, gobierno, etc.) y la videoconferencia. Todas estas aplicaciones tienen en común

la necesidad de transmitir grandes cantidades de datos en tiempo real, que llevan a un consumo voraz del ancho de banda, que no se necesita de una forma continuada sino a ráfagas. Una red que soporte tales aplicaciones debe tener por ello la capacidad para entregar anchos de banda variables a demanda, y en grandes cantidades para que los retardos sean tolerables.

### La elección de tres técnicas avanzadas de comunicaciones

Aunque el lector puede suponer que sólo las tecnologías de banda ancha como el ATM pueden ser la respuesta a lo anterior, existen de hecho tres técnicas avanzadas de comunicación que lo pueden hacer. El ATM es seguramente un elemento importante en la solución, pero el X.25 de alta velocidad y el frame relay son otras dos técnicas que pueden jugar papeles importantes.

### X.25

El X.25 de alta velocidad es el protocolo ubicuo que nos es más familiar, suministrando velocidades de hasta 2 Mbit/s (E1). El X.25 ha estado tradicionalmente disponible sólo para velocidades de hasta 64 kbit/s tanto en los hosts como en los conmutadores. No obstante, la reciente introducción de procesadores de una mayor velocidad en los elementos de conmutación ha permitido que las tradicionales ventajas del X.25 se realicen a velocidades mucho más altas. Estas ventajas, no lo olvidemos, incluyen capacidades de valor añadido tales como la conversión de protocolos y el control de accesos. Además, el X.25 es tolerante a los defectos de una diversidad de facilidades de transmisión; puede implantarse en la mayor parte, si no en todas, de las infraestructuras actuales de cable de cobre y de microondas. Esta característica significa que la necesidad de transporte de datos a

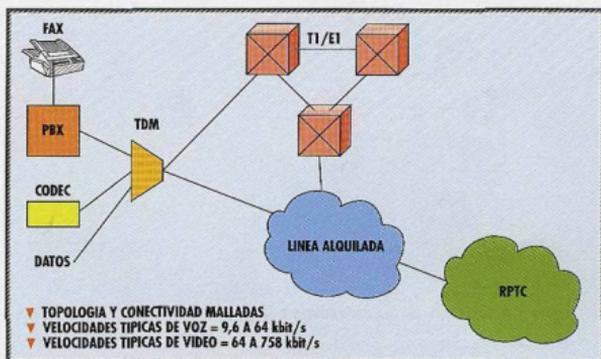


Figura 3 - Entorno de voz/video existente

alta velocidad no se tiene que limitar únicamente a aquellas áreas donde se haya desplegado una infraestructura de fibra óptica pura.

### Frame relay

El frame relay puede ser considerado como un "X.25 racionalizado", aunque en muchos aspectos es más parecido al ATM que al X.25, especialmente en que pronto transportará la voz. Pero como el X.25, el frame relay es un estándar de interfaz que permite una muy alta eficacia en el reparto del ancho de banda en los accesos y en los enlaces de la red de interconexión. Como el X.25 está basado en el concepto de unidades de datos de longitud variable, que en este caso se denominan "tramas" en lugar de "paquetes".

Sin embargo, a diferencia del X.25, el frame relay opera en la capa 2 del OSI, y de hecho no lo hace en las capas más altas de cualquier pila de protocolos. Esto, dentro de una red de frame relay, lo realiza un CPE, que podría ser un enrutador, un host SNA, un conmutador de paquetes X.25 o incluso un FRAD (ensamblador/desensamblador de tramas) de voz. En cualquier caso, el frame relay se utiliza allí donde la inteligencia de los puntos finales elimina la

necesidad de inteligencia dentro de la red. Esta racionalización del proceso de red mejora su rendimiento, especialmente en los retardos, en un orden de magnitud superior al del X.25. El frame relay puede utilizarse con velocidades de hasta 45 Mbit/s, aunque en las implementaciones actuales sólo se dispone de velocidades de hasta 2 Mbit/s. Hay que hacer notar que el frame relay depende de facilidades de transmisión de alta calidad, ya que no tiene una capacidad de corrección de errores como el X.25.

### Modo de transferencia asincrónico (ATM)

El ATM es básicamente diferente tanto del X.25 como del frame relay ya que se basa en una unidad de transmisión llamada "celda". Una celda tiene una longitud fija de 48 octetos de información de usuario, más 5 octetos de tara. El método de celdas de longitud fija permite al ATM adaptarse por igual a aplicaciones de datos, de voz, de vídeo ó una combinación de ellas (multimedia). Además, el ATM es una tecnología cuya potencia hace posible la obtención de velocidades de transmisión que no se podían lograr anteriormente. Por ejemplo, el ATM puede

dirigir fácilmente interfaces de hasta 622 Mbit/s y, en el futuro, se dispondrá de velocidades aun mayores.

Esta combinación de velocidad y flexibilidad lleva a una nueva ventaja del ATM, consistente en que se puede desplegar con igual éxito tanto en un edificio, como en un campus universitario ó en una WAN (red de área extendida). Así, es posible construir una red homogénea entre un puesto de trabajo y otro remoto, abarcando a todo tipo de tráfico. No obstante, como veremos más adelante, el ATM puede no ser la técnica óptima para todas las aplicaciones; en algunas serán más adecuadas o X.25 de alta velocidad o frame relay. Para comprender el porqué, se necesita una posterior comparación entre técnicas.

#### **Implicaciones de las celdas de longitud fija del ATM**

Como el frame relay, el ATM requiere facilidades de transmisión de alta calidad. Pero el ATM es, a diferencia del frame relay, para velocidades de 34 Mbit/s ó superiores, más eficiente en ancho de banda. La razón de ello no es siempre bien comprendida y, por tanto, requiere nuevas investigaciones. Aunque es bien conocido que el ATM utiliza celdas de longitud fija, las derivaciones reales de este hecho son frecuentemente mal interpretadas. Longitud fija significa que cada celda será siempre exactamente de la misma longitud - en este caso, 53 octetos. En el caso de datos, 48 octetos se asignan a los datos de usuario (en el caso de la voz, se requiere un octeto extra de tara para propósitos de adaptación, con lo que queda una carga útil de 47 octetos).

Con ello, uno debe razonablemente deducir que la tara del ATM es de 5 sobre 53 octetos, es decir un 9,4%. Esto es seguramente un aceptable nivel de tara, dada la extraordinaria potencia y flexibilidad del ATM. Pero, de hecho, la tara del ATM sólo alcanza estas condiciones óptimas allí donde el tráfico entrante está for-

mado por tramas de tamaño cercano a los 48 octetos. En la práctica, el tamaño típico de trama para la mayoría de las aplicaciones puede ser bien 64 octetos, bien el tamaño estándar de la trama de Ethernet, 1518 octetos. En estas condiciones, la tara del ATM puede variar entre el 12% y un valor tan alto como el 66%. En contraste, la tara del frame relay varía en iguales condiciones entre el 0,3% y sólo el 8%.

#### **Ventajas de las técnicas de modo trama ó paquete**

El análisis anterior indica que una tecnología de modo trama ó paquete puede ser la más adecuada en aplicaciones en donde la capacidad tiene mucha demanda, así como cuando se utilizan facilidades de transmisión de banda ampliada en lugar de facilidades de transmisión de banda ancha. En otras circunstancias, la elevada tara del ATM se mitiga con las altas velocidades que se pueden alcanzar, y por la capacidad para soportar aplicaciones multimedia en tiempo real, tanto localmente como en área extendida.

#### **Cualidades relativas de las tres técnicas**

Ya debería estar claro que cada una de las tres técnicas tiene su propio conjunto de características. El X.25 se distingue por su alto nivel de facilidades de valor añadido, su despliegue en cualquier sitio, su tolerancia a la calidad de transmisión y su soporte de baja velocidad. El frame relay puede enorgullecerse de poseer facilidades de valor añadido tales como las capacidades de conmutación con bajo retardo y a alta velocidad y de voz, pero no está tan ampliamente desplegado ó no es tan insensible a la calidad de transmisión como el X.25. Al igual que el frame relay, el ATM se puede contemplar como una tecnología de pequeño valor añadido, siendo igualmente sensible a la calidad de trans-

misión. Sin embargo, sus celdas de longitud fija lo hacen especialmente capaz para manejar velocidades muy grandes y una amplia variedad de tipos de tráfico, lo cual es una componente de un valor añadido muy alto. Pero, aún tardará un tiempo en llegar.

#### **Ventajas del X.25**

Con estas características se deduce que cada técnica será óptima para un conjunto específico de aplicaciones. El X.25 de alta velocidad, por ejemplo, es el más adecuado para aplicaciones interactivas terminal-a-hosts, procesos de transacciones, situaciones en las que se requiere conversión de protocolo, aplicaciones multinacionales, situaciones de alta seguridad y en zonas con pobres infraestructuras en transmisión. El frame relay es más adecuado en la interconexión de las LAN, en la transmisión SNA, en el transporte de ficheros de imagen, en la consolidación de redes de datos y, como se verá crecientemente, en un protocolo viable de transmisión de la voz.

#### **Aplicaciones y limitaciones del ATM: complementariedad con el frame relay**

El ATM tiene su propio conjunto de aplicaciones ideales. Es óptimo en aplicaciones de conectividad en campus universitarios y en aplicaciones multimedia. Puede transportar datos de X.25 y de frame relay, así como soportar voz, vídeo a demanda y transferencia de ficheros a alta velocidad. Su flexibilidad y velocidad lo hacen ideal para redes de interconexión integradas tanto de empresas como de operadores públicos.

Aunque las tres técnicas son complementarias, el frame relay y el ATM lo son en especial. Por ejemplo, donde se necesite un acceso de datos a una red de interconexión ATM, pero no se requieran ó no se puedan justificar económicamente

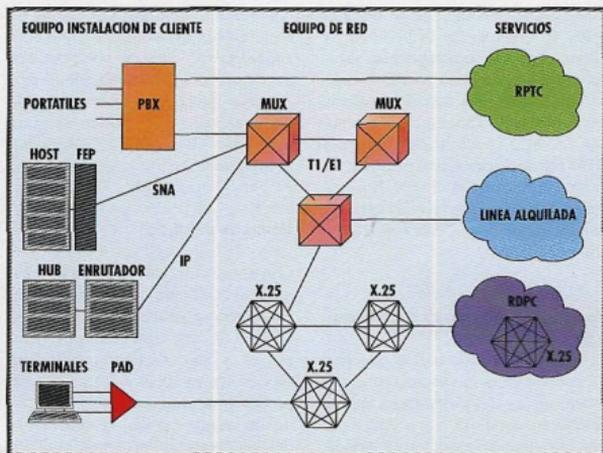


Figura 4 - Fase 1, integración mínima

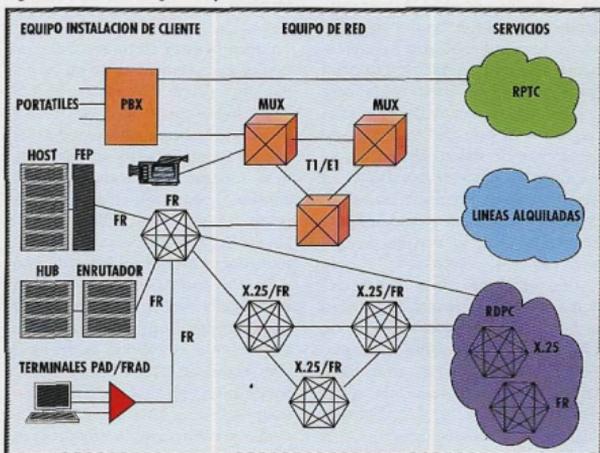
velocidades de banda ancha, el frame relay es un medio ideal para suministrar dicho acceso. Con esto se elimina el considerable coste asociado al equipo CPE de ATM, mientras que realmente se mejora el rendimiento debido a la mayor eficiencia del frame relay. Se dispone virtualmente de interfaces de frame relay para cualquier enrutador y dispositivo SNA del mercado, y normalmente a un precio bajo. Además, los estándares que cubren la red FR/ATM y el interfuncionamiento de servicio se han generado conjuntamente entre los foros de frame relay y ATM, asegurando así la eficacia del escenario.

Como puede verse, el ATM no es la única tecnología con un papel importante en la red de banda ancha. De hecho, el ATM no puede resolver todos las necesidades típicas de interfuncionamiento de las empresas. Existen áreas donde se puede utilizar el ATM, pero no es técnicamente la solución más elegante. Así, es probable que una empresa encuentre que requiere dos, e incluso las tres, técnicas para cumplir mejor sus requerimientos.

**Papel de las tramas y de los paquetes en la transición a redes de banda ancha**

Un campo en el cual las técnicas de tramas y de paquetes tienen un sitio en las redes de banda ancha es el de

Figura 5 - Fase 2, integración parcial



la transición a ellas. Será rara la empresa u operador público que unilateralmente pase de una técnica a otra de la noche a la mañana. En su lugar, se hará una transición gradual, y tanto el X.25 como el frame relay jugarán un importante papel en esta transición.

Podemos imaginar una empresa típica con un entorno de red como el descrito al comienzo de este artículo (Figura 4). Su primer paso hacia el despliegue de la banda ancha bien podría ser el consolidar sus redes de datos (SNA, X.25 y LAN) sobre una red de interconexión de frame relay, utilizando concentradores CPE de frame relay (Figura 5). El siguiente sería mantener el CPE de frame relay en el límite de la red, pero tener estos concentradores alimentados en una red de interconexión de ATM (Figura 6). Los PBX y los codec de vídeo de la empresa podrían acceder o bien directamente a los servicios públicos, o bien a la red de interconexión del ATM, eliminando de esta forma la necesidad de una red de multiplexores T1/E1.

Como paso final, que quizás no podría necesitarse nunca, el concentrador CPE de frame relay y las mis-

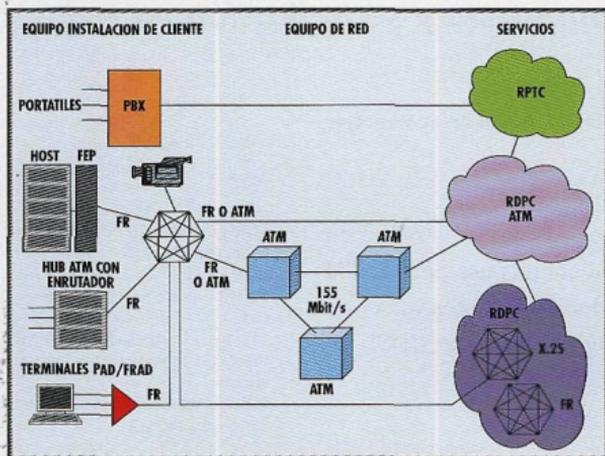


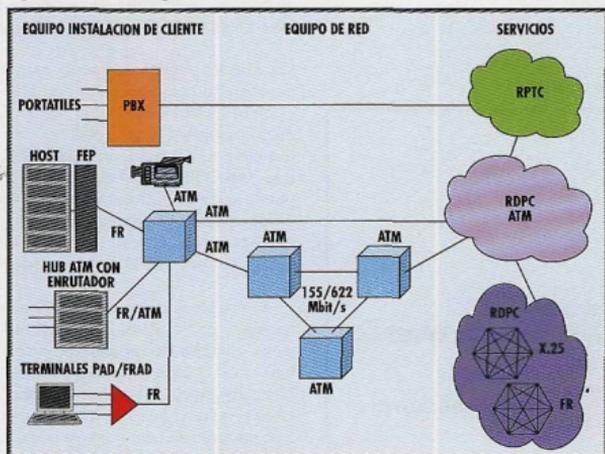
Figura 6 - Fase 3, introducción del ATM

mas LAN podrían ser actualizadas a ATM (Figura 7). Con todo ello, podría ser factible que la empresa migrase de forma atrayente a ATM a lo largo de varios años con un mínimo de interrupción en las aplicaciones y equipos existentes. Esto se hace en gran parte posible por la pre-

sencia del X.25 de alta velocidad y del frame relay.

También los operadores públicos querrán evolucionar gradualmente hacia la banda ancha. El primer paso será complementar las redes de datos públicas existentes basadas en X.25 con servicios de frame relay

Figura 7 - Fase 4, integración total



(Figura 5). Esto permitirá que sus servicios tomen parte en la consolidación de datos, que es el primer paso hacia la total integración del tráfico. A continuación, los servicios ATM se ofrecerán en primer lugar a las aplicaciones de datos de área extendida de alta velocidad con frame relay y X.25 de alta velocidad, que son medios populares de acceso (Figura 6). En algún momento, los operadores públicos pueden ir hacia su oferta inicial de ATM que abarca todo el tráfico de abonado sobre una red de interconexión de banda ancha realmente integrada.

### Conclusión

Los tendencias del mercado y tecnológicas se dirigen a la necesidad de soluciones de banda ancha. Tales soluciones se pueden encontrar combinando las capacidades individuales del X.25 de alta velocidad, del frame relay y del ATM para alcanzar el rendimiento y la eficacia total óptimos. Cada una es ideal para un conjunto particular de aplicaciones, y cada una es complementaria con las otras dos. Además, las redes de banda ancha se desplegarán de una manera evolutiva y la conmutación de paquetes y el frame relay jugarán un papel vital en la fácil transición desde las redes tradicionales a las redes de banda ancha del futuro.

Lee Jenkins es director de producto en Alcatel Data Networks, Reston, Virginia, EEUU, y vicepresidente de desarrollo de negocio para Europa.

# Principio del ATM compuesto y su aplicación en redes de acceso

M. Dieudonné, M. Delvaux, D. Fonknechten, J. Thiberville, M. Verhoeyen

La integración de los servicios de banda estrecha en el acceso de la RDSI de banda ancha pasa por el ATM compuesto, con objeto de reducir los costes y la complejidad de interfuncionamiento con la RDSI de banda estrecha

## Introducción

La próxima generación de redes digitales de servicios integrados de banda ancha (RDSI-BA) tiene como objetivo particular integrar el transporte (transmisión y conmutación) de comunicaciones constituidas por uno o varios componentes de servicios de audio, vídeo o datos.

Esta posibilidad de integración multimedia se basa en la utilización del modo de transferencia asincrónico (ATM) [1], [2], [3], que responde a las necesidades de todos

los tipos de comunicación de la futura RDSI-BA.

## Modo de transferencia asincrónico

### Empaquetado de la información

La información se transmite en una celda universal, la celda ATM, constituida por 5 octetos de identificador lógico de conexión (el encabezamiento) y 48 octetos de carga útil (o campo de información). El identificador lógico consta de tres partes:

- VCI, que identifica la conexión elemental ATM (o circuito virtual) establecida de extremo en extremo entre terminales de una red
- VPI, que identifica el trayecto virtual ATM tomado por el circuito virtual
- PTI, que caracteriza parcialmente el tipo de conexión.

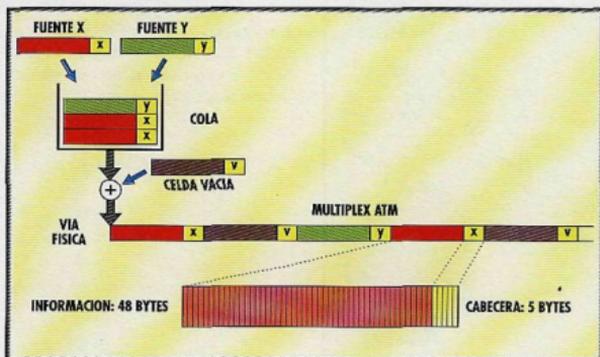
### Multiplexación asincrónica de las celdas

Las celdas de las diferentes comunicaciones que usan un mismo camino físico de transmisión se multiplexan como se indica en la Figura 1.

### Un modo orientado a la conexión

El modo de transferencia orientado a la conexión se caracteriza por la sucesión de traducciones de los identificadores lógicos establecidos en cada nodo de la red que conmuta las conexiones ATM.

Figura 1 - Principio de multiplexación asincrónica del ATM



Un trayecto virtual puede estar constituido como máximo por 64K circuitos virtuales con el mismo encaminamiento, parcial o de extremo en extremo, en el seno de una red ATM. Un camino físico puede estar constituido por 256 o 4.096 trayectos virtuales, como máximo, en el acceso de la red o entre nodos ATM, respectivamente.

El establecimiento de una comunicación en la RDSI-BA pone en juego una pila de protocolos, entre los cuales el de la capa ATM efectúa la multiplexación de las comunicaciones en sus enlaces de transmisión y su encaminamiento a través de sus nodos.

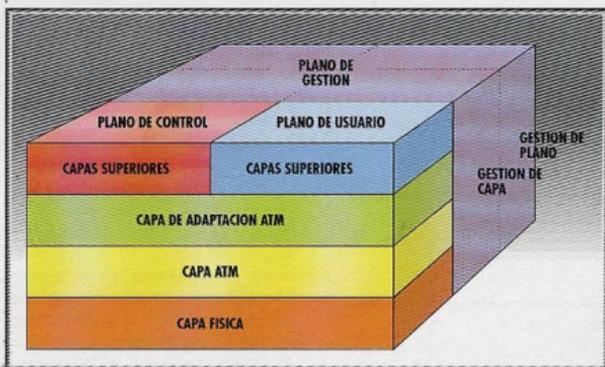


Figura 2 - Modelo de referencia del protocolo RDSI

En el modelo de referencia del protocolo RDSI-BA [4], la capa ATM está situada entre la capa física, que se basa en diversas técnicas de transmisión [5] y asegura la transmisión del flujo de celdas ATM punto a punto, y una capa de adaptación AAL, que adapta el tipo de servicio utilizado por la comunicación (voz, imágenes, datos) a las características del modo de transferencia ATM (Figura 2).

**Adaptación de servicios al ATM**

El paso de un modo de transporte continuo de información, característica del modo circuito de la RDSI-BE<sup>1</sup>, a un modo por paquetes, característica del modo ATM de la RDSI-BA, plantea problemas de formato de la información y de tratamiento del tráfico. Estos problemas se resuelven aplicando:

- un protocolo de adaptación, en las celdas ATM y de la información que se va a transmitir

<sup>1</sup> La RDSI de banda estrecha actual se basa en el modo de transferencia de circuitos, caracterizado por la transmisión y conmutación de canales digitales a 64 kbit/s, de forma perfectamente continua por medio de una trama asíncrona [véase Rec. G.704 de la UIT-T]

- ofreciendo un contrato de tráfico a las celdas de la comunicación en relación con sus necesidades.

En cada tipo de servicio, el protocolo de adaptación ATM (AAL) [13] se caracteriza por la información de control asociada a la información generada por la fuente y transportadas con ella, y por una ley de formato de estos dos tipos de informaciones en la carga útil de la celda.

Por su parte, el contrato de tráfico [6] se define por una categoría de tráfico (o capacidad de transferencia en ATM) de velocidad fija o variable, con o sin control de flujo, así como por parámetros de tráfico, como el retardo de la conexión y la tasa de pérdida de celdas, que refle-

jan las diferentes necesidades de los servicios, tales como el transporte en tiempo real o no y una reducida o elevada tasa de pérdida de celdas.

**Servicio de voz a 64 kbit/s**

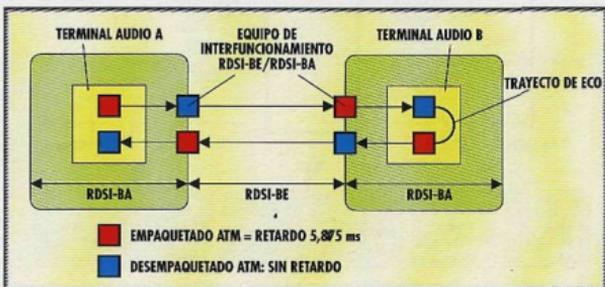
La aplicación de los principios anteriores a una comunicación vocal a 64 kbit/s ha llevado a especificar, en una primera etapa:

- la capa de adaptación tipo 1 (AAL1), que consiste en agrupar 47 muestras de voz consecutivas en una celda, asociadas a un octeto de control para llenar los 48 octetos de carga útil de una celda ATM. De esta forma, la periodicidad de 125 µm del modo circuito es sustituida por una nueva periodicidad ATM de 5,875 mseg apropiada para este servicio, y cuyas consecuencias se analizarán más adelante.
- el contrato de tráfico que asegura una velocidad fija (DBR<sup>2</sup>) de 72,171 kbit/s, con un parámetro de retardo de red no normalizado aún, pero que debería acercarse a los valores especificados en la Recomendación Q.551 de la UIT-T.

En el transcurso de los próximos 10 ó 15 años, la RDSI-BA, todavía en

<sup>2</sup> El contrato de tráfico de la velocidad binaria determinista (DBR) está definido en la Rec. 1.371 de la UIT-T.

Figura 3 - Ejemplo de configuración de interfuncionamiento



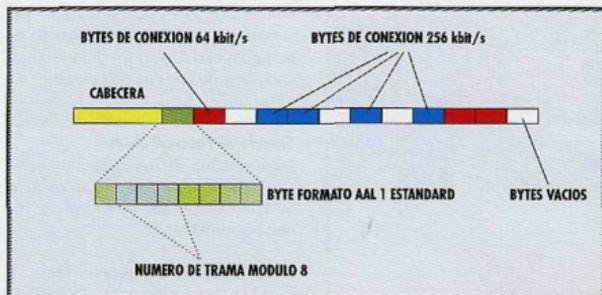


Figura 4 - Formato de una celda ATM compuesta

minoría, coexistirá con la RDSI-BE (o las redes analógicas); esto implica que el equipamiento de interfuncionamiento deberá efectuar las traducciones de protocolo necesarias en cada una de las fronteras entre los dos tipos de red.

En una comunicación a 64 kbit/s (Figura 3), donde fuente y destino ATM están separadas por una RDSI-BE, se introduce un retardo de transmisión de 4,875 mseg en cada paso de la RDSI-BE a la RDSI-BA (o de la red analógica a la RDSI-BA). En este ejemplo se observa que, en el trayecto ida y vuelta de cada sentido de comunicación, aparece un retardo de  $4 \times 5,875 \text{ mseg} = 23,5 \text{ mseg}$ . Según

el plan de transmisión que especifica la atenuación de trayecto, un retardo de este tipo puede requerir un equipo de reducción de eco [7].

Los inconvenientes de una solución como ésta (coste y complejidad de la gestión del equipo) pueden evitarse si se sustituye el protocolo AAL1 del servicio de voz a 64 kbit/s por el protocolo de ATM compuesto en los equipos de acceso de usuario de la RDSI-BA.

### El ATM compuesto

Una conexión ATM es *compuesta* cuando transporta una o varias

conexiones de  $N \times 64 \text{ kbit/s}$ , en vez de una sola en modo AAL1, como especifica la UIT-T. Una conexión a  $N \times 64 \text{ kbit/s}$  se identifica por la posición fija de sus octetos en el seno de la celda y por el identificador VP/VC de la conexión ATM que la transporta (Figura 4).

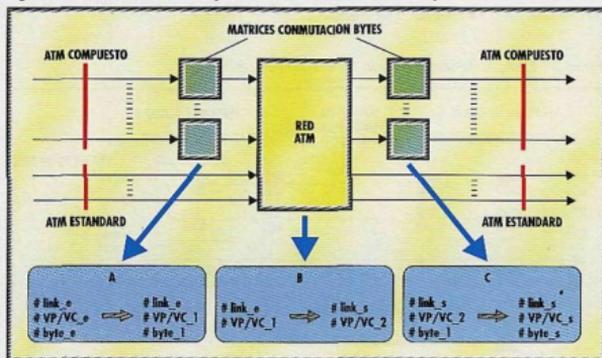
Una conexión ATM compuesta genera celdas al ritmo de 8 kHz, transporta como máximo 47 conexiones a 64 kbit/s y el octeto 48 de la carga útil de la celda lleva el octeto estándar de AAL1. La principal ventaja del ATM compuesto es transportar servicios a  $N \times 64 \text{ kbit/s}$  en modo ATM, sin alterar la continuidad temporal del modo circuito que las caracteriza. En otras palabras, las infraestructuras ATM sirven para transmitir y conmutar los servicios a  $N \times 64 \text{ kbit/s}$  sin que las condiciones de interfuncionamiento con la RDSI-BE impongan la introducción de supresores de eco. Desdichadamente, esto obliga a añadir etapas de conmutación de ATM compuesto (conmutación de octetos) en los nodos de la RDSI-BA.

Una aplicación a los nodos de acceso público de la futura RDSI-BA, desarrollados por Alcatel, se describe en el apartado dedicado al ATM compuesto en el Alcatel 1000 AN.

### La conmutación del ATM compuesto

La conmutación de servicios a  $N \times 64 \text{ kbit/s}$  transportados por celdas en el ATM compuesto, dentro de un conmutador con núcleo ATM, requiere una etapa de conmutación de octetos antes y después de la etapa central ATM, tal como se ilustra en la Figura 5:

Figura 5 - Estructura de un trayecto de conmutación ATM compuesto



- la primera etapa extrae los octetos de la carga útil de las conexiones ATM entrantes y los conmuta a posiciones de octetos diferentes en las nuevas conexiones ATM internas
- la segunda etapa, red ATM pura, conmuta las conexiones ATM internas de una matriz de "conmutación de octetos"

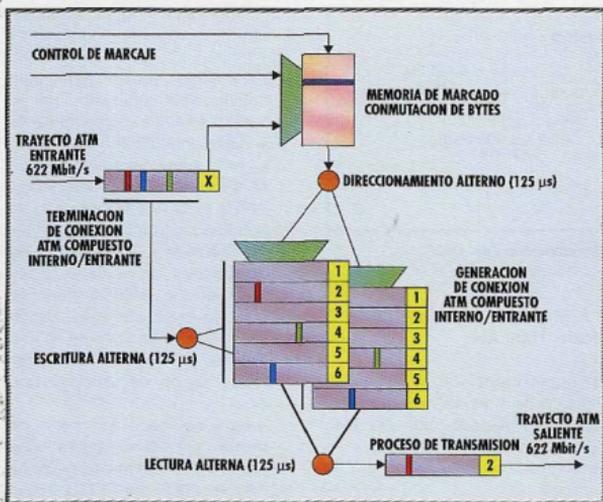


Figura 6 - Estructura de una matriz de conmutación de octetos

entrante hacia una matriz de "conmutación de octetos" saliente la tercera etapa conmuta los octetos de la carga útil de las conexiones ATM internas hacia otras posiciones de octetos (conmutación de octetos) de las cargas útiles de las conexiones ATM salientes, como se ilustra en la parte inferior de la Figura 5.

- lectura de los octetos de las celdas de las conexiones ATM entrantes y conmutación (escritura) de estos octetos en las celdas de las conexiones ATM salientes, bajo el control de la memoria de marcaje
- escritura y lectura de la memoria de marcaje bajo el control del sistema
- emisión y terminación de las conexiones ATM salientes.

**Estructura de una matriz de conmutación de octetos**

Una matriz de conmutación de octetos está constituida por las siguientes funciones, cuya disposición se muestra en la Figura 6:

- recepción y terminación de las conexiones ATM entrantes, incluyendo las funciones de compensación de fluctuación de fase del tiempo de transferencia (o fluctuación de fase de la celda) y de tratamiento de pérdidas de celdas
- direccionamiento de una memoria de marcaje por los VPI/VCI entrantes

Una matriz de este tipo posee dos funciones de creación de celdas salientes, utilizadas alternativamente en la conmutación de octetos durante un periodo de 125 µseg y después en la emisión de celdas durante el periodo siguiente.

La conservación de la secuenciación de tramas de las conexiones a N x 64 kbit/s es realizada por el campo "número de secuencia" del octeto de protocolo AAL1, conservado en el ATM compuesto para identificar las tramas de 125 µseg módulo 8.

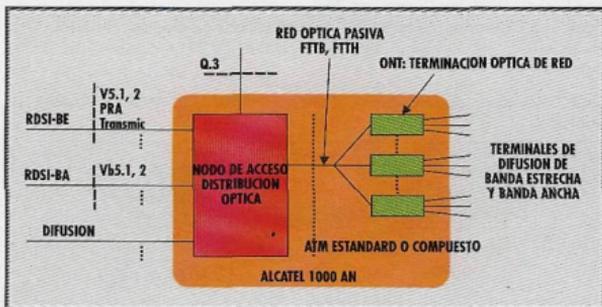
**Primera generación de nodos de acceso público de la RDSI-BA**

Los primeros nodos de red ATM se experimentaron a partir de 1993, esencialmente para interconectar LANs [8].

Las redes de infraestructuras nacionales y europeas [9], cuya explotación comercial está comenzando, sólo aseguran por el momento comunicaciones semipermanentes establecidas a petición por un servicio de gestión centralizada [10].

Las comunicaciones de banda ancha llamada a llamada, que se basan en una primera etapa (conjunto de capacidades N°1) del protocolo de señalización de acceso (DSS2) [11] en curso de definición, deberían comercializarse a partir de 1997.

Figura 7 - Estructura y entorno del Alcatel 1000 AN



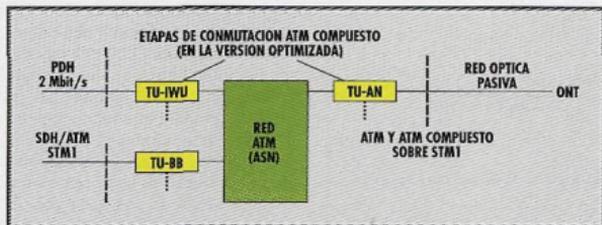


Figura 8 - Arquitectura hardware del trayecto de conmutación del OAN

Con esta perspectiva, en 1994 France Télécom lanzó el concurso DORA para el suministro de una primera generación de nodos de acceso público que ofreciera servicios telefónicos de banda estrecha, conmutados o no, y los nuevos servicios interactivos de banda ancha.

En respuesta a este concurso, y más generalmente para responder a las necesidades de las redes de acceso de la futura RDSI-BA, Alcatel está desarrollando un nuevo producto, el Alcatel 1000 AN [12]. El entorno de un nodo Alcatel 1000 AN se representa en la Figura 7. Este producto reutiliza o adapta la tecnología del Alcatel 1000 AX para su núcleo ATM, la tecnología PON (red óptica pasiva) para sus equipos de acceso óptico que ofrecen los tipos de conexión FTTB, FTTC y FTTH, la del Alcatel 1570 para sus equipos de teledistribución por cable, y la del Alcatel 1370 para su gestión.

El Alcatel 1000 AN utiliza la técnica ATM compuesta para el transporte de servicios a N x 64 kbit/s.

### El ATM compuesto en el Alcatel 1000 AN

La arquitectura del trayecto de conexión del Nodo de Acceso Óptico (OAN) del Alcatel 1000 AN está representada en la Figura 8 y su estructura de conmutación es la de la Figura 5.

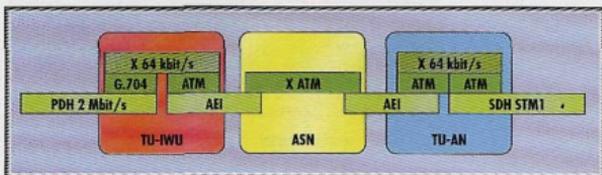
Los módulos funcionales TU-AN (unidad de terminación - nodo de acceso), TU-IWU (unidad de terminación - unidad de interfuncionamiento), TU-BB (unidad de terminación - red de banda ancha) y ASN (red de conmutación ATM) aseguran la conmutación ATM y ATM compuesta como se describe en la Figura 9.

Los servicios de banda estrecha se formatean en ATM compuesto, pero la conmutación ATM compuesta (en entrada y salida) sólo se utiliza en la versión optimizada del producto, que ofrece la accesibilidad total a conexiones a N x 64 kbit/s.

#### Adaptación del usuario

La función TU-AN adapta los terminales de red óptica (ONT) al OAN

Figura 9 - Protocolo de transporte en el OAN del Alcatel 1000 AN en su versión optimizada



por medio de los siguientes interfaces:

- *normalizado* para servicios multimedia: una conexión ATM de VP/VC identifica una conexión de servicio multimedia establecido en un instante determinado entre un terminal y un servidor, y otro VP/VC identifica la conexión de señalización asociada
  - *normalizado* para la señalización de servicios de banda estrecha: una conexión de VP/VC identifica una conexión de señalización establecida entre un terminal y un órgano de tratamiento o de retransmisión de esta señalización
  - *compuesto* para servicios de banda estrecha, según dos opciones, en función del modo de conexión (FTTB o FTTH), lo que genera diferencias entre los sentidos ascendente y descendente:
    - Sentido descendente:** para el tráfico entrante, una celda ATM es difundida desde el OAN hacia todos los ONTs de la misma red óptica pasiva. En estas condiciones, el número de conexiones de banda estrecha que hay que establecer es de algunas decenas como promedio, lo que permite transportarlas por celdas ATM con una excelente tasa de utilización, ya sea la red del tipo FTTB o FTTH. En este último caso, la información difundida debe codificarse ya que es accesible por varios receptores
    - Sentido ascendente:** para el tráfico saliente, las conexiones ATM establecidas desde los ONTs de una misma red óptica pasiva hacia el OAN son punto a punto. En el caso FTTB, los ONTs tienen una decena de terminales como promedio, lo que, también en este caso, permite utilizar las celdas ATM con una tasa de utilización aceptable.
- En cambio, en el caso de la FTTH, un ONT sólo se conecta a un único usuario. Como entonces se

considera que el llenado de las celdas es insuficiente, se utiliza una variante del ATM compuesto, el *ATM paramétrico*, que consiste en agrupar cuatro octetos de conexión a 64 kbit/s por celda en vez de uno sólo, lo que provoca un retardo de empaquetado de 375 µseg como máximo. En este caso, el mínimo de transmisión de un ONT es de una celda cada 500 µseg relativa a una conexión ATM de VP/VC que transporta once conexiones a 64 kbit/s como máximo.

La modularidad de la tarjeta TU-AN es de cuatro accesos de red óptica pasiva a 155 Mbit/s.

La conmutación del ATM compuesto (en la versión de producto optimizada) es como se describe en el apartado "Estructura de una matriz de conmutación de octetos", con un ASIC asociado a dos memorias externas para el marcaje de las conexiones y el almacenamiento de las celdas. Los accesos ATM de este circuito se realizan a 622 Mbit/s y la matriz ofrece una capacidad de 8192 conexiones a 64 kbit/s. El componente realiza la codificación a nivel de octeto de las celdas del tráfico entrante.

El componente ASIC, realizable en tecnología CMOS 0,5 µm, tiene una superficie evaluada en 170 mm<sup>2</sup>.

#### Adaptación a la RDSI-BE

La función TU-IWU finaliza las conexiones ATM compuestas internas a N x 64 kbit/s y adapta los interfaces PDH normalizados a 2 Mbit/s, así como la multiplexación/demultiplexación de los enlaces de señalización establecidos entre el conmutador de conexión RDSI-BE y el control del OAN.

La modularidad de la función TU-IWU es de 16 accesos PDH a 2 Mbit/s. La conmutación ATM compuesta está organizada de forma que se ofrezcan externamente interfaces a 2 Mbit/s en lugar de un interfaz STMI.

#### Conclusión

El ATM compuesto y su variante, el ATM paramétrico permiten interconectar optimizadamente conmutadores de RDSI-BA, siempre que su entorno sea mayoritariamente de RDSI-BE, que es el caso de la primera generación de nodos de acceso que ofrecen servicios multimedia.

Estas técnicas permiten que las infraestructuras ATM se utilicen con un buen relleno de celdas en servicios de banda estrecha, eliminando completamente la necesidad de la cancelación de eco; son particularmente apropiadas en la mayoría de velocidades populares (N x 64 kbit/s y 2 Mbit/s) usadas en las nuevas topologías de redes de acceso, notablemente FTTB y FTTC, y soportarán la progresiva evolución de las redes de acceso hacia la FTTH.

#### Referencias

- 1 Recomendaciones I.140 e I.361 de la UIT-T
- 2 ATM, H Seguin et al., *Commutation et Transmission*, número especial 1995
- 3 La Tecnología ATM, Revista de telecomunicaciones de Alcatel, número especial Telecom 95
- 4 Recomendaciones I.321 y X.200 de la UIT-T
- 5 Recomendación I.432 de la UIT-T
- 6 Recomendación I.371 de la UIT-T
- 7 Recomendación G.131 de la UIT-T
- 8 BREHAT, premier réseau à haut débit réalisé en ATM, J. Legras, G. Onno, M. Lemonnier, *Commutation et Transmission*, n°3-91
- 9 The European ATM pilot, M. Parker y al., *International Switching Symposium*, Berlín 1995

10 Centro de gestión de redes de banda ancha, Revista de telecomunicaciones de Alcatel, número especial Telecom 95

11 *Commutation et Transmission*, número especial 1995

12 Le système Alcatel multiservice Alcatel 1000 AN, D. Chabernaud, J.-L. Joubert, *Commutation et Transmission*, n°3-95

13 Recomendación L.363 de la UIT-T

Marc Diendonno trabaja en Alcatel CIT, en Vélizy, Francia, en la línea de productos de conmutación, división de productos de banda ancha, donde es responsable de investigación de sistemas de transporte ATM.

Marc Delvaux es ingeniero de diseño en el departamento de microelectrónica de Alcatel Bell, Amberes, Bélgica.

Denis Fonknechten trabaja en Alcatel CIT, en Villarsceaux, Francia, en la línea de productos de acceso, división de productos de banda ancha, donde es responsable de sistemas del producto Alcatel 1000 AN.

Jean Thiberville trabaja en Alcatel CIT, en Lannion, Francia, en el equipo de desarrollo hardware del Alcatel 1000 AN. Es responsable del diseño de la función TU-AN.

Marc Verhoeyen es ingeniero de diseño de desarrollo de sistemas de banda ancha en Alcatel Bell, Amberes, Bélgica.

## El modo paquete en la euro-RDSI

M. Verdier

Al consumidor europeo actual se le presentan muchas variantes de la forma final de la futura sociedad de la información. Ya existen términos como euro-RDSI (en contraposición a la RDSI normal), Internet y World Wide Web.

### Introducción

Un acceso económico europeo para uso comercial y doméstico, forjará el Internet IP/OSI europeo haciendo de las incompatibilidades de protocolos una cosa del pasado. La euro-RDSI permite las comunicaciones normales y, ahora, el acceso en modo paquete. La euro-RDSI, con protocolo y acceso normalizados, se está configurando en un transporte sólido para los futuros servicios; por otro lado el X.25 continúa siendo un servicio de red clave para las aplicaciones emergentes y existentes, como puntos de venta, bancos y correo electrónico.

Un servicio de la euro-RDSI, el servicio portador en modo paquete (PMBS), permite a los usuarios RDSI comunicarse en modo paquete.

Todas las aplicaciones existentes basadas en la RDPC (red de datos de paquetes conmutados), como el sistema de tratamiento de mensajes (MHS), se pueden soportar en la parte alta de la capa de red X.25 ofrecida por el PMBS en el acceso RDSI. Por ello, el PMBS es una característica clave de la RDSI a largo plazo.

La Unión Europea está desarrollando y promoviendo el PMBS en la RDSI como un servicio portador homogéneo en toda Europa. Se asume que dicho servicio acelerará la utilización de la comunicación de mensajes y datos, beneficiando de forma general el desarrollo económico y, en particular, a la industria de las telecomunicaciones (libro blanco de la CE, 1994).

En representación de la DG XIII de la CEE, el departamento de consultoría de Alcatel TITN Answare de Massy, Francia, ha analizado el estado del PMBS en los estados miembro, identificado aspectos para su desarrollo y propuesto las acciones a tomar.

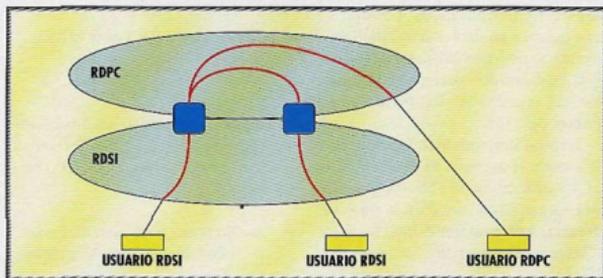
### Presentación del PMBS

El término euro-RDSI se utiliza para referirse a la introducción de la RDSI tal como se define en el Memorandum de Acuerdo (MoU) firmado por 26 operadores de telecomunicaciones (TO) de veinte países europeos - el grupo de implementación y gestión del MoU de la RDSI (IMIMG).

Los servicios RDSI están disponibles comercialmente en la mayoría de los estados miembros. Operadores nacionales ya han anunciado y hecho demostraciones de la conectividad europea de la RDSI (EURIE Show, Bruselas, diciembre de 1993). Sin embargo, las actuales facilidades son limitadas y no están disponibles en todos los países: normalmente, se implementa primero el servicio portador en modo circuito (CBMS), mientras que al PMBS se le da una baja prioridad.

Las dos últimas letras de RDSI se refieren a "Servicios Integrados", y el PMBS es uno de ellos. El PMBS permite a los usuarios RDSI comu-

Figura 1 - Acceso al PMBS en la actual implementación RDSI



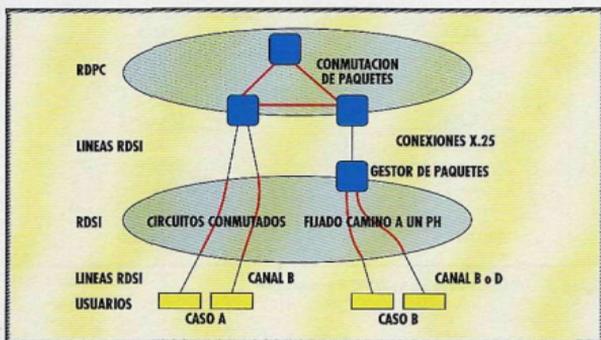


Figura 2 - Ejemplo de conectividad RDPC/RDSI para proporcionar PMBS a los usuarios

nicarse usando procedimientos y codificación X.25 de la UIT-T. Entre los diferentes servicios disponibles en la RDSI, el modo paquete es una posibilidad para el crecimiento de usuarios y aplicaciones (Figura 1).

Los directores de telecomunicaciones de las empresas no suelen especificar generalmente el PMBS en la RDSI. Sin embargo, éste sería recibido por los usuarios como un medio de telecomunicación para muchas aplicaciones: acceso a base de datos y proceso de transacciones, mensajería, EDI (intercambio electrónico de datos) y otras aplicaciones tradicionales de la red pública de datos por conmutación de paquetes (RPDPC).

Las razones para utilizar la RDSI son:

- O el cliente quiere implementar una aplicación estratégica específica que necesite RDSI: una aplicación "directa"
- O emplear la RDSI como sustituto de los medios de telecomunicación existentes (RPCT-red pública de conmutación telefónica, RPDPC) con mejores precios o prestaciones, y considerándose entonces para las aplicaciones existentes o futuras.

Estas aplicaciones "directas" ya se han desarrollado sobre servicios RDSI básicos: en medicina, enseñanza, supervisión, reservas, prensa o agencias de viajes.

No existe nada similar aún en el PMBS. Nada se puede hacer en el PMBS que no se pueda hacer en las redes X.25 regulares. El valor del euro-PMBS es algo más que su capacidad para evitar los inconvenientes de las actuales RDPCs:

- Disponibilidad limitada en algunas regiones de Europa
- Altos costes, en especial para conexiones transeuropeas

- Prestaciones limitadas del acceso a módem y a telefonía regular.

Las grandes empresas superan estas dificultades, y están más interesadas con tecnologías como las comunicaciones de banda ancha, el ATM, etc. Por ello, los principales objetivos del PMBS son:

- las pequeñas y medianas empresas (pymes) y las pequeñas delegaciones u oficinas de las grandes empresas
- las comunicaciones entre empresas o administraciones, por ejemplo, enlaces TNA/IDA (redes telemáticas entre administraciones/intercambio de datos entre administraciones) entre los estados miembro.

En estos mercados, las aplicaciones clave son el E-mail y el EDI, para las cuales es un candidato el MHS X.400.

Se están considerando otras aplicaciones, como el OLTP (proceso de transacciones en línea) light, para el PMBS. Los clientes están interesados en el hecho de poder usar un canal *extra* para el OLTP sobre las líneas RDSI existentes.

En Francia, el canal-D está siendo muy usado como un sustituto del acceso a la RDPC por líneas alquiladas de baja velocidad.

Tabla 1 - Capas de protocolos RDSI/PMBS

NIVEL	OPCIONES PARA IMPLANTACION DEL PMBS
NIVEL FISICO: CONEXION DEL EQUIPO DEL USUARIO	- BRA - PRA
NIVEL DE ENLACE	- CANAL B - CANAL D
NIVEL DE RED: INTER-CONECTIVIDAD RDPC/RDSI	- UIT-T X.31 CASO A: CONEXION TRANSPARENTE A UNA RDPC A TRAVES DE CANAL B RDSI - UIT-T X.31 CASO B: ACCESO INTEGRADO A UN SERVICIO X.25 A TRAVES DE CANAL B o D RDSI

El informe de la CE sobre la "Introducción coordinada de la RDSI en la CE" (Com (94), Bruselas, 25/3/94) asume que el desarrollo de la Euro-RDSI es uno de los objetivos políticos clave de la política de telecomunicaciones de la Comunidad para los próximos años.

### Conceptos del PMBS

El PMBS se implementa de diferentes formas, según el país. Además, existen distintos medios de establecer la conectividad transeuropea. El PMBS tiene implementado dos modos:

- el modo transparente (**Caso A**), que consiste en la simple utilización del canal-B de la RDSI como una línea equivalente alquilada
- el modo integrado (**Caso B**), donde se llama a un gestor de paquetes (PH) cuando se pide y establece, por parte del llamante, un circuito virtual (VC) en modo paquete.

Formalmente, el PMBS es el modo integrado; pero normalmente ambos casos (A y B) se identifican como modos PMBS (Figura 2).

Desde la perspectiva de la arquitectura, el PMBS involucra las tres capas más bajas del OSI (Tabla 1).

En lo que sigue a continuación el término *usuario* se asocia a *usuario que cumple el protocolo de la capa de paquetes (PLP) X.25 de la UIT-T*.

#### Conexión transparente (Caso A de X.31)

Los usuarios RDSI marcan un nodo de RDPC. Se implementa en un principio como un sustituto de la utilización de un módem con la red telefónica analógica. En implementaciones avanzadas, el nodo RDPC puede iniciar la llamada (*dial-out*, Figura 2).

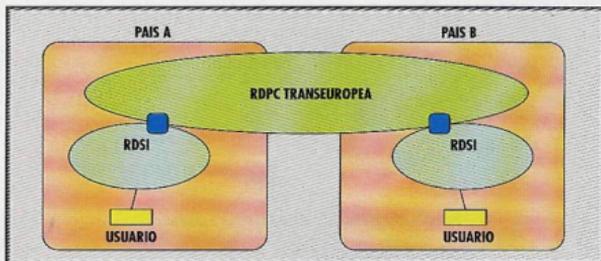


Figura 3 - PMBS a través de la RDPC transeuropea

Es una forma directa de proporcionar servicios X.25 a los usuarios RDSI usando el canal-B, sin ninguna adaptación específica de las centrales RDSI.

Los operadores han añadido un mecanismo X.32 a este modo transparente. Desde un punto de vista del usuario, la opción X.32 permite utilizar las aplicaciones existentes basadas en X.25 con mínimos cambios.

#### Acceso integrado (Caso B de X.31)

La RDSI enruta automáticamente las llamadas PMBS hacia un nodo RDPC. Se hace mediante un gestor de paquetes situado en el conmutador RDSI o lógicamente alcanzable desde el acceso RDSI (Figura 2).

Esta norma permite servicios X.25 completos. Todas las implementaciones permiten conexiones de circuitos virtuales (VC). El circuito virtual permanente (PVC) es un servicio opcional.

#### Requisitos de los usuarios

Las expectativas de los usuarios respecto al PMBS son las siguientes:

- acceso homogéneo al PMBS en toda Europa
- menores tarifas en el tráfico transeuropeo en el PMBS

- servicio "one-stop-shop".

#### PMBS nacional

En el proceso de introducir técnicas digitales en las telecomunicaciones, la RDSI se ha contemplado durante los quince últimos años como la frontera final. Con la RDSI, la misma línea puede ser utilizada por el abonado para acceder a una gran variedad de servicios: voz, fax, transmisión de datos, mensajería, etc.

En la oferta existente de los operadores nacionales, un usuario RDSI puede acceder al servicio de paquetes sólo a través de la RDPC nacional. Realmente, muchos de estos servicios o facilidades son productos de dispositivos que forman parte de la infraestructura RDSI (conferencia, desvío de llamada, identificación de la línea llamante), o simplemente se aprovechan de la facilidad de conmutación digital (fax grupo 4, transmisión multimedia, etc.).

Otros servicios, como la conmutación de paquetes X.25 o los servicios de mensajería X.400, requieren funcionalidades específicas que ya les proporcionan redes o productos específicos.

#### Servicios PMBS transeuropeos

Las infraestructuras de RDSI

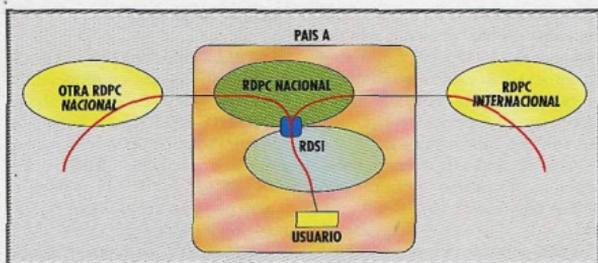


Figura 4 - PMBS a través de la interconectividad RDPC

dependen de la RDPC para implementar facilidades PMBS, siendo lo mismo aplicable a las aplicaciones PMBS transeuropeas.

Así, la conectividad transeuropea depende esencialmente de la posibilidad que tiene el usuario de acceder a una RDPC con cobertura europea o conectada a otras RDPCs.

#### RDPCs transeuropeas

Los operadores de RDPCs transeuropeas necesitan conectar usuarios de todos los países. El proporcionar a sus propios clientes multinacionales de empresas con un servicio de "one-stop-shop" tiene suma importancia. Es un mercado muy competitivo.

Importantes actores, tales como GNS de British Telecom o Transpac de France Telecom, tienen un fuerte posicionamiento en sus países. Buscan expandirse a todos los estados de la Unión y, por ello, competir con los operadores locales (Figura 3).

Necesitan tener un fácil acceso a la base de usuarios RDSI de todos los países donde sea significativa, intentando a la vez que sus propios usuarios RDSI mantengan un acceso privilegiado en sus propios países. Las comunicaciones en modo paquete, tanto para canal-B como D se conectan directamente al gestor de paquetes especializado.

Desde un punto de vista técnico, los posibles usuarios del euro-PBMS y los clientes de euro-operadores como Infonet, GNS y Transpac tienen el mismo perfil en términos de requisitos de conexión.

El acceso a usuarios RDSI será un asunto a tener en cuenta por dichos operadores, y cada uno de ellos trabajará hacia la conexión RDSI en todos los estados miembro.

#### RDPCs interconectadas

La otra forma de proporcionar conexiones transeuropeas es interconectar RDPCs nacionales, o con operadores internacionales como Infonet. En tanto el usuario RDSI pueda acceder a una red RDPC, también puede disponer de servicios de acceso internacional a través de su RDPC. Esta facilidad se basa en el esquema de numeración regular X.121 usado en las interconexiones RDPC, sin restricción de ninguna clase a los usuarios RDSI (Figura 4).

En realidad, no existe otra forma práctica de establecer conexiones PMBS directamente entre estados miembro. Uno puede, usando la euro-RDSI, establecer una llamada RDSI internacional para conectarse a un puerto remoto RDPC situado en otro país. En teoría, es posible un modo

transparente (Caso A), sin embargo no se ha oído nada sobre cualquier prueba o utilización de dicha posibilidad.

Hasta ahora, la mayoría de las infraestructuras públicas RDSI no tienen incorporadas facilidades de conmutación X.25. En cambio, los usuarios RDSI obtienen servicios de RDPCs conectadas a la RDSI. Es una buena manera práctica de proporcionar servicios portadores en modo paquete (PMBS) a los usuarios.

Solo unos pocos operadores tienen previsto el realizar un modo PMBS basado en un equipo integrado en una infraestructura RDSI.

La disponibilidad de los servicios PMBS, si existe, depende de las facilidades implementadas en la RDPC y en la pasarela RDSI/RDPC. Las normas RDSI, desarrolladas por la UIT-T y el ETSI, describen como se deben conectar la RDPC y la RDSI.

#### Conexiones internacionales a través de una RDPC nacional

Hasta la fecha, ningún operador nacional ha investigado el PMBS transeuropeo o considerado el desarrollar planes específicos para ello. Se puede advertir que la primera prioridad de los operadores es implementar la RDSI como una condición previa, para seguir con el PMBS sobre la RDSI. El PMBS transeuropeo es sólo lo tercero en prioridad.

Desde el punto de vista del usuario, existen una serie de aspectos sin resolver en la actual situación, incluso con acceso RDSI a la RDPC interconectada:

- Coste: una factura para cada red; las tarifas RDPC internacionales siguen siendo altas pese a la RDSI
- Complejidad: actualmente no se proporciona la eficacia de la "one stop shop"

- Prestaciones: el flujo es bajo en las interconexiones RDPC
- Que no haya restricciones debidas a normas RDSI, sean las que sean
- Que todos los RDPC nacionales se interconecten, o directamente o a través de un suministrador internacional de servicios
- La disponibilidad del PMBS en cada país es una condición previa.

De hecho, los posibles usuarios del euro-PBMS son clientes de euro-operadores como Infonet, GNS y Transpac. Presumimos que el acceso de usuarios RDSI tiene que ver con dichos operadores, y cada uno de ellos intentará conectar a la RDSI en todos los estados miembro.

El caudal de tráfico del PMBS depende de las prestaciones del enlace entre DTE (equipo terminal de datos) y PH, y de los parámetros de conexión de la RDPC. El perfil básico de los usuarios de canal-B y D es de 9,6 kbit/s. Para la utilización de un caudal de datos se necesita que el usuario gestione con detalle la selección de clase de caudal.

Lo importante es que aunque los caudales físicos de los canales-B y D sean de 9,6 y 64 kbit/s respectivamente, el caudal lógico del PMBS puede ser inferior, dependiendo de las interconexiones entre RDPCs y de la disponibilidad de las opciones de clase de caudal, tanto para abonados locales como remotos X.25, permitiendo una posible negociación al establecer el circuito virtual (opción de facilidad de control de flujo).

**Normas europeas**

El ETSI ha definido normas para la euro-RDSI basadas en recomendaciones de la UIT-T. Las básicas son X.31 y ETS 300 007, que definen el terminal modo paquete y su soporte por la RDSI. Las ETS 300 048 y 300 049 definen el modo paquete en el canal-B y D, respectivamente.

Las normas permiten múltiples opciones. Hasta ahora, los operadores han seleccionado diferentes opciones para cada país. La consecuencia es que la implementación de los terminales ha dependido de la opción elegida en cada país, lo que ha llevado a un mercado fragmentado.

Para señalización, el canal-D se usa tanto en el caso A como en el B.

El SAPI se utiliza para discriminar flujos de datos de señalización

Tabla 2 - Norma que cumple con la pila de protocolos Caso B X.31 planificado o ya implementado

CANAL	X.31 CASO B SOBRE CANAL B				X.31 CASO B SOBRE CANAL D				
CAPA 3	PVC	VC (llamada virtual)			PVC	VC			
CAPA 2	PERMANENTE	SEMI-PERMANENTE	A PETICION		SEMI-PERMANENTE	A PETICION	SEMI-PERMANENTE	A PETICION TEI FIJO	A PETICION TEI DINAMICO
CAPA 1	PERMANENTE		A PETICION		PERMANENTE ACTIVO			A PETICION	
REFERENCIA PILA	#1	#2	#3	#4	#5	#6	#7	#8	#9
IMPLEMENTADO O PLANIFICADO	NO	SI	SI (PRA)	SI (BRA)	SI	NO	SI	SI	NO

- #1 Un enlace LAP-B está permanentemente activo. El usuario se identifica por su número E.164. Activo al usuario para mantener el enlace activo.
- #2 El enlace LAP-B se activa por suscripción. Está activo a la red para mantener el enlace en estado activo. Se asigna permanentemente un canal-B a la conexión LAPB al PH.
- #3 Un enlace LAP-B se inicia por el terminal o por la red. En PRA (acceso primario), el nivel físico está permanentemente activo.
- #4 Un enlace LAP-B se inicia por el terminal o por la red. En BRA (acceso básico), el nivel físico se activa a demanda.

- #5 Un enlace LAP-D se activa por suscripción. Los enlaces LAP-D se activan por la red o por el usuario.
- #6 Los valores del TEI se asignan por suscripción. Los enlaces LAP-D se activan por la red o por el usuario.
- #7 Un enlace LAP-D se activa por suscripción. La red mantiene el enlace activo.
- #8 Los valores del TEI se asignan en el momento de la suscripción. El enlace LAP puede iniciarse por el terminal de usuario o por la red.
- #9 Los valores del TEI se pueden negociar llamada a llamada. Los usuarios finales pueden seleccionar el enlace (canal-B o canal-D) a utilizar por cada llamada entrante o saliente.

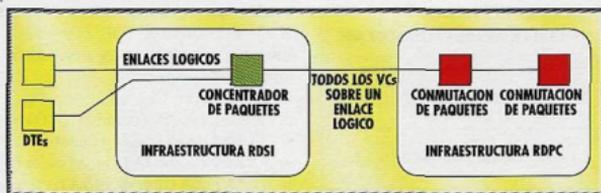


Figura 5 - Implementación Caso B: PH con una RDPC dedicada

(SAPI=0) y de datos en modo RDSI regular, del modo PMBS (SAPI=16). El identificador de terminal final (TEI) se usa para asociar los terminales finales y los enlaces de la capa 2.

**Caso A**

En el Caso A del X.31, se utiliza un TEI dedicado o dinámico y un valor "0" de SAPI en canal-D para establecer una comunicación de canal-B (que se denomina "transferencia de datos sin restricción") en este modo transparente. No se involucra ningún PH, ni durante la fase de señalización ni en el periodo de comunicación.

En el Caso A, el canal-D no se puede usar en modo paquete. Así, los abonados X.25 establecerán los VCs modo paquete, o los PVCs si están permitidos, en el canal-B.

**Caso B**

En el Caso B, un mensaje específico de señalización (con SAPI=16, indicando una petición de modo PMBS) se envía sobre el canal-D antes de establecer el enlace de modo paquete requerido usando o el canal-B o el canal-D. Entonces, cuando se permita, se establecerán sobre el enlace requerido el modo paquete, la capa 3, el VC o el PVC (Tabla 2).

Las características del X.31 (Caso B) son:

- Distintos DTE X.25 pueden funcionar correctamente sobre el

mismo acceso a línea RDSI, sobre uno o varios canales-B o D (4 o 16 como máximo), usando cada uno un procedimiento de acceso al enlace (LAP) capa 2 diferente

- Un circuito establecido sobre un canal-B usa el protocolo LAP-B, mientras que en el canal-D se usa el LAP-D
- El LAP-D sobre canal-D se usa para propósitos de señalización fuera de banda RDSI regulares, y para conexiones PMBS cuando estén permitidas.

Las posibles opciones de implementación del Caso B en cada capa OSI son:

- Capa 3: VC, o PVC cuando esté permitido
- Capa 2: enlace LAP-B o LAP-D "permanentemente activo", "semi-permanente" o "a demanda"
- Capa 1: canal-B o D "permanentemente activo" o "a demanda".

Las normas permiten nueve posibles combinaciones, pero sólo seis de ellas están realmente implementadas o planificadas para implementar, cosa que se muestra en la Tabla 2.

En cualquier caso, la comunicación por paquetes entre usuarios se establece independientemente de la opción X.31 local usada: los terminales que implementan diferentes opciones en varios países pueden interfuncionar. Además, existen tendencias: las elecciones más frecuentes son la "a demanda" basada en canal-B, y la "semipermanente" sobre canal-D.

**Situación del gestor de paquetes (PH)**

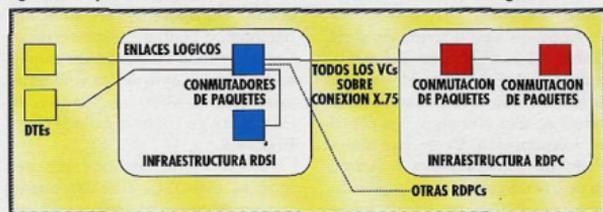
La disponibilidad de los servicios PMBS, si existen, depende de las facilidades implementadas en la RDPC y en la pasarela RDSI/RDPC.

Un elemento clave del PMBS es la situación del gestor de paquetes. Básicamente, el PH representa la pasarela entre RDSI y RDPC.

Sin embargo, ninguna norma indica donde debería situarse el PH y como deberían enrutarse los enlaces lógicos PH-usuario. La Figura 5 muestra una interconexión donde la función PH se compone de un concentrador de paquetes conjuntamente con una RDPC dedicada.

Los organismos de normalización no han cubierto la posibilidad

Figura 6 - Implementación Caso B: Facilidades de conmutación X.25 integradas



de que el DTE del usuario seleccione un PH específico entre varios PHs. Cada usuario RDSI, en el modo paquete, se asigna a un PH predefinido en la red, y los enlaces lógicos del PMBS se enrutan automáticamente por la red hacia dicho PH. Con la actual, o planificada, implementación en todos los países del Caso B de X.31, los operadores nacionales tienen una ventaja competitiva, por el acceso privilegiado de sus clientes RDSI a sus propios servicios de RDPC.

No existe norma o incentivo que fuerce a los operadores nacionales a abrir esta clase de facilidad a la competencia. El usuario no puede dirigirse a una red de paquetes específica, pública o privada, para establecer una aplicación transeuropea. La Figura 6 muestra una posibilidad de direccionamiento de la capa 3 (capa de paquetes); la señalización la hace, si se permite, el PH integrado con la RDSI.

Algunos países están interesados con el problema y están investigando el abrir el PMBS/RDSI a múltiples RDPCs. Sin embargo, sólo son investigaciones y no existe un plan para implementar estas facilidades, ya que no hay normas europeas, y no hay posibilidad si no se usa el par SAPI/TEI, el cual no está preparado para ello.

### La oferta actual

La disponibilidad de la euro-RDSI es una condición previa de los servicios PMBS homogéneos en todos los países europeos. La euro-RDSI será abierta en la mayoría de los países europeos antes de finales de 1996.

Aunque ya se dispone de servicios RDSI en casi todos los países europeos, la provisión de servicios de paquetes en la RDSI sigue siendo marginal. Sin embargo, los planes de introducción ya se han anunciado de manera general. Actualmente, la mayoría de las implementaciones PMBS se basan en el

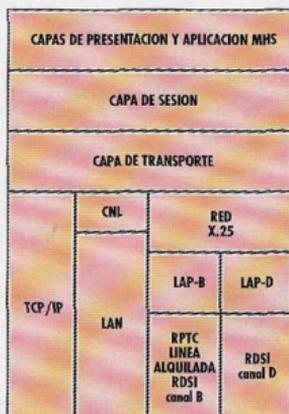


Figura 7 - Estructura de multi-pilas en capas X.400

acceso transparente de canal-B a la RDPC (Caso A de X.31).

No se publicado nada aún sobre la disponibilidad del PMBS a nivel europeo. Por lo tanto, en lo referente a aplicaciones que se extiendan por varios países, los operadores de telecomunicaciones no han incluido generalmente el PMBS en su planificación. Consecuentemente, ningún usuario puede acceder directamente a cualquier red transeuropea.

Los operadores europeos están en disposición de ofrecer un servicio PMBS exclusivo a sus clientes RDSI y, por ello, están en ventaja frente a sus competidores.

En lo referente a los servicios MHS, casi todos los operadores no tienen planes para el Caso A, acceso transparente, en su X.400 nacional y confían bastante en el Caso B, modo integrado de paquetes. La integración de las venideras aplicaciones X.400 se haría en la estructura en capas detallada en la Figura 7.

Por la estructura en capas del modelo ISO/OSI, el X.400 puede correr fácilmente en cualquier

medio que soporte los servicios X.25 apropiados. La Figura 7 muestra las diferentes pilas para aplicaciones X.400:

- X.25 Caso B (canal-B o D) o Caso A (RPCT, LL o canal-B)
- Conexión de red de área local (LAN) con capa de red sin conexión (CNL)
- TCP/IP con la apropiada RFC (request for comment).

### Objetivos

La euro-RDSI no formaba en un principio parte del MoU firmado por los operadores nacionales. En los apartados anteriores hemos resaltado aspectos relacionados con el desarrollo de los servicios PMBS en Europa.

Existen aún una serie de aspectos técnicos que hay que tener en cuenta:

- Completa definición de SAPI/TEI y DLCI
- Posibilidad para negociar servicios dinámicamente llamada a llamada, y las opciones X.25 requeridas
- Definición de perfiles de usuarios PMBS, incluyendo las opciones de capa 1 y 2, para transferencia de ficheros, OLTP y MHS.
- Descripción de interfaces PH/RDPC y PH/RDSI. Podrían ser X.75, o equivalente, ETS 300 099, ¿pero, que pasará cuando el servicio X.25 esté totalmente integrado? (Figura 6).
- En ETS 300 048 y ETS 300 049 no se describe ningún principio sobre tarificación.

Aún hay un largo camino por recorrer antes que se cumplan los requisitos de los usuarios:

- servicios eficientes de transmisión de datos
- servicios homogéneos en toda Europa

- conectividad transeuropea
- economía
- facilidad de uso y compra.

### Conclusiones

En estos momentos, ningún operador nacional se siente realmente interesado en la conectividad PMBS transeuropea.

Como no se ha promulgado ninguna directiva técnica específica sobre este tema, nuestra recomendación es la siguiente:

- Permitir la conectividad transeuropea siempre que el acceso PMBS esté disponible en un país
- Promover en el mercado el PMBS/RDSI como medio para las comunicaciones transeuropeas.

Los Miembros del IMIMG están comisionados para la introducción de servicios adicionales que mejoren la euro-RDSI.

Con las anteriores recomendaciones, los nuevos servicios, incluyendo el Caso B de canales-B y D del PMBS, estarán disponibles de manera gradual en todos los países del MoU de la RDSI, a partir de finales de 1995. Las peticiones se harán en diferentes países, tan pronto como sea posible, para estimular la introducción de las pilas de protocolos #7 y #8 del PMBS anteriormente descritas.

Este debate es muy similar al que ocurrió cuando se produjo la liberalización de las telecomunicaciones en EEUU, donde se pidió a los RBOCs el acceso a operadores lejanos.

En los aspectos reguladores, hay una necesidad potencial de otra ONP (*Open Network Provision*) para definir las condiciones técnicas y comerciales pedidas por los operadores RDSI y los proveedores de servicios de valor añadido.

### Bibliografía

- 1 Eurie 93 Handbook: A User's Guide to Euro-ISDN, Fischer y Lorenz, Ovum Ltd
- 2 Informe de progreso 1993 (COM 94-81) relativo a la introducción coordinada de la RDSI en la CE
- 3 ETS 300 125: RDSI, especificación del enlace de datos del interfaz de red del usuario. Aplicación de las recomendaciones Q.920/L.440 y Q.921/L.441 de la UIT-T
- 4 ETS 300 403-1: Capa 3 del interfaz usuario-red RDSI, especificación del control de llamada básico
- 5 ETS 300 007: Soporte del equipo de terminal modo paquete por una RDSI
- 6 ETSI 300 048: RDSI; servicios de portadora modo paquete, servicios de portadora de llamada virtual y de llamada virtual permanente RDSI proporcionados por el canal-B del acceso de usuario, primario y básico
- 7 ETSI 300 049: RDSI; servicios de portadora modo paquete, servicios de portadora de llamada virtual y de llamada virtual permanente RDSI proporcionados por el canal-D del acceso de usuario, primario y básico
- 8 Libro azul de la UIT-T: Volumen III (RDSI), volumen VIII (Recomendaciones X)
- 9 Ten ISDN Packet Mode Bearer Services on ISDN, Informe final TI 2.6, M. Verdier

**Michel Verdier** trabaja actualmente en Alcatel TITN Answare como consultor senior en el departamento de Consultoría.

## Abreviaturas de este número

A-D	analógico-digital	FTTC	Fiber to the curb
AAL	ATM Adaptation Layer, capa de adaptación ATM	FTTH	Fiber to the home
AAL1	capa de adaptación tipo 1	GSM	Global System for Mobile communications
ADS	sistema avanzado de diseño de ASICs	GSMBE	epitaxia de haz molecular con fuente gaseosa
AFAQ	French Quality Association	ICE	emulación en circuito
ALFA	Automatic Laser-Fiber Assembly	IDA	intercambio de datos entre administraciones
AN	nodo de acceso	IMIMG	grupo de implementación y gestión del MoU de la RDSI
APD	fotodiodo de avalancha	InP	fosfuro de indio
ARM	Advanced RISC Machines	IP	Internet Protocol
ASFB	bloque funcional de aplicación específica	IT	tecnología de la información
ASIC	circuito integrado de aplicación específica	JESSI	Joint European Semi-Conductor Silicon Initiative
ASN	ATM Switching Network, red de conmutación ATM	KGD	circuitos buenos identificados
ATM	modo de transferencia asíncrono	LAN	red de área local
BH	heteroestructura enterrada	LATID	drenador implantado con gran ángulo de inclinación
BICMOS	tecnología CMOS bipolar	LDD	drenador dopado ligeramente
BRS	estructura acanalada enterrada	LIS	sistema de identificación de lotes
BVQI	Bureau Veritas Quality International	MCM	módulo multichip
CAD	ayuda al diseño por ordenador	MHS	sistema de tratamiento de mensajes
CAM	fabricación asistida por ordenador	MIPS	millones de instrucciones por segundo
CATV	televisión analógica por cable	MLM	interconexión multinivel por metalización
CBMS	servicio portador en modo circuito	MoU	Memorándum de Acuerdo
CD	disco compacto	MOVPE	epitaxia en fase vapor metal orgánico
CDIL	cerámicos en doble hilera	MQW	estructura de pozo cuántico múltiple
CFCs	compuesto fluorocarbonados	NSC	Number Sequence Count
CI	circuito integrado	OAN	Nodo de Acceso Optico
CISC	ordenador de conjunto de instrucciones complejo	OEIC	circuito integrado optoelectrónico
CMOS	semiconductor complementario de óxido metálico	OFA	amplificador de fibra óptica
CMP	pulido químico-mecánico	OLTP	proceso de transacciones en línea
CNET	Centre National d'Etudes des Télécommunications (France Telecom)	OMI	iniciativa de microprocesador abierto
CPE	equipo de instalación de abonado	ONP	Open Network Provision
CVD	deposición en fase vapor	ONT	terminación de red óptica
DBIMOS	DMOS/BIMOS (doble difusión/ semiconductor de óxido metálico bipolar)	OSI	interconexión de sistemas abiertos
DBR	Deterministic Bit Rate	PBGA	encapsulado cuadrado con terminales en reja con bola
DCT	compresión de imagen	PDIL	encapsulado en plástico en doble hilera
DECT	Digital European Cordless Telecommunications	PGA	encapsulado cuadrado con terminales en reja
DFB	realimentación distribuida	PIN	positivo-intrinseco-negativo (Union de Semiconductores)
DHN	red doméstica digital	PH	gestor de paquetes
DIL	encapsulado, como el de doble hilera	PLCC	portacircuitos plásticos con terminales
DLCI	interfaz de portadora de bucle digital	PLM	módulo de láser de bombeo
DORA	Despliegue de la Óptica en las Redes de Acceso	PLP	protocolo de la capa de paquetes
DRAM	RAM dinámica	PMBS	servicio portador en modo paquete
DSP	procesador de señal digital	PON	Passive Optical Network red óptica pasiva
DTE	equipo terminal de datos	PPQFP	encapsulado plástico plano de cuatro lados para potencia con disipador
DUV	ultravioleta profundo	PQFP	encapsulado plástico plano de cuatro lados
EDI	intercambio electrónico de datos	PSOP	encapsulado plástico de pequeña huella
EMC	compatibilidad electromagnética	PTI	Payload Type Identifier, identificador del tipo de carga útil
ERC	Verificación de las reglas de diseño	PVC	circuito virtual permanente
FP	láser tipo Fabry-Perot	QA	evaluación de calidad
FR	frame relay	QFP	encapsulado plano de cuatro lados
FRAD	ensamblador/desensamblador de tramas		
FTTB	Fiber to the building		

QW	pozo cuántico	TEI	identificador de terminal final
RAM	memoria de acceso aleatorio	TNA	redes telemáticas entre administraciones
RBOC	compañía operadora regional Bell	TO	operador de telecomunicaciones
RDPC	red de datos de paquetes conmutados	TQFP	encapsulado plástico delgado y plano de cuatro lados
RDSI-BA	red digital de servicios integrados de banda ancha	TU-AN	unidad de terminación - nodo de acceso
RDSI-BE	NB ISDN red digital de servicios integrados de banda estrecha	TU-BB	unidad de terminación - red de banda ancha
RIBE	ataque por haz de iones reactivos	TU-IWU	unidad de terminación - unidad de interfuncionamiento
RISC	ordenador de conjunto reducido de instrucciones	UART	transmisor-receptor asíncrono universal
RPDPC	red pública de datos por conmutación de paquetes	UIT-T	Unión Internacional de Telecomunicaciones - Télécom
RS232	estándar para comunicaciones serie asíncronas	ULSI	integración a ultra grande escala
RTL	nivel de transferencia a registro	VC	circuito virtual
RTP	equipo de proceso térmico rápido	VCI	Virtual Channel Identifier
SAPI	identificador de punto de acceso a servicio	VCSEL	láser de emisión superficial de cavidad vertical
SDH-SONET	jerarquía digital síncrona-red óptica síncrona	VDSL	bucle de abonado digital de muy alta velocidad
SEM	microscopio electrónico scanner	VHDL	lenguaje de descripción de muy alto nivel
SIP	encapsulado en línea única	VHSIC	circuito integrado de muy alta velocidad
SLIC	circuito de interfaz de línea de abonado	VPI	Virtual Path Identifier, identificador de conducto virtual
SLMQW	pozo multicuántico de capa forzada	W-CVD	sistema de deposición química de tungsteno por vaporización
SNA	arquitectura de red de sistemas	WDM	multiplexación por división de la longitud de onda
SPC	control estadístico de procesos	WAN	red de área extendida
SPICE	programa de simulación con énfasis en los circuitos integrados	WTR	Láser de amplio margen de temperatura
SRAM	memoria RAM estática	YAG	granate de aluminio e itrio
TCP	transmission control protocol		
TE	enfriador termoelectrónico		

**El próximo número estará dedicado a sistemas  
y productos de acceso**

## Oficinas editoriales

Cualquier asunto relativo a las distintas ediciones de la *Revista de telecomunicaciones de Alcatel* se debe dirigir al editor adecuado (las peticiones de suscripciones se deben enviar por fax o por correo):

### Edición inglesa

Rod Hazell  
Alcatel Telecommunications Review  
Alcatel  
54, rue La Boétie  
75382 Paris Cédex 08  
Francia  
Tel.: (33-1) 40.76.13.48  
Fax: (33-1) 40.76.14.26  
E-mail: (ver Edición francesa)

### Edición alemana

Andreas Ortelt  
Alcatel Telecom Rundschau  
Alcatel SEL AG  
Department ZOE/FP  
70430 Stuttgart  
Alemania  
Tel.: (49) 711.821.446.90  
Fax: (49) 711.821.460.55  
E-mail: A.Ortelt@stgl.sel.alcatel.de

### Edición francesa

Catherine Camus  
Revue des Télécommunications d'Alcatel  
Alcatel  
54, rue La Boétie  
75382 Paris Cédex 08  
Francia  
Tel.: (33-1) 40.76.13.48  
Fax: (33-1) 40.76.14.26  
E-mail: camus.catherine@ahqps.alcatel.fr

### Edición española

Gustavo Arroyo  
Revista de Telecomunicaciones de Alcatel  
Alcatel Standard Electrica  
Ramirez de Prado 5  
28045 Madrid  
España  
Tel.: (34-1) 330.49.06  
Fax: (34-1) 330.50.41  
E-mail: tsoy842@sers002.rpi.ses.alcatel.es

### Edición italiana

Egisto Corradini  
Rivista di Telecomunicazioni Alcatel  
Alcatel Italia, Div. Alcatel Telettra  
Via Trento, 30  
20059 Vimercate (MI)  
Italia  
Tel.: (39-39) 686.3072  
Fax: (39-39) 608.1483  
Sandro Frigerio  
Tel.: (39) 2.80.52.434  
Fax: (39) 2.72.01.08.62  
E-mail: afrigfmc@galactica.it

### Edición china

\*\*\*  
Ming-Chi Kuo  
Alcatel Telecom  
4 Ming Shen Street, Tu-Chen Ind.Distr.  
Taipei Hsien, Taiwan  
Tel.: (886-2) 268.61.41  
Fax: (886-2) 268.60.01

Asistente editorial: Susie Devaris

La Revista de Telecomunicaciones de Alcatel se distribuye **GRATUITAMENTE** a aquellos que cumplen los requisitos de nuestros criterios de control de difusión. Si desea recibir nuestra revista, devuélvanos el cuestionario (incluso la parte separable) a la dirección indicada en la parte de atrás, o por fax a (34.1)330.40.00 Si ya ha recibido este cuestionario, por favor no lo tenga en cuenta, gracias.

### SERVICIO DEL LECTOR

Para una información sobre los productos y servicios que aparecen en este número, envíe por favor una petición por fax a las personas cuyos nombres se citan abajo:

. Artículos entre paginas 87 y 109 , Mrs Raynal  
Nº de Fax: (33-1) 64 49 49 61

. Artículos entre paginas 110 y 137 , Mr. Schutz  
Nº de Fax: (32-55) 33 26 47

### REVISTA DE TELECOMUNICACIONES DE ALCATEL Redes Inteligentes

Apellido ----- Nombre -----  
 Título -----  
 Compañía -----  
 Dirección -----  
 Código postal/Ciudad -----  
 País -----  
 Firma ----- Fecha -----

### Datos de su empresa

¿Cuales de las siguientes actividades describen mejor la principal actividad de su empresa en su puesto de trabajo?

Ponga una X en UNA sola casilla de cada uno de los tres apartados siguientes.

#### Operador de red

- 01  Organismo de correos, telégrafos y comunicaciones  
 02  Operador de red internacional, larga distancia  
 03  Otro operador de red  
 04  Proveedor de servicios de valor añadido  
 05  Radiodifusión (TV / radio / satélite)  
 20  Compañía de teléfonos independiente  
 21  Operador de red de cable  
 22  Operador de red móvil celular / satélite

23  Organismo regulador

#### Usuario final

- 10  Banca / Finanzas / Seguros  
 11  Transporte  
 12  Sector de distribución / Minorista  
 13  Viajes / Hostelería / Catering  
 14  Fabricación ajena a las comunicaciones  
 15  Servicios públicos (Gas / Agua / Electricidad)  
 16  Administración central / local  
 17  Servicios de protección civil (Bomberos/Policia.)  
 18  Defensa / Ejército  
 25  Empresa / Profesional

26  Sanidad [002]

27  Enseñanza / Educación

28  Ingeniería

Fabricantes / Proveedores / Vendedores de equipos de telecomunicaciones

06  Fabricante de equipos

07  Vendedor de equipos

08  Proveedor de servicios de telecomunicaciones

09  Consultor de comunicaciones

24  Distribuidor de cableado / conexiones

29  Integrador de redes

30  Empresa de software

31  Otros datos comerciales

¿Cuántos empleados hay en su lugar de trabajo?

Ponga una X en UNA sola casilla

01  1 a 49

02  50 a 99

03  100 a 499

04  500 a 999

05  Más de 1000 [003]

¿Cuales de los siguientes equipos de comunicaciones, hardware, software y servicios se usan en su empresa u organización?

Ponga una X en todas las casillas que sean aplicables

- 01  Equipo de transmisión de línea  
 02  Equipo de transmisión radio

03  Equipos y sistemas de conmutación

04  Equipos y sistemas de redes de datos

05  Equipos y servicios de radio móvil

06  Servicios de telecomunicaciones

07  Equipos de medidas y de prueba

08  Equipos de comunicaciones vía satélite

09  Ordenadores personales, terminales y sistemas olímpicos [006]

10  Fuentes de alimentación

11  Servicios de red de valor añadido

12  Sistemas de comunicaciones software

13  Servicios de consultoría

### Datos personales

¿Cual es la descripción de su puesto de trabajo?

Ponga una X en UNA sola casilla

- 01  Dirección de la empresa  
 02  Dirección de comunicaciones  
 03  Dirección de sistemas informáticos  
 04  Dirección general de operaciones

05  Dirección de diseño / ingeniería

06  Consultor

07  Administración de redes / sistemas

10  Administración de proceso de datos

12  Administración de LAN/WAN

11  Administración de software

13  Dirección Técnica [001]

14  Dirección Financiera

15  Marketing

16  Servicios reguladores / gubernamentales

¿Es Ud. responsable directo de la adquisición / recomendación / especificación / autorización de equipos o servicios relacionados con comunicaciones, o influye en la compra de tales equipos o servicios? Ponga una X en UNA sola casilla para los cinco apartados [005]

	Adquisición
Si	01 <input type="checkbox"/>
No	02 <input type="checkbox"/>

	Recomendación	Especificación
	03 <input type="checkbox"/>	05 <input type="checkbox"/>
	04 <input type="checkbox"/>	06 <input type="checkbox"/>

	Autorización	Influencia
	07 <input type="checkbox"/>	09 <input type="checkbox"/>
	08 <input type="checkbox"/>	10 <input type="checkbox"/>

¿Cual es el nivel aproximado de gastos del que es Ud. responsable directo en la adquisición, recomendación, especificación o autorización de equipos de comunicaciones?

Ponga una X en UNA sola casilla

- 01  No es responsable de gastos  
 02  de 1000 a 10.000 dólares USA  
 03  de 10.001 a 20.000 dólares USA  
 04  de 20.001 a 50.000 dólares USA  
 05  de 50.001 a 100.000 dólares USA

06  de 100.001 a 250.000 dólares USA [004]

07  de 250.001 a 500.000 dólares USA

08  de 500.001 a un millón de dólares USA

09  de más de un millón de dólares USA

¿En cuales de los siguientes idiomas desea recibir la Revista de telecomunicaciones de Alcatel?

Ponga una X en UNA sola casilla

- 01  Alemán  
 02  Español  
 03  Francés

- 04  Inglés [007]  
 05  Italiano

Plegar y cerrar

Sello

**ALCATEL STANDARD ELÉCTRICA**  
**REVISTA DE TELECOMUNICACIONES DE ALCATEL**  
Ramírez de Prado 5  
28045 MADRID  
ESPAÑA